

九州大学を中心とした福岡のアーキテクチャ研究開発動向 : SoCから次世代スパコンまで

井上, 弘士
九州大学大学院システム情報科学研究院

<https://hdl.handle.net/2324/9168>

出版情報 : SLRC プレゼンテーション, 2007-07-25. 九州大学システムLSI研究センター
バージョン :
権利関係 :



九州大学を中心とした 福岡のアーキテクチャ研究開発動向 ～SoCから次世代スパコンまで～

九州大学大学院システム情報科学研究院

井上弘士(いのうえこうじ)

inoue@i.kyushu-u.ac.jp

福岡と言えば・・・博多祇園山笠



福岡と言えば・・・アーキテクチャ研究

福岡システムLSI総合開発センター



箱崎キャンパス



新キャンパス(伊都キャンパス)



研究メンバー：総勢47名

- 九州大学

- 村上・井上研究室 (<http://www.c.csce.kyushu-u.ac.jp/SOC/index.html>)
 - 教員：村上教授，井上准教授，馬場助教
 - 学生：D9人(1人は社会人)，M12人，B5人
- システムLSI研究センター (<http://www.slrc.kyushu-u.ac.jp/index.html>)
 - 教員：佐藤教授
 - 学生：M3人
- 情報基盤研究開発センター (<http://www.cc.kyushu-u.ac.jp/>)
 - 教員：青柳教授，南里准教授
 - PSIラボ：本田研究員，稲富研究員，于研究員，Gu研究員

- 福岡県産業・科学技術振興財団 (<http://www.ist.or.jp/>)
 - 薄田研究員

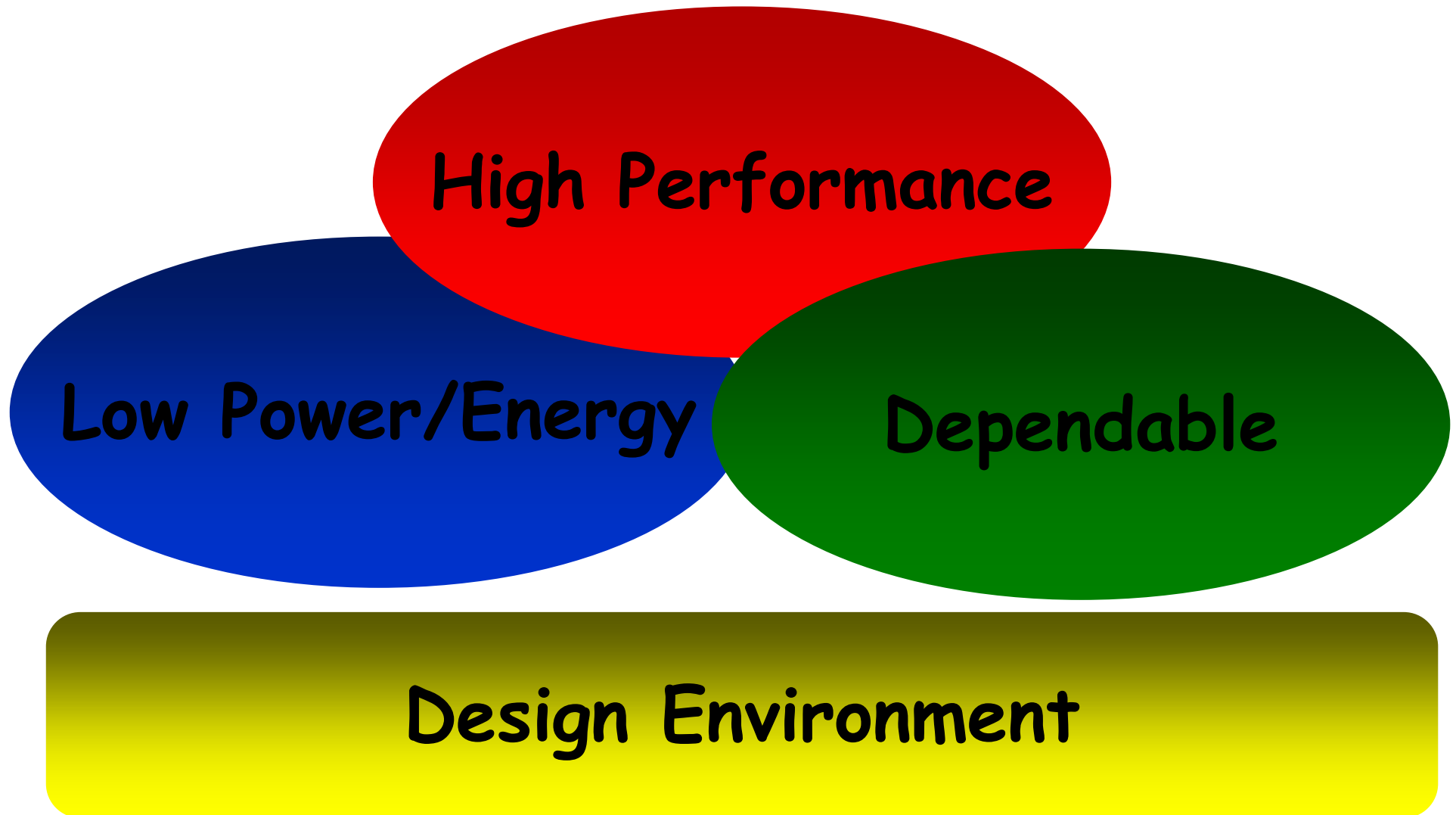
- 九州システム情報技術研究所 (<http://www.isit.or.jp/>)
 - 柴村研究員，吉松研究員，神戸研究員，曾我研究員，ゴーチエ研究員，フェヘイラ研究員，ドミンゲス研究員

2007年度の研究テーマ

()内の数字は研究紹介番号

超高性能並列計算機システム		共同研究
次世代スパコン要素技術開発	ペタ級スパコン用インターコネクト技術を開発！ (1, 2, 8)	富士通
再構成可能大規模データパス	デスクサイト・テラフロップス・コンピューティングを実現！ (3)	名古屋大学 横浜国立大学
汎用プロセッサ・アーキテクチャ/高性能サーバ		共同研究
高性能/低消費電力プロセッサの開発	メモリ・ウォール問題を解決！	某企業
	CMP向けアーキテクチャを探索！ (9)	某企業
	命令複合化により性能向上と消費電力削減を達成！ (7)	
ディペンダブル・プロセッサの開発	耐故障性や安全性を向上！	
性能評価環境の構築	高速かつ高精度な性能予測を可能に！ (6)	某企業
SoCプラットフォーム/性能評価		共同研究
システム動的最適化技術の開発	プログラム実行時に自動でシステムを最適化！ (5)	某企業
動的再構成可能プロセッサの開発	超高機能命令を実行可能なプロセッサを実現！ (4)	某企業
次世代アプリケーション		共同研究
ホモロジーサーチ	近似文字列照合を高速に実行！	

Challenges!!



Challenges!!

High Performance

- チップ内並列処理で性能を向上する！
- プログラム実行時に自動チューニング！
- メモリ・ウォールを打ち破る！
- 超並列計算における通信性能を向上する！

研究紹介 1, 3, 5, 8, 9

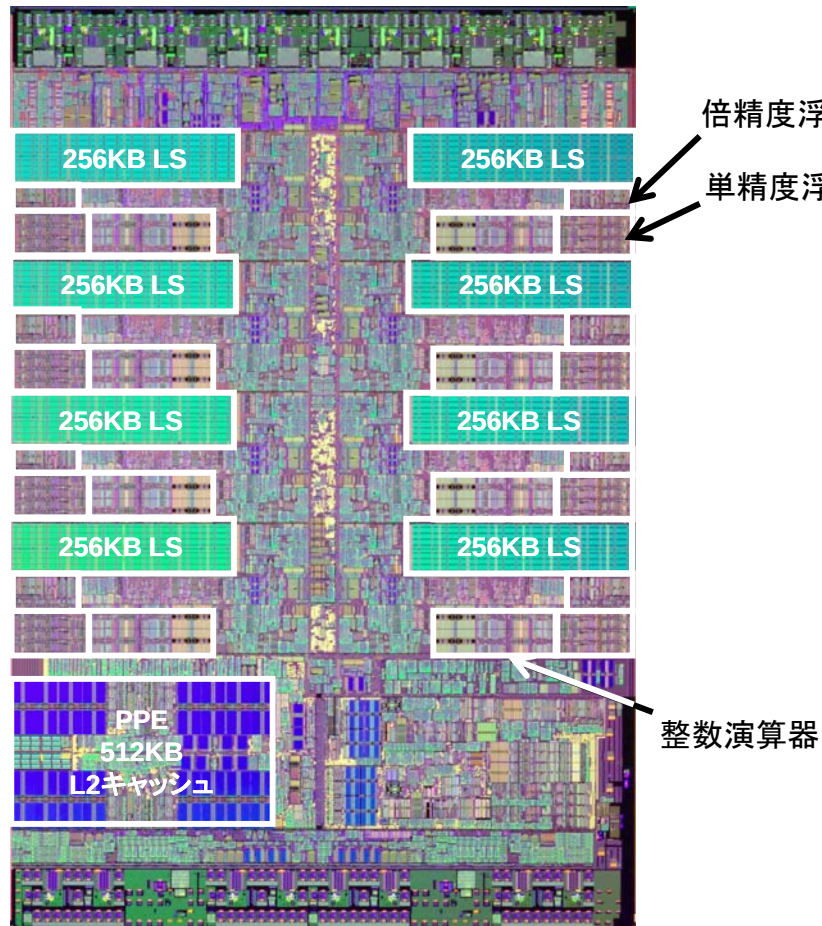
Challenges!!

High Performance

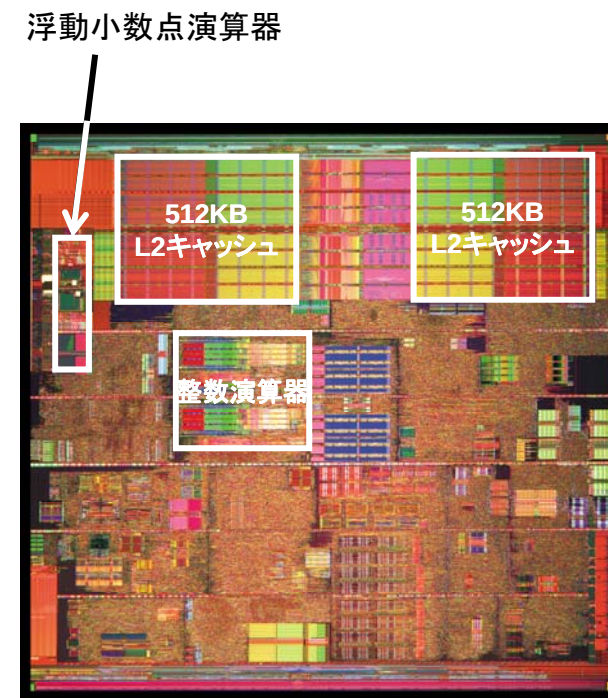
- チップ内並列処理で性能を向上する！
- プログラム実行時に自動チューニング！
- メモリ・ウォールを打ち破る！
- 超並列計算における通信性能を向上する！

研究紹介 1, 3, 5, 8, 9

「シングルコア」から「マルチコア」の世界へ (代表的な高性能CMP～Cell～)



Cell (221mm² @90nm)

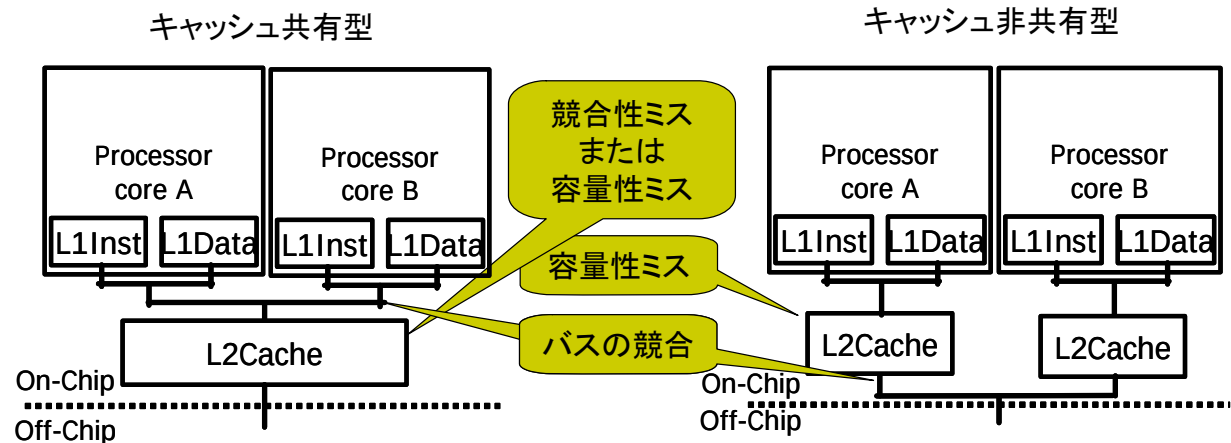
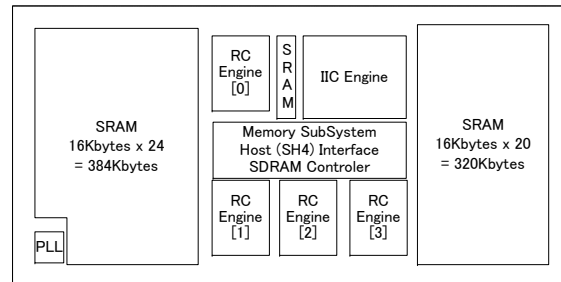
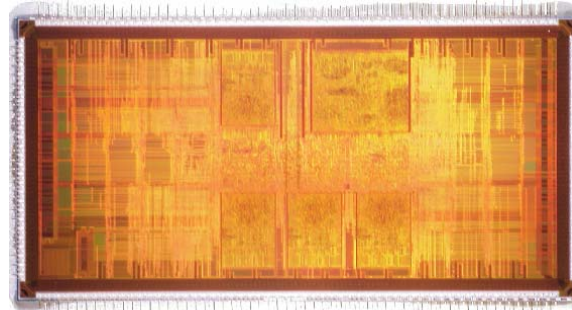


Pentium4 (112mm² @90nm)

CMPアーキテクチャの探求！

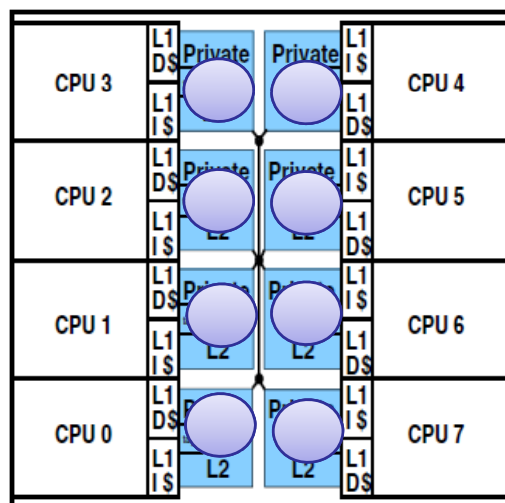
- 「コア数を増やせば性能が向上する」は本当か？
- どのようなコアを搭載すれば良いのか？
- どのようなメモリ構成にすれば良いのか？

本研究室で開発したヘテロジニアスCMP



CMP向けメモリ高性能化技術 ～「複製vs.移動」を賢く使い分ける！～

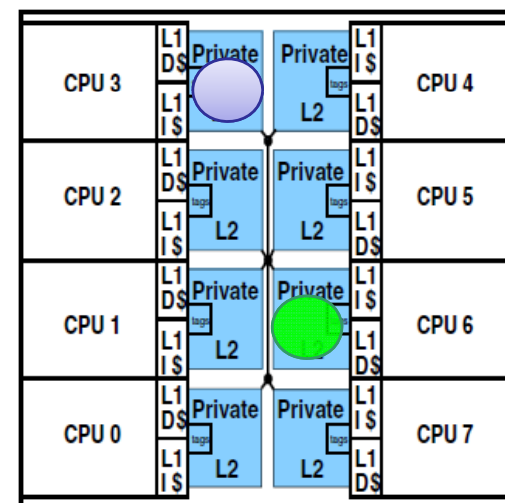
- プライベートL2キャッシュ
- 共有変数へのアクセス時の操作
 - 複製方式: ローカルL2ヒット率 ➡, \$ 利用効率 ➡
 - 移動方式: ローカルL2ヒット率 ➡, \$ 利用効率 ➡



レプリカ作成に制約なし



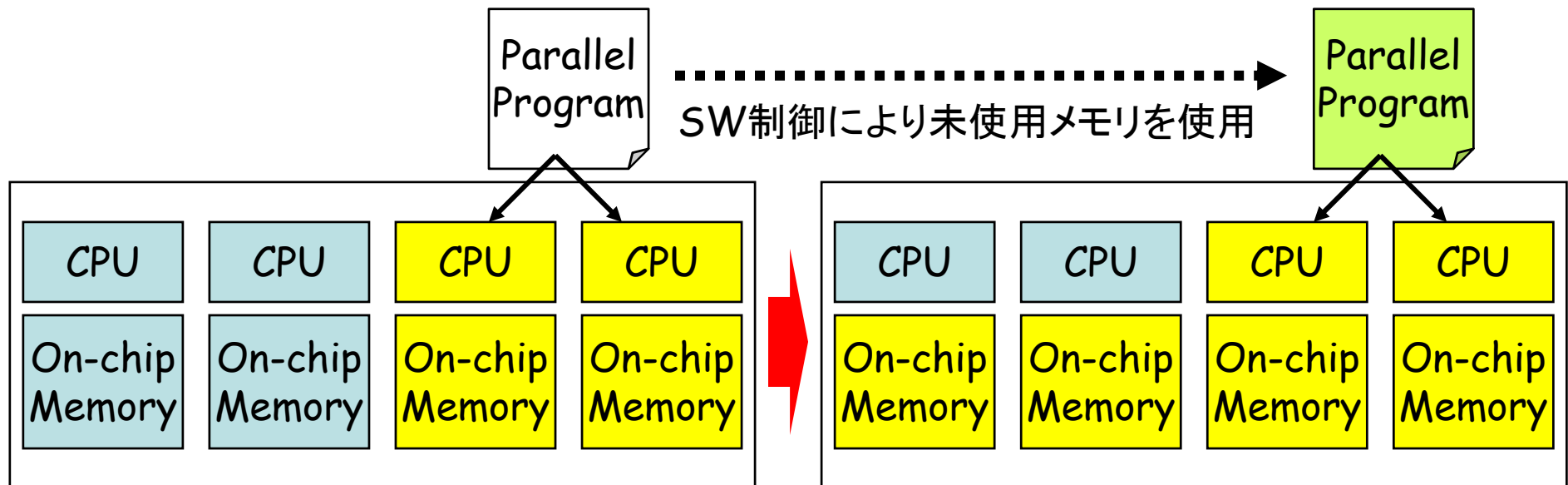
動的最適化により
性能向上



レプリカの制限

CMP向けメモリ高性能化技術 ～「アイドルコアのメモリ」を拝借する！～

- メニーコア時代を考えると・・・
 - 必ずしも全てのコアが動作している訳ではない
- 未使用オンチップ・メモリを活用しよう！
 - ソフトウェア制御による動的なメモリの借り貸し



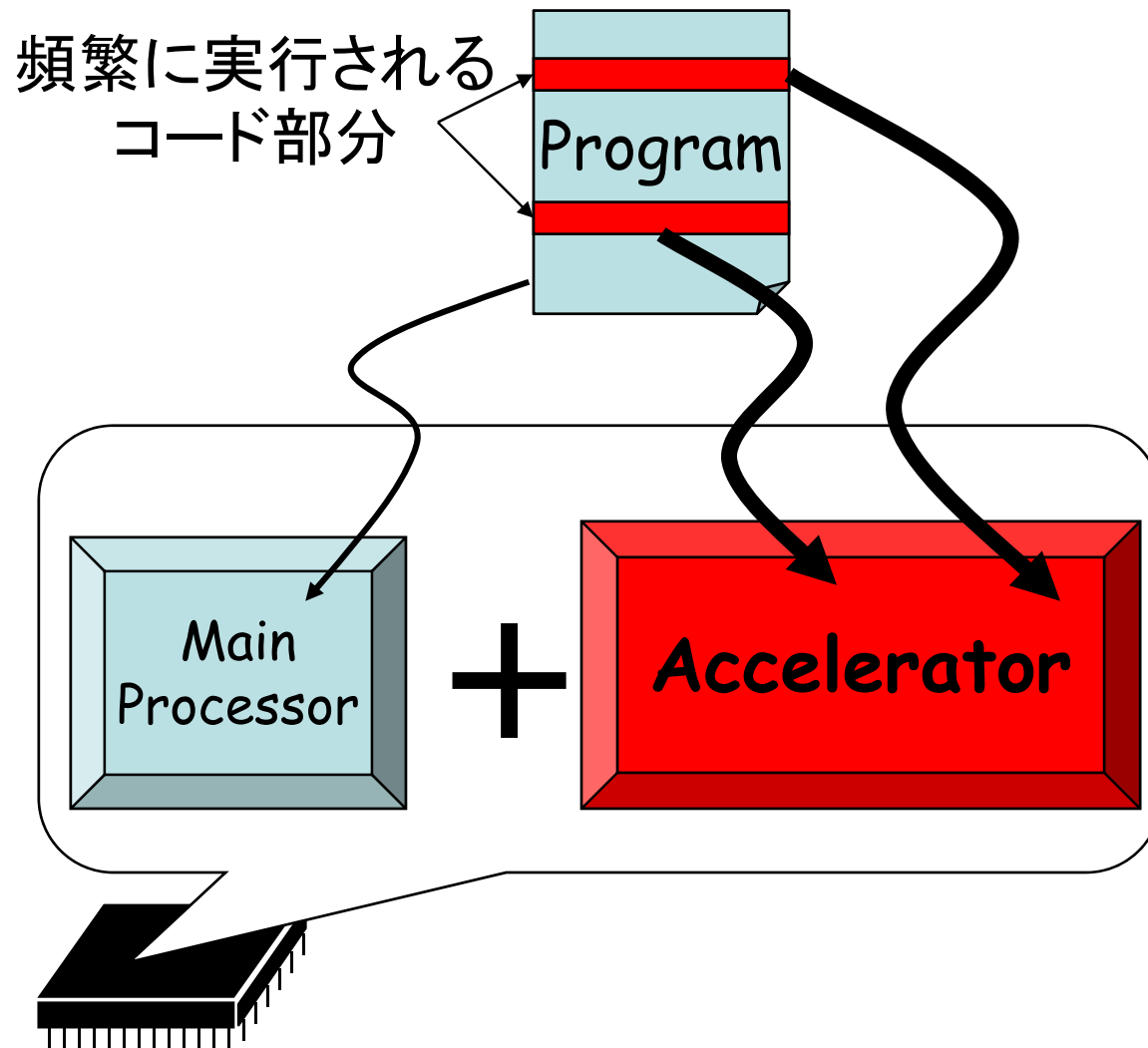
Challenges!!

High Performance

- チップ内並列処理で性能を向上する！
- プログラム実行時に自動チューニング！
- メモリ・ウォールを打ち破る！
- 超並列計算における通信性能を向上する！

研究紹介 1, 3, 5, 8, 9

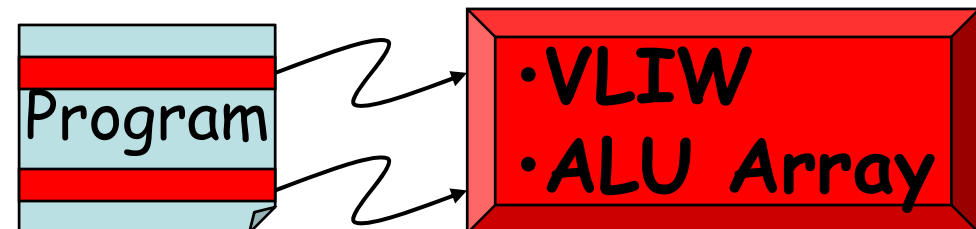
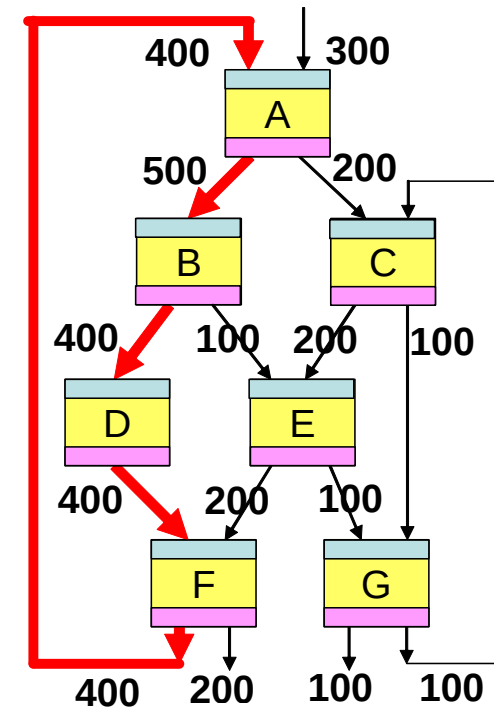
プロセッサ性能を向上する！ ～プログラム実行中に自己チューニング～



- 高頻度実行部分は存在するのか？
- それを動的に検出できるのか？
- それを加速実行できるのか？

高頻度実行部を検出し加速実行する

- 高頻度実行部分は存在する！
 - 多くのプログラムはループ構造を持つ
 - コードの「(たった)1%」の部分が全実行命令数の「50%」を占める！
- 高頻度実行部分は検出できる！
 - 分岐命令の実行履歴で検出可能
- 高頻度実行部分は加速実行できる！
 - 再構成可能機能ユニットの活用
 - 命令レベル並列性の活用
 - など



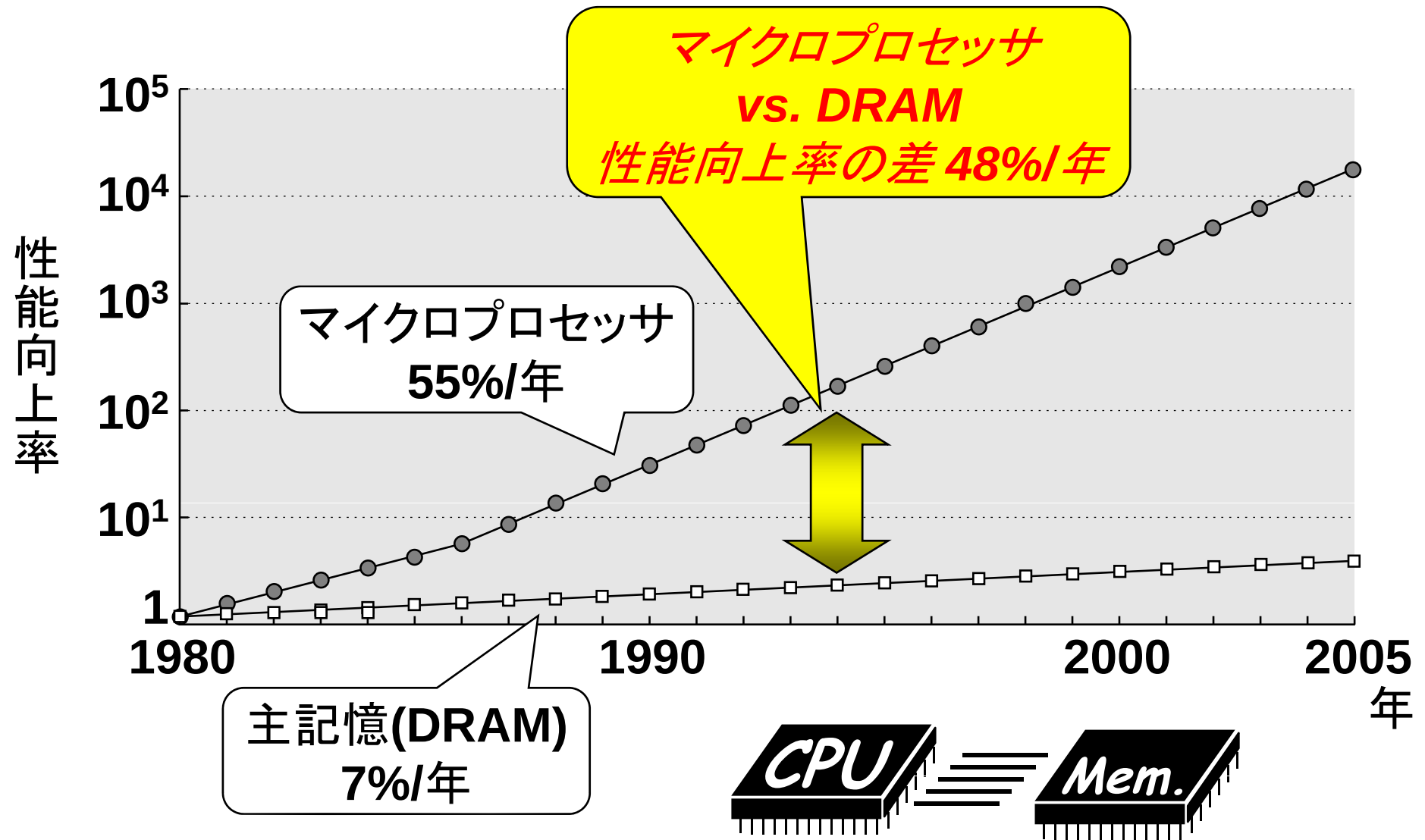
Challenges!!

High Performance

- チップ内並列処理で性能を向上する！
- プログラム実行時に自動チューニング！
- **メモリ・ウォールを打ち破る！**
- 超並列計算における通信性能を向上する！

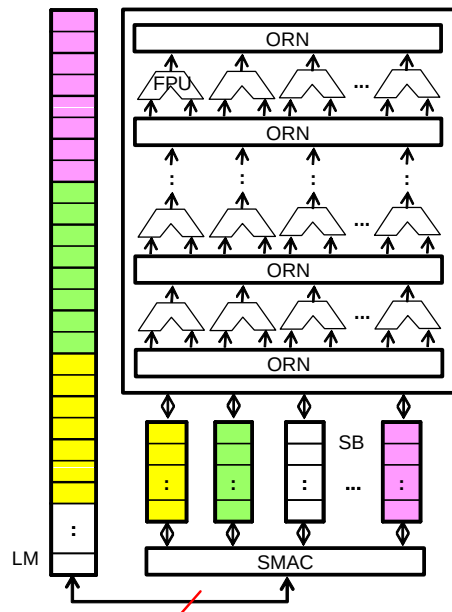
研究紹介 1, 3, 5, 8, 9

メモリの壁を打ち破る！



メモリアクセスそのものを減らそう！

- 中間結果はすぐ使え(保存しない)！
 - unnecessaryメモリアクセスがあるのでは？
 - スピルコード(中間結果の一時退避)
 - 中間結果の一時保存の必要性を無くす！
 - 依存関係のある大量の命令を「一度に実行」する！



LSRDP (Large Scale Reconfigurable Data Path)

- 1個のチップに1,000個程度のALUを搭載
- ALU間をオンチップ・ネットワークで接続
- データフロー・グラフを直接マッピング

目指せ10TFlop/s
デスクサイド・コンピューティング！

Challenges!!

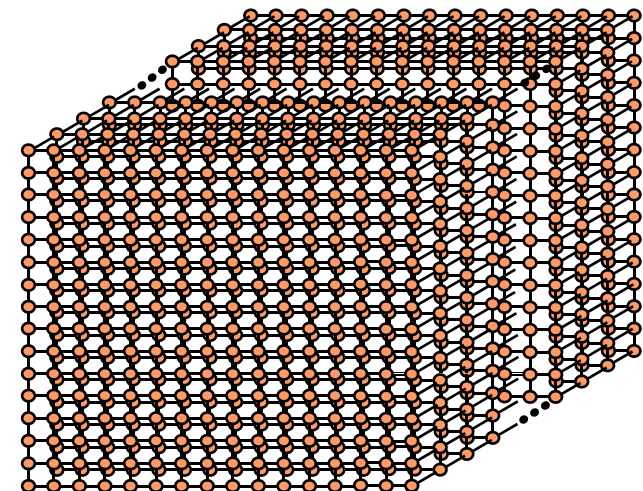
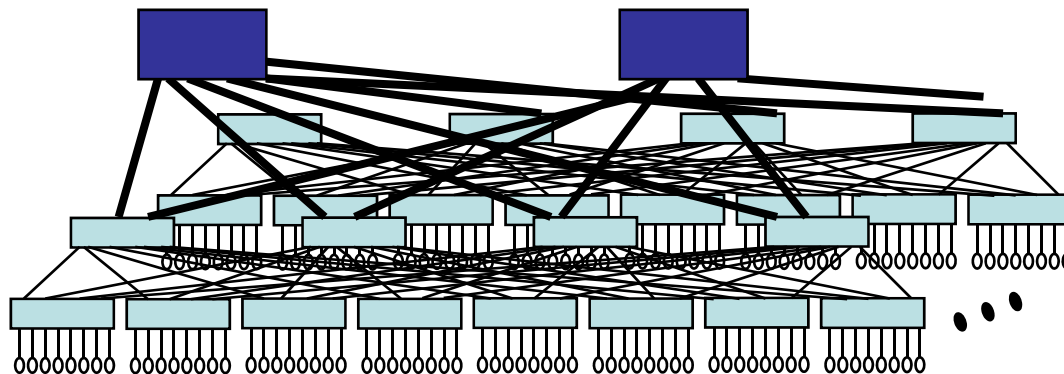
High Performance

- チップ内並列処理で性能を向上する！
- プログラム実行時に自動チューニング！
- メモリ・ウォールを打ち破る！
- 超並列計算における通信性能を向上する！

研究紹介1, 3, 5, 8, 9

超並列計算における通信性能を向上する！

- 数万～数十万プロセッサを用いた並列計算では通信性能の向上が重要!
- 如何にして通信性能を向上するか？
 - プログラム実行の振舞いを考慮した動的最適化
 - 通信環境を考慮した自動チューニング



Challenges!!

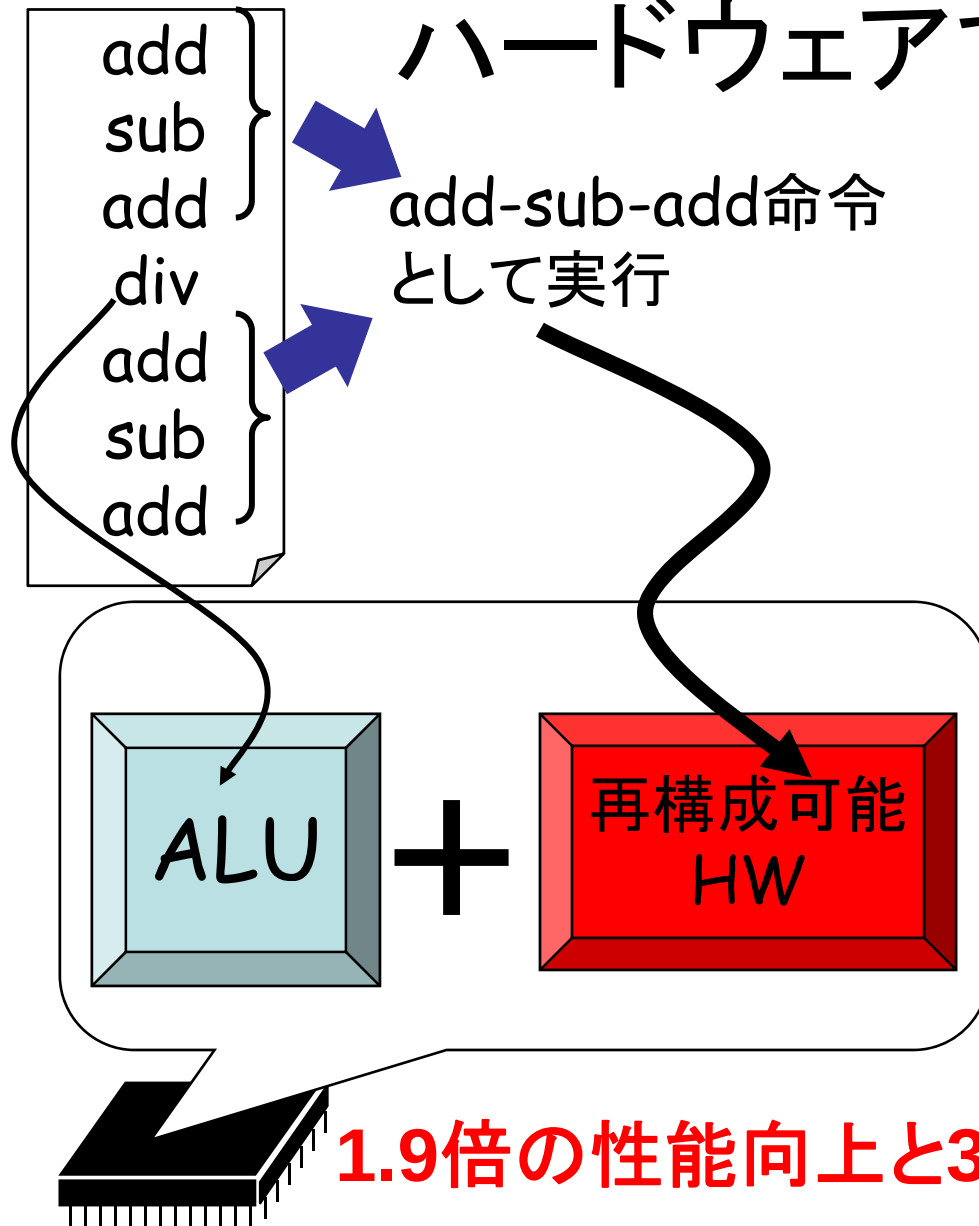
High performance

Low Power/Energy

- 再構成可能ハードウェアを用いた高性能/低消費電力化

Design Environment

カスタム命令を生成し, 再構成可能 ハードウェアで実行する!



- 高性能化と低消費電力化を両立するには..
 - 実行すべき命令数そのものを削減しよう!
 - 高頻度実行命令列よりカスタム命令を生成
- プログラム実行中に再構成可能HW部を再構成
 - 複数種類のカスタム命令実行をサポート

1.9倍の性能向上と30%の消費エネルギー削減!

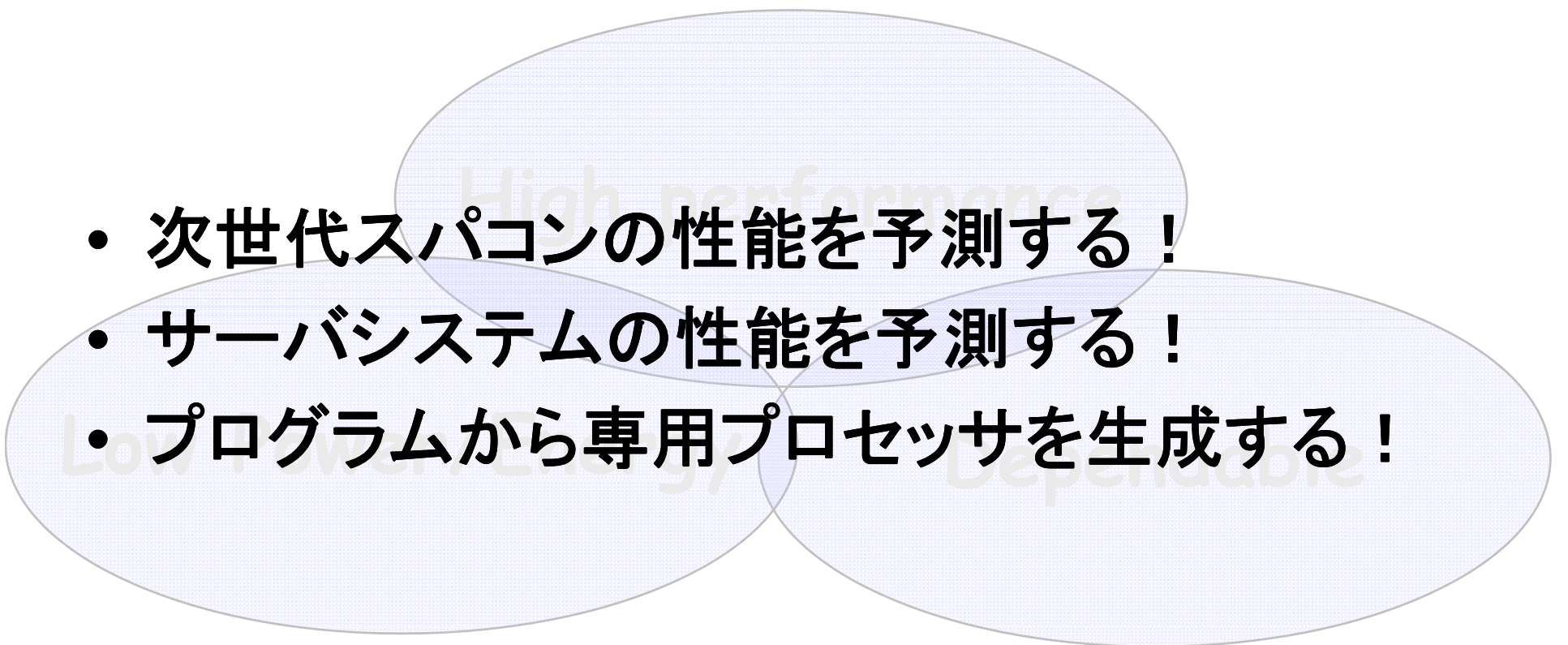
Challenges!!

- 耐故障性を高める！
- 製造ばらつきの影響を小さくする！
- 安全性を高める！

Dependable

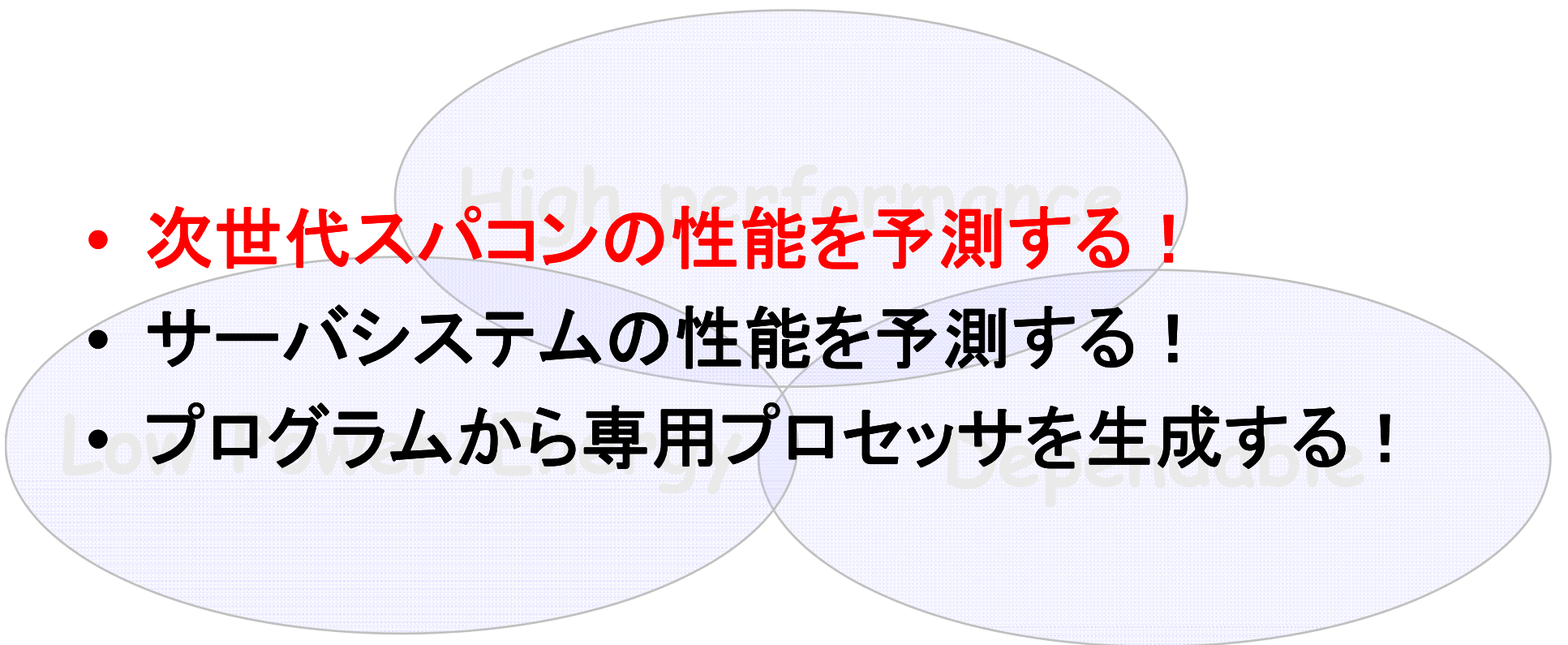
Design Environment

Challenges!!

- 
- 次世代スパコンの性能を予測する！
 - サーバシステムの性能を予測する！
 - プログラムから専用プロセッサを生成する！

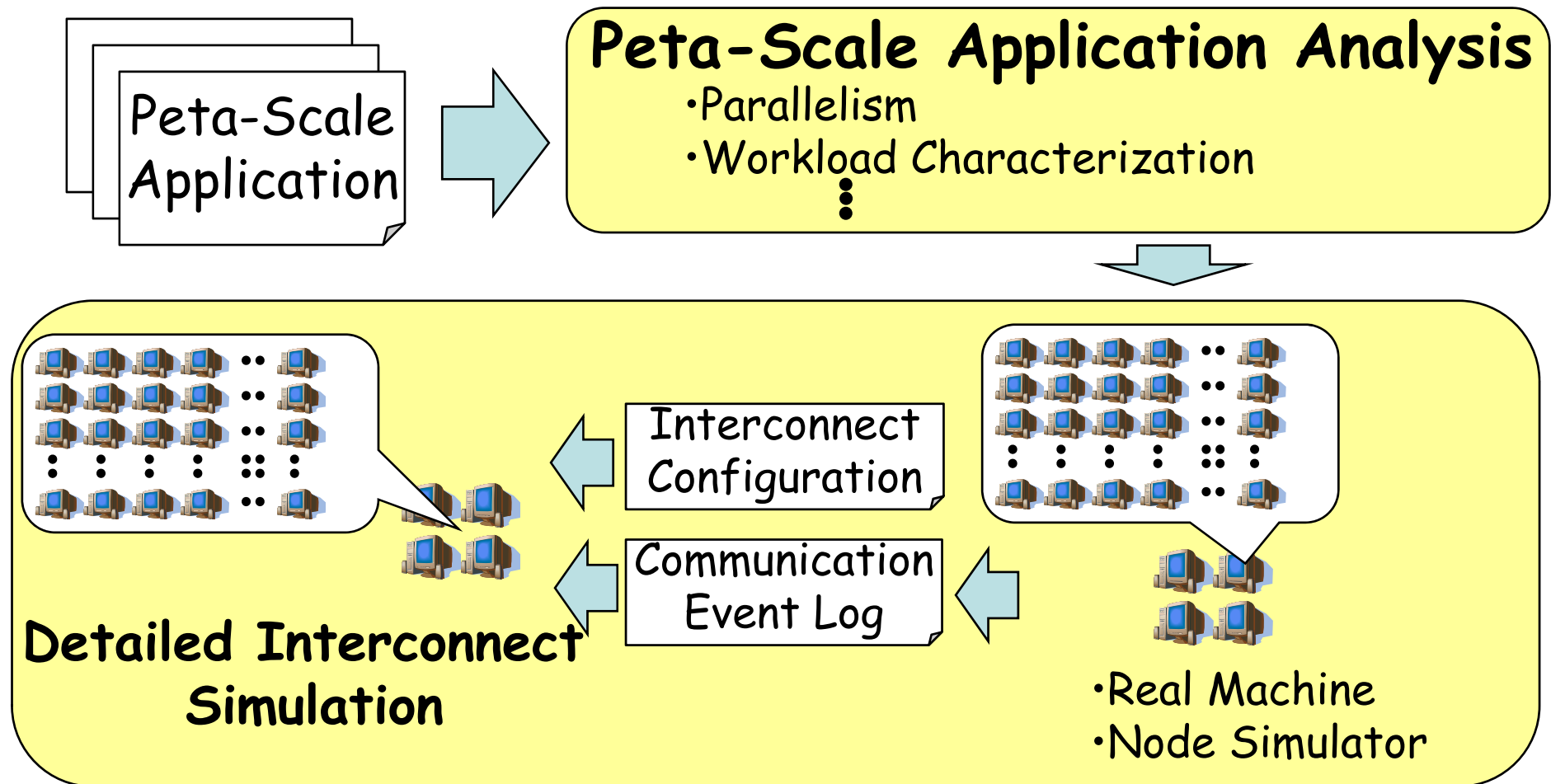
Design Environment

Challenges!!

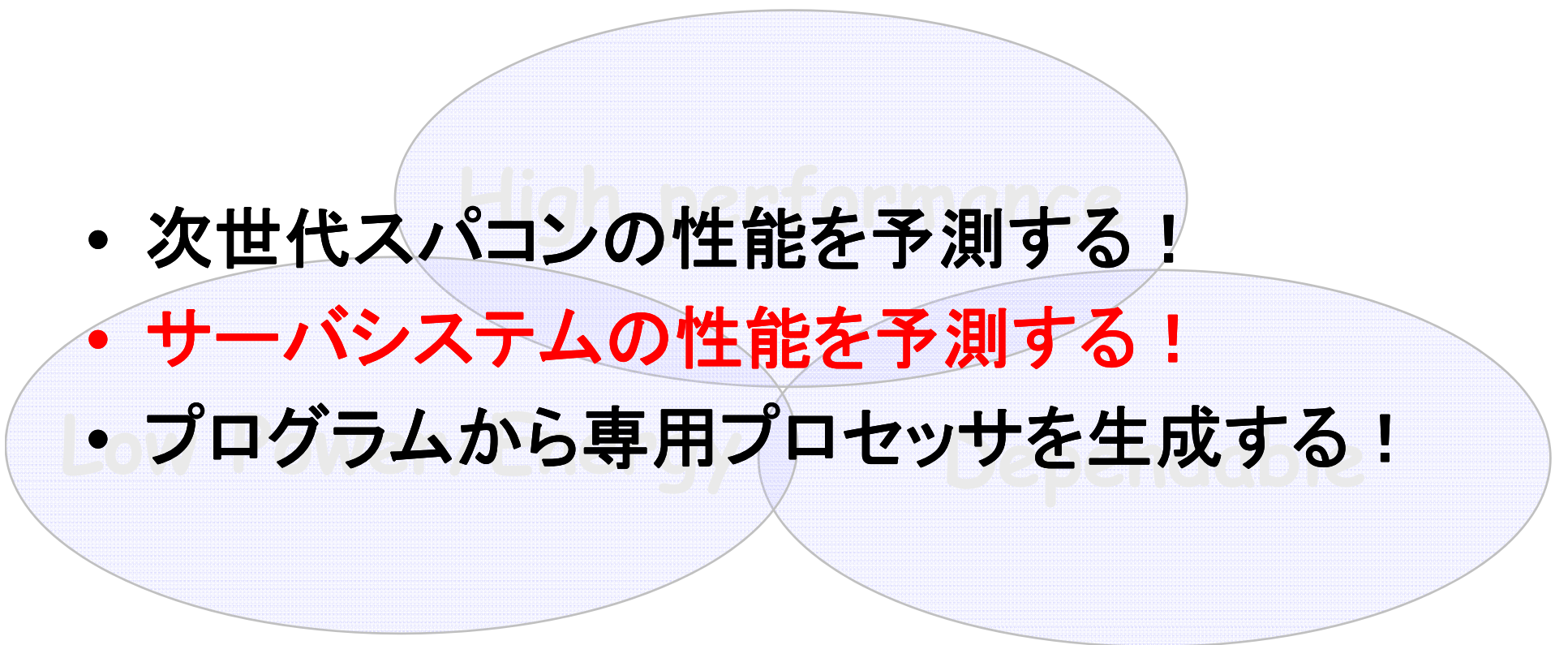
- 
- 次世代スパコンの性能を予測する！
 - サーバシステムの性能を予測する！
 - プログラムから専用プロセッサを生成する！

Design Environment

設計空間を探索する！ ～次世代スパコン開発の場合～



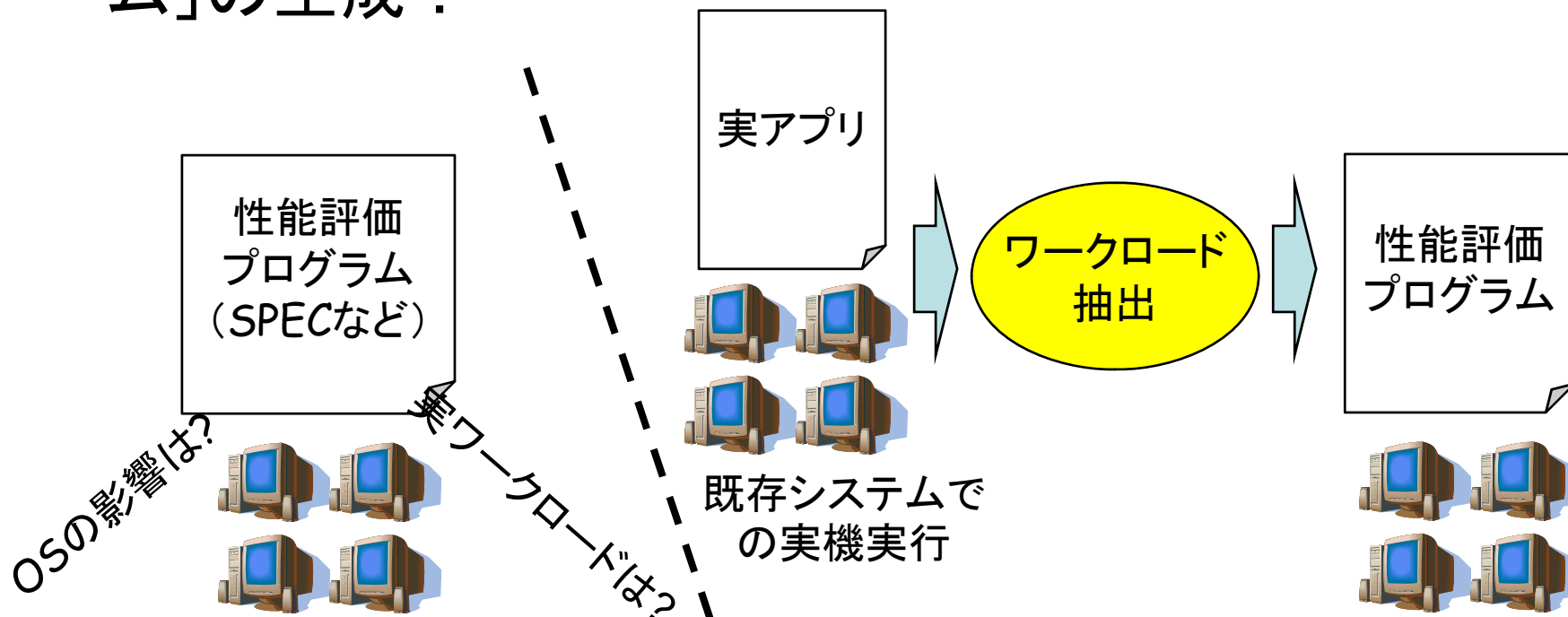
Challenges!!

- 
- 次世代スパコンの性能を予測する！
 - サーバシステムの性能を予測する！
 - プログラムから専用プロセッサを生成する！

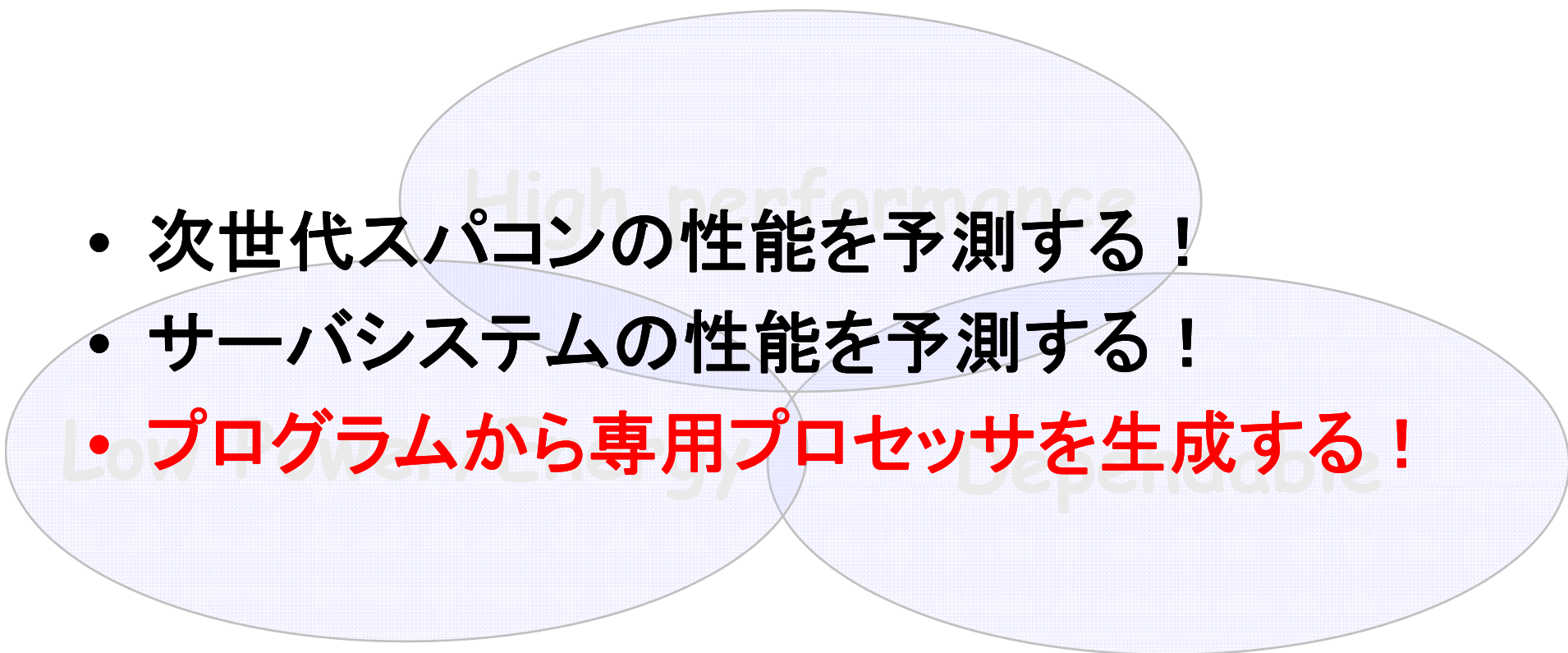
Design Environment

設計空間を探索する！ ～サーバシステム開発の場合～

- 開発システムの稼動状況を考慮した性能評価が重要！
- どのような性能評価プログラムを使えばよいのか？
- 実ワークロードの特徴抽出に基づく「性能テストプログラム」の生成！



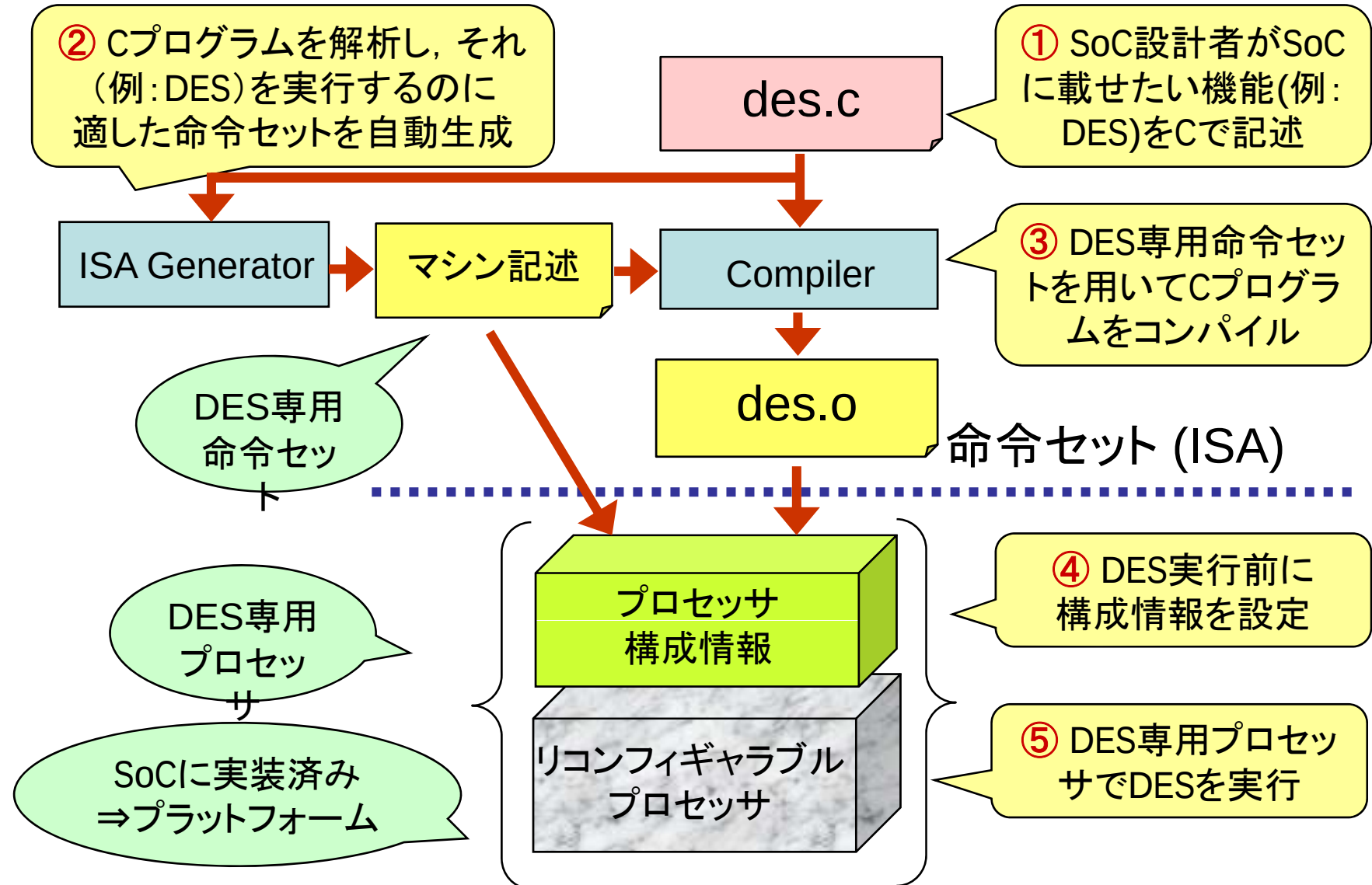
Challenges!!

- 
- 次世代スパコンの性能を予測する！
 - サーバシステムの性能を予測する！
 - プログラムから専用プロセッサを生成する！

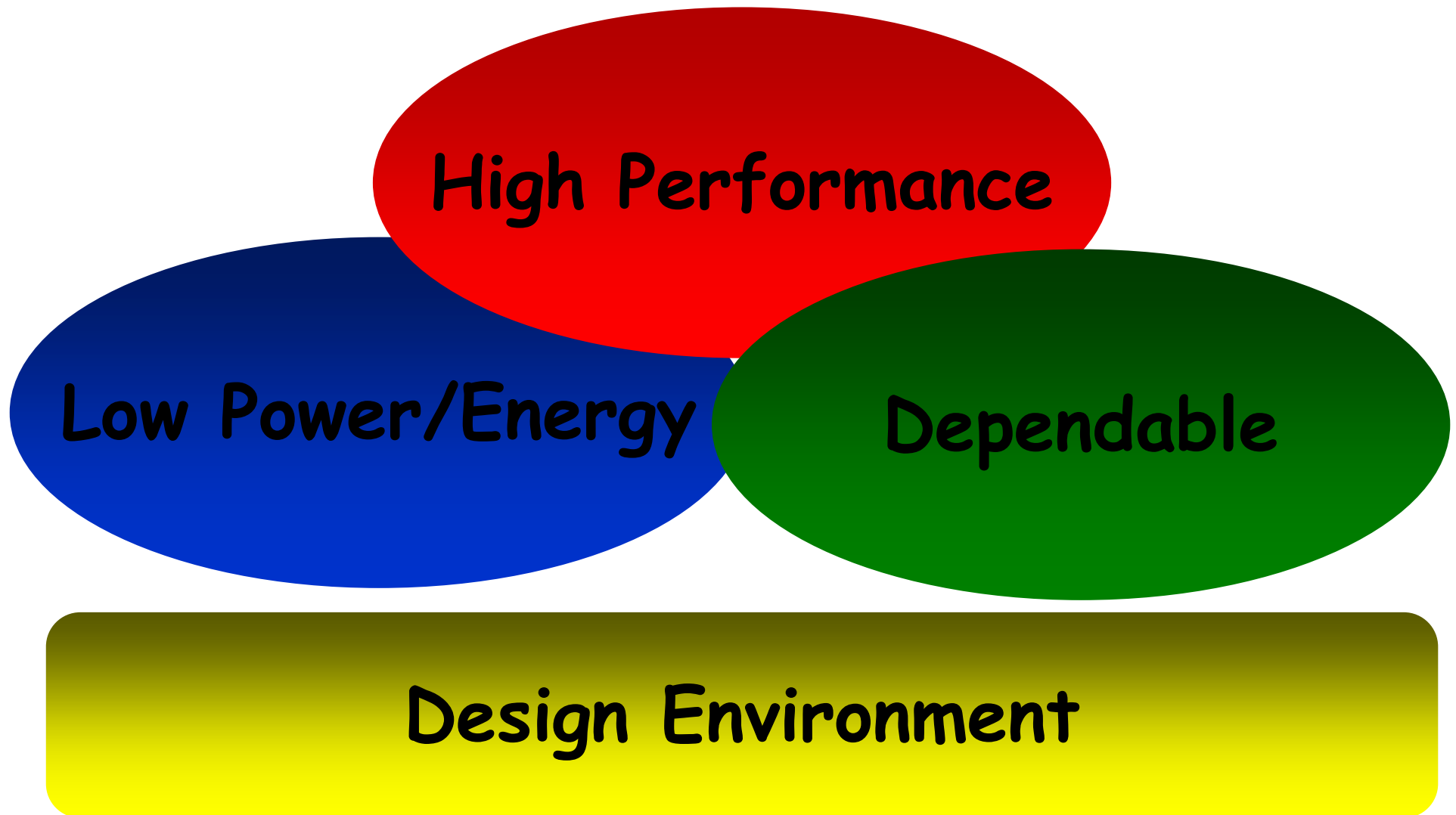
Design Environment

専用プロセッサを自動で生成する！

～動的再構成可能データパス・プロセッサ～



Challenges!!

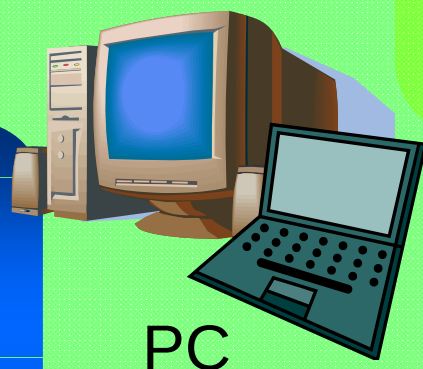


まとめ：SoCからスパコンまで！

- 科学技術計算専用計算機の開発
- 次世代スパコン要素技術開発
- 科学技術計算向けCMPアーキテクチャ
- 再構成可能大規模データパス



- 高性能/低消費電力プロセッサの開発
- ハイエンドCMPアーキテクチャ
- ディペンダブル・プロセッサ
- 性能評価環境の構築



組込みシステム

- システム動的最適化技術の開発
- 動的再構成可能プロセッサの開発
- SoC設計技術

システムLSI設計

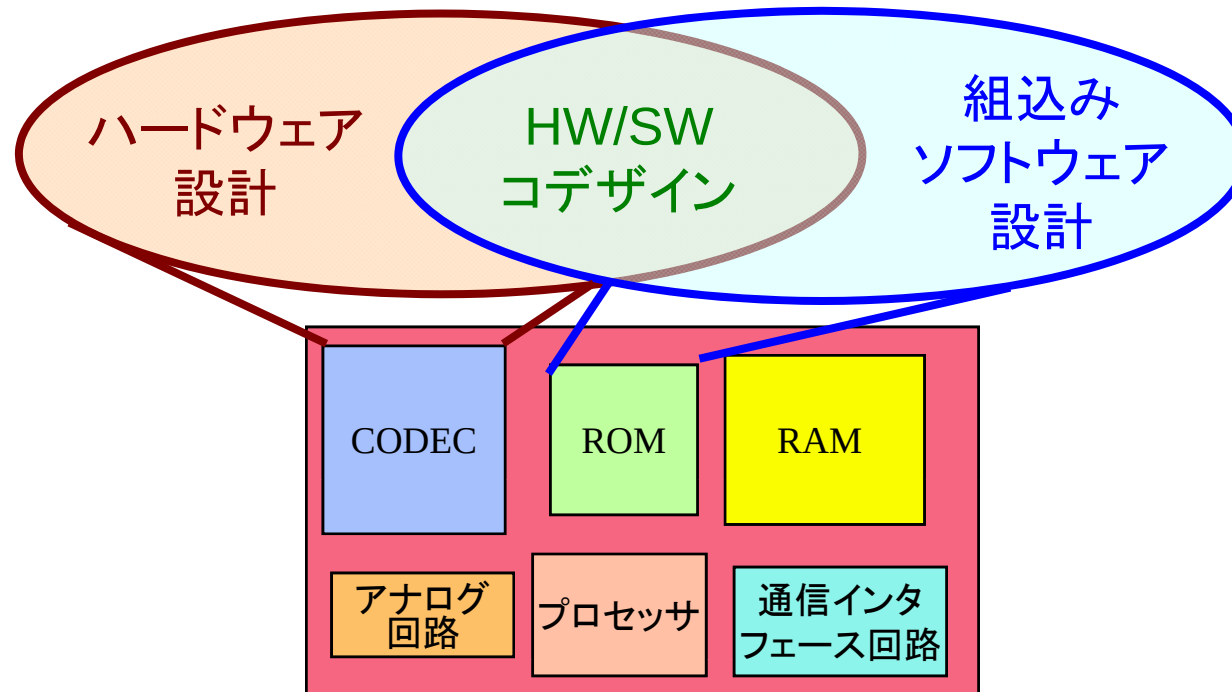
人材養成実践プログラム QUBE

QUBE: Q-shu University hardware/software Borderless
system design Education program

(代表)	安浦 寛人	教授	九州大学システムLSI研究センター
(専任)	築添 明	教授	九州大学システムLSI研究センター
(専任)	久住 憲嗣	講師	九州大学システムLSI研究センター
(専任)	林田 隆則	助手	九州大学システムLSI研究センター
(専任)	大石 淳子	学術研究員	九州大学システムLSI研究センター
(兼任)	福田 晃	教授	九州大学大学院システム情報科学研究院
(兼任)	中西 恒夫	助教授	九州大学システムLSI研究センター

新興分野人材養成・再教育システム

システムLSI設計に携わる技術者を養成



- **受講料は無料** (教材費のみ必要な場合あり)
[文部科学省の科学技術振興調整費による新興分野人材養成事業なので無料]
- 短期集中型
- 一流の講師による高度な教育コースの提供
- EDAツール、FPGAボード等を用いた実践的演習
- 詳細は<https://qube.slrc.kyushu-u.ac.jp/> (または、QUBEで検索)

先端設計 技術習得 プログラム	A-HW: ハード ウェア 設計技 術コー ス	A-HW1: SoC における雑音問題	永田 真(神戸大・助教授)	
		A-HW2: A/D・D/A 変換の回路方式と設計法	岩田 穆(広島大・教授)他	
		A-HW3: EDA アルゴリズム	築藤 明(九大・教授)	
		A-HW4: Power/Signal Integrity 問題	浅井秀樹(静岡大・教授)	
		A-HW5: ワイヤレスシステムに向けた RF・アナログ回路設計技術	松澤 昭(東工大・教授)	
		A-HW6: LSI テスト設計技術	細川利典(日大・助教授)	
		A-HW7: 大規模高速システム LSI の実践的設計手法	重岡健二(日立 JTE・主任技師)他	
		A-HW8: システム LSI 設計開発メソッドと適用製品事例	上田 眞(日本 IBM・部長)他	新規
	A-SW: 組み 込み ソフトウ ェア設 計技術 コース	A-SW1: 組み込みソフトウェア開発方法論	二上貴夫(東陽テクニカ・部長)他	
		A-SW2: ソフトウェアテスト手法	片山徹郎(宮崎大・助教授)	
		A-SW3: リアルタイムOSとミドルウェア	終了	(※1)
		A-SW4: 組み込みソフトウェアモデル指向設計と実装	二上貴夫(東陽テクニカ・部長)他	新規
		A-SW5: 組み込みソフトウェアオブジェクト指向設計と実装	二上貴夫(東陽テクニカ・部長)	新規
		A-SW6: プロダクトラインソフトウェア開発方法論	中西恒夫(九大・助教授)他	新規
		A-SW7: 形式的検証技術	青木利晃(北陸先端大・助教授)	新規
		A-SW8: ソフトウェア品質管理 ... 開講中止		新規
		A-SW9: 実践的コーディング技術	鈴木郁子(シャープ・副参事)	新規
		A-SW10: リアルタイムOS	南角茂樹(大阪電通大・助教授)	(※1)
		A-SW11: ミドルウェア	板本直史(ルネサスソリューションズ・ 主管技師)他	(※1)
	A-CD: HW/SW コデザ イン技 術コー ス	A-CD1: HW/SW コデザイン技術	終了	(※2)
		A-CD2: C 言語による LSI 設計実習	富山宏之(名大・助教授)他	
		A-CD3: 低消費電力設計技術	石原 亨、井上弘士(九大・助教授)	
		A-CD4: 構成可変プロセッサ設計技術	今井正治(阪大・教授)他	(※2)
		A-CD5: 構成可変プロセッサを用いた HW/SW コデザイン技術	今井正治(阪大・教授)他	(※2)
	A-MG: 技術マ ネジメン ト知識コ ース	A-MG1: ビジネスにおける知的財産実務	羽立幸司、羽立章二(知的財産総合 事務所 NEXPAT・弁理士)	
		A-MG2: デザインプロセスと技術マネジメント	大津留榮佳久(九大・教授)	
		A-MG3: 技術者のための知的財産実務	樋口督生(平野特許事務所・弁理士)	新規
		A-MG4: プロジェクトマネジメントの基礎と導入事例	久保田大介(日本 IBM・部長)他	新規

「シングルコア」から「マルチコア」の世界へ (代表的な高性能CMP～Cell～)

