

バースト光受信器における反転歪み補償型振幅制限増幅回路の瞬時応答性能解析

西村, 結良
九州大学大学院システム情報科学府

平田, 大輝
九州大学大学院システム情報科学府

木村, 俊二
九州大学大学院システム情報科学府

<https://hdl.handle.net/2324/7174489>

出版情報：電子情報通信学会技術研究報告. 123 (32), pp.1-5, 2023-05-11. The Institute of Electronic, Information and Communication Engineers

バージョン：

権利関係：©2023 by IEICE



バースト光受信器における

反転歪み補償型振幅制限増幅回路の瞬時応答性能解析

西村 結良 平田 大輝 木村 俊二

九州大学大学院システム情報科学府 〒819-0385 福岡県福岡市西区元岡 744

E-mail: nishimura.yura.370@s.kyushu-u.ac.jp

あらまし PON の上り伝送に用いられるバースト受信器には、量産性確保のため容量結合可能な受信回路の実現が望まれている。結合容量の影響による瞬時応答性の低下を防ぐ技術として、反転歪み補償型振幅制限増幅回路が報告されているが、その応答性能の理論限界は明らかにされていない。平均値検出回路の帯域、立上がり/立下がり時間と受信器のダイナミックレンジの関係について総合的に解析し、応答時間の限界性能を明らかにしたので報告する。

キーワード バースト光受信器, 瞬時応答性, 平均値検出回路, 振幅制限増幅回路, 反転歪み補償

Instantaneous Response Analysis of a Limiting Amplifier Circuit with Inverted Distortion Compensation Technique in Burst-Mode Optical Receivers

Yura NISHIMURA Daiki HIRATA Shunji KIMURA

Graduate School of Introduction Science and Electrical Engineering, Kyushu University 744 Motoooka, Nishi-ku, Fukuoka-shi, Fukuoka, 819-0385 Jap

E-mail: nishimura.yura.370@s.kyushu-u.ac.jp

Abstract It is desirable to realize a receiver circuit capable of capacitive coupling to ensure mass production for burst-mode receivers used for upstream transmission of PON systems. A limiting amplifier using an inverted distortion technique has been reported, but the theoretical limit of its response speed has not been clarified. We have clarified it and analyzed the relationship between the bandwidth of average detectors, rise and fall time of signal, and dynamic range.

Keywords Burst-mode optical receiver, Instantaneous response, Average detector, Limiting amplifier, Inverted distortion technique

1. 背景

国内の有線インターネット接続サービスは FTTH の契約数が 3,700 万加入に到達し、ブロードバンド加入者の大勢を占めるに至っている[1]。この光回線接続サービスには図 1.1 に示す PON(Passive Optical Network)が採用されている。PON ではスプリッタより上部(局側)の光ファイバや光通信機器を複数のユーザで共有することができるため、経済的なネットワークを構築できる。しかしながら、上り伝送(ユーザ宅の

ONU(Optical Network Unit)から局内装置 OLT(Optical Line Terminal)に向けた伝送)には、共有ファイバ上でユーザの送信した光信号が時間的に重ならないように制御する必要があるため、バースト送受信技術と動的帯域割当技術が実装されている。一般に OLT と各 ONU の距離は各々異なるため、OLT は強度と位相の異なるバースト信号を受信することになる。このため、バースト受信器は短い応答時間で単相差動変換時の参照電位を抽出し、クロックの同期をとる必要があるため、

受信回路には瞬時応答性能が要求される。受信回路のアナログフロントエンド部に瞬時応答性を実現する回路の中で、容量結合可能な構成として提案されている反転歪み補償を用いたバースト受信器[2]の回路構成を図 1.2 に示す。

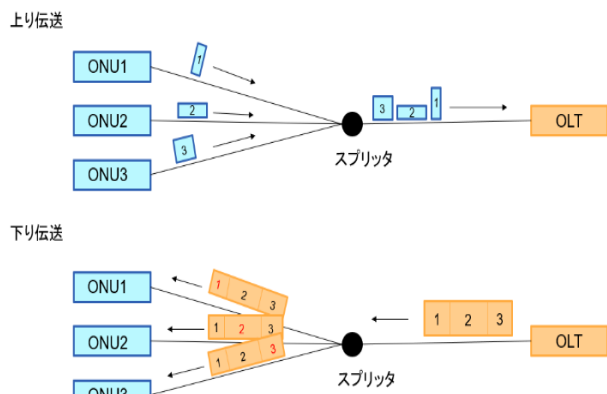


図 1.1 PONにおける上り伝送と下り伝送

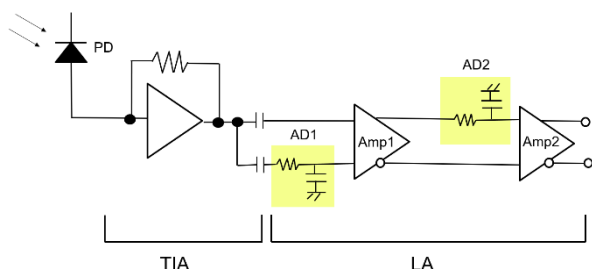
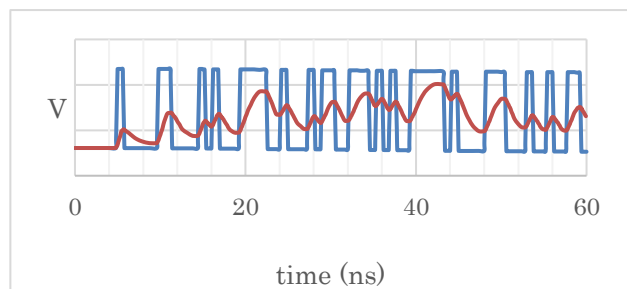
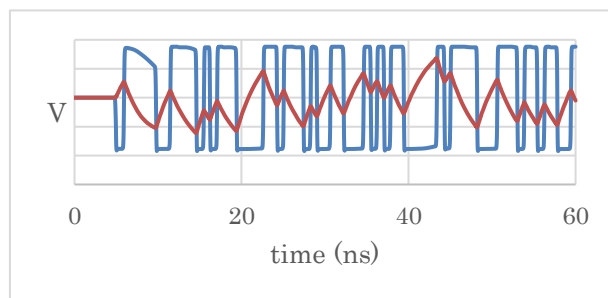


図 1.2 反転歪み補償を用いたバースト受信器

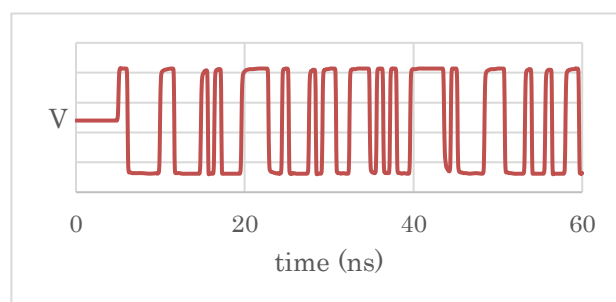
TIA(Trans-Impedance Amplifier)のシングルエンドのコア増幅器の出力を差動増幅器のLA(Limiting Amplifier)Amp1, Amp2 に入力する際の参照電位抽出機構としてRC積分器による平均値検出回路AD(Average Detector)を用いており、高速な応答をシンプルな構成で実現している。一般的なADを用いた参照電位検出の問題として、応答時間を短くすると、同符号連続が入力された際に参照電位が大きく変動してしまうことが上げられる。その結果クロスポイントがずれ、信号のデューティが変動してしまう。



(a) Amp1 の入力と AD1 の出力



(b) Amp2 の入力と AD2 の出力



(c) 出力波形

図 1.3 反転歪み補償を用いた回路の動作波形

図 1.2 の回路ではこの課題を克服する為に、2 つの LA を用いている。Amp1 では入力信号と同相の信号が AD1 に入力されるが、Amp2 では信号の反転信号が AD2 に入力されるため、Amp1 で生じたデューティの変動に対し反転した歪みをアナログ的に加えることで、信号のデューティを元に戻すことができる。

2. 動作解析

動作解析に用いた回路を図 2.1 に示す。図 1.2 の回路から、集積化時の TIA と LA の利得バランスを意識して容量結合の位置を変更した。さらに、自動利得制御の機能を持った TIA を想定し、TIA への最大入力時は $Z_t = 200 \Omega$ 、最小入力時は $Z_t = 2900 \Omega$ を想定した。今回は反転歪み補償機能の応答速度の特定を目的とし、TIA の自動利得制御機能の応答は動作解析内では考慮しないこととする。

次に回路のバースト受信器のレベルダイアグラムを図 2.2 に示す。GE-PON の上り伝送における標準より最大受光パワー、最小受光パワーを決定した[3]。TIA の最小出力、最大出力はそれぞれ 81.6 mV_{pp} 、 700 mV_{pp} となる。それぞれ LA を線形動作、非線形動作させることで LVDS (Low Voltage Differential Signaling) と等価な駆動電圧振幅である 350 mV_{pp} を出力する。また、APD の変換効率は 0.88 A/W 、M 値は 8 を想定した。

本論文では最小電圧振幅が 81.6 mV_{pp} 、最大電圧振幅が 700 mV_{pp} の 1.25 Gbit/s の Giga-bit Ethernet 信号 (8B/10B 符号) を模擬する為に、PN7 段の PRBS 信号を入力とした。反転歪み補償の有効性を確認するため、

入力信号の立ち上がり時間 (t_r) ならびに立下り時間 (t_f) を 100 ps ~ 240 ps の間で変化させた。また、AD のパラメータと反転歪み補償の有効性の関係性を調べるため、AD のカットオフ周波数 (f_c) を 10 MHz ~ 155 MHz の間で変化させた。

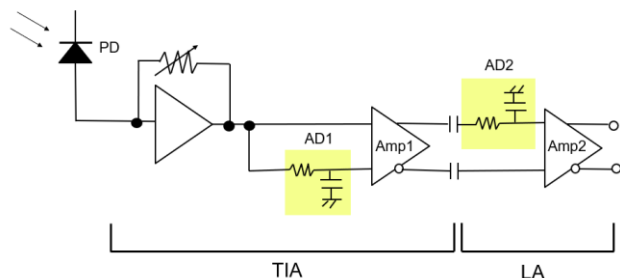


図 2.1 動作解析を行った回路

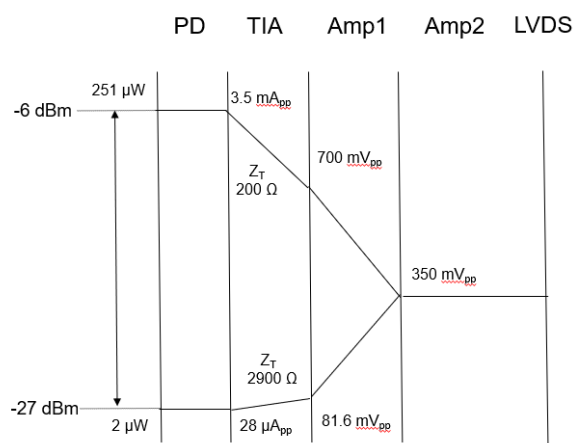


図 2.2 バースト受信器のレベルダイアグラム

3. シミュレーション結果

・ 振幅

解析の範囲では 348.7 mV_{pp} から 353.2 mV_{pp} の間で振幅制限がかかっていることを確認した。

・ 瞬時応答性能

TIA の帯域を 875 MHz と仮定し、875MHz のローパスフィルタを透過させたパルスパターンを TIA の出力信号として、Amp1 と Amp2 の出力ジッタを解析した。アイパターンの UI (Unit Interval) を 800 ps とし、GE-PON のジッタ規格を参考に、ジッタの目標値を 0.15UI 以下とした。また、ジッタが 0.15UI 以下となるときのアイパターン計測開始までの時間を応答時間とした。GE-PON の上り伝送における標準より、TIA および LA のセトリングタイムは 400 ns 以下と定められ

ているため、計測開始時間は最大 400 ns までとした。アイパターンは計測開始時間から 400 ns 間の信号を重ねて確認した。

応答時間の計測の結果、 $f_c = 55$ MHz における応答時間が最短となった。比較として、 $f_c = 20$ MHz, 55 MHz, 100 MHz における出力ジッタを以下に示す。

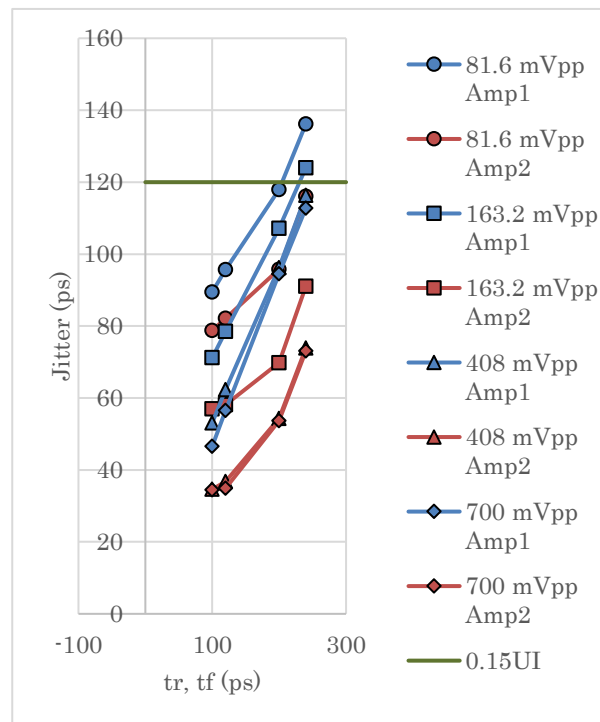


図 3.1 入力電圧振幅ごとの出力ジッタ ($f_c = 20$ MHz)

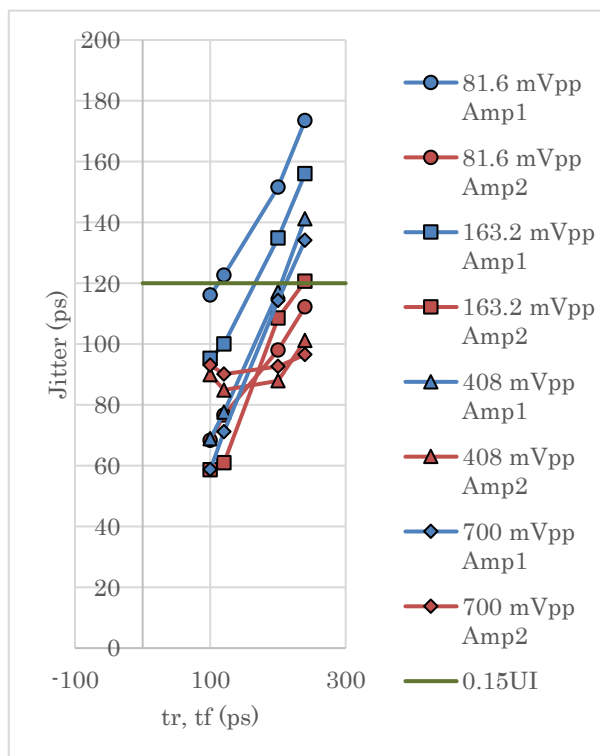


図 3.2 入力電圧振幅ごとの出力ジッタ ($f_c = 55$ MHz)

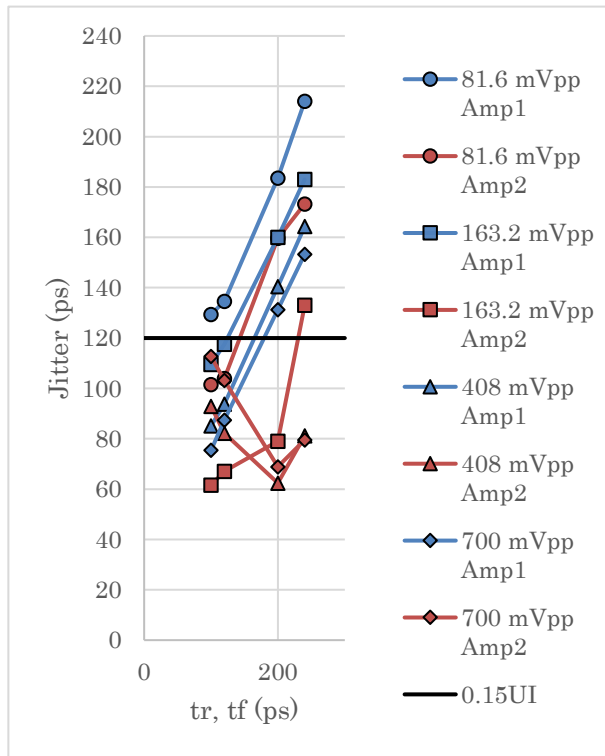


図 3.3 入力電圧振幅ごとの出力ジッタ ($f_c = 100 \text{ MHz}$)

① $f_c = 20 \text{ MHz}$

$12 \text{ ns} \leq t_{st}$ の時、ジッタが 0.15UI 以下となった。
 $t_{st} = 12 \text{ ns}$ における LA の入力電圧ごとの Amp1、Amp2 の出力ジッタを図 3.1 に示す。

② $f_c = 55 \text{ MHz}$

$7.56 \text{ ns} \leq t_{st}$ の時、ジッタが 0.15UI 以下となった。
 $t_{st} = 7.56 \text{ ns}$ における LA の入力電圧ごとの Amp1、Amp2 の出力ジッタを図 3.2 に示す。

③ $f_c = 100 \text{ MHz}$

$t_{st} \leq 400 \text{ ns}$ においてジッタは 0.15UI 以下にはならなかった。 $t_{st} = 7.56 \text{ ns}$ における LA の入力電圧ごとの Amp1、Amp2 の出力ジッタを図 3.3 に示す。

AD の帯域 f_c は大きければ大きいほど応答性能は改善するが AD 出力の変動は大きくなる。同様に入力信号の t_r, t_f も大きければ大きいほど AD 出力電位の変動によるクロスポイントのずれは大きくなる。

一方、Amp1、Amp2 は LA であるため、入力信号の振幅が大きければ大きいほど出力信号の t_r, t_f は小さくなる。つまり、AD の帯域 f_c が広く、入力信号の t_r, t_f が大きく、振幅が小さいほど Amp1 の出力信号の歪は大きくなることがわかる。

一方、Amp2 における反転歪補償能力について考察する。入力振幅は Amp1 の出力振幅であるため一定である。つまり反転歪の補償能力は AD2 の f_c と Amp1 出力の t_r, t_f にのみ依存する。Amp1 の入力信号の t_r, t_f が小さく振幅が大きいときには Amp1 の出力信号の t_r, t_f が小さくなるので Amp2 の補償能力が小さくなる。逆に Amp1 の入力信号の t_r, t_f が大きく振幅が小さいときには、Amp1 の出力の歪みは非常に大きくなり、Amp2 の補償能力は高くなるが目標の 0.15UI まで補償することができない。この両極端な条件以外のところでは概ね Amp1 の出力の歪みが適度に抑えられ、Amp2 の補償効果も適度に効くため、バランスよくジッタを抑えることができる。つまり、入力信号の t_r, t_f が小さく振幅が小さいか、 t_r, t_f が大きく振幅も大きいという条件では適切に Amp2 の補償がかかることになる。この傾向は AD の f_c が大きいほど顕著に表れるため、Amp2 出力のジッタは f_c が大きく入力振幅が大きいほど右上がりから右下がりに変化していくことになる。

解析の結果は $f_c = 100 \text{ MHz}$ では Amp1 の出力の歪みを抑えられず、入力信号振幅が小さいところで 0.15UI を越えてしまっている。 f_c を 55 MHz まで下げるとぎりぎり 0.15UI を下回った。この時の応答速度は 7.56 ns であり、標準の性能に比べて十分に短い応答時間を実現できる可能性があることが分かった。

4. まとめ

本論文では 1.25 Gb/s の信号に対して、設計した LA における反転歪補償のジッタ補償の有効性が示された。解析では PN7 段の PRBS 信号を用い、AD の最適な f_c 、最小の応答時間を解析的に求めた。

今後の課題として、応答時間の理論的な定式化、同符号連続長との関係などを総合的に明らかにしたい。

5. 謝辞

本研究は、東京大学 VDEC 活動を通して、日本ケイデンス株式会社の協力で行われたものです。

本研究は JSPS 科研費 JP20K04600 の助成を受けたものです。

文献

- [1]総務省情報通信統計データベース, “ブロードバンドサービス等の契約数の推移(四半期)(令和4年9月末現在)”
- [2]Kazutaka Hara, Shunji Kimura, Hirotaka Nakamura, Naoto Yoshimoto, and Hisaya Hadama “New AC-Coupled Burst-Mode Optical Receiver Using Transient-Phenomena Cancellation Techniques for 10 Gbit/s-Class High-Speed TDM-PON

Systems” JOURNAL OF LIGHTWAVE TECHNOLOGY, Volume.
28, No. 19, Oct.1, 2010

[3]IEEE Standards, 802.3 ah, 2004.

[4]M.P.Mcgarry, M.Reisslein, M.Maier, “Ethernet
passive optical network architectures and dynamic
bandwidth allocation algorithms,” IEEE Commun.,
vol. 10, no.3, pp 2-4, 2008.

[5] Razavi, Behzad. 2012. *Design of Integrated
Circuits for Optical Communications*. Wiley.

[6] Razavi, Behzad. アナログ CMOS 集積回路の設計
基礎編. 第 5 版, 黒田忠広訳, 丸善株式会社, 2004,
296p.