

新しいSoC設計技術開発と大学・学会・研究機関の役割

安浦, 寛人
九州大学システムLSI研究センター

<https://hdl.handle.net/2324/6068>

出版情報 : STARCシンポジウム. 2003, pp.163-170, 2003-09
バージョン :
権利関係 :

新しいSoC設計技術開発と大学・学会・研究機関の役割

A New Direction of Development of SoC Design Technology and
the Roles of Universities, Academic Societies and Research Institutes

安浦 寛人

Hiroto Yasuura

九州大学システムLSI研究センター

System LSI Research Center, Kyushu University

Abstract

Changes of the structure of semiconductor industry and technologies are requesting a new model of technology development. In the area of SoC design, which contains software, digital circuits, memories, analog circuits, sensors, RF circuits and power supplies, a comprehensive design methodology considering fabrication, testing, packaging and distribution of the chips. In this talk, we discuss a bird-view of challenges of SoC design and introduce new methodologies including NoC (Network on a Chip) and reconfigurable computing. We also discuss on roles of universities, research institutes, and academic societies in the innovation of design technologies. Asian countries are now shifting to design technologies from fabrication ones. We show movements of new research and education activities in Asian countries and look for the possibilities of collaboration in this region.

講演概要：

半導体産業の構造と技術の変化は新しい技術開発のモデルを必要としている。特に、SoC設計の分野では、ソフトウェア、デジタル回路、メモリ、アナログ回路、センサ、無線通信機能、電源回路などの集積に対し、製造、試験、実装、供給までを考慮した総合的なSoC設計技術が求められている。ここでは、SoC設計の課題を概観し、設計技術に対する新しい挑戦としてネットワークオンチップや再構成可能論理の利用技術などを紹介する。さらに、このような設計技術の革新の中で、大学や研究機関、学会の果たすべき役割について述べる。また、躍進著しいアジア各国では新しい産学連携や研究体制の模索が進んでいる。アジア諸国の動きを中心に新しい研究開発のモデルについても議論する。

1. SoC設計の課題

半導体技術の進歩と情報機器産業の急速な構造の変化とともに、SoC(System on Chip)の設計に関する課題はますます多岐に広がり、新しいビジネスモデルとそれに対応する新しい設計技術へのニーズが拡大している。

1) 微細化／高速化への対応

100nm以下の微細加工技術を最大限活かした設計を行うためには、物理設計レベルでのタイミングや電力消費に関連する諸問題の解決が要求されている。また、ソフトウェアを含めた上流設計においてもこれらの問題に対応する手法を開発することが必要となっている。設計の基本である回路のモデル化技術の再構築が一つの鍵となっている。また、評価・解析・検証や合成においても、従来の問題を局所化して階層化する基本技術が必ずしもうまく適用できなくなり、新しい設計パラダイムが必要となってきている。製造技術や実装技術と設計の協調や、設計パラメータおよび設計階層間のインタフェースの見直しが必要である。製造過程に発生する各種の物理的な揺らぎを上流設計で精度良く制御し、製品の試験工程まで含めた総合的な品質管理を行う技術の確立が求められる。マスクコストの上昇に対するアーキテクチャ設計から製造・実装技術にわたる基本的な発想の転換を伴う新技術も必要となる。

2) 大規模化／複雑化への対応

1つのチップに1億個を超えるトランジスタで構成されるデジタル回路、アナログ回路、メモリ、センサ、無線通信回路など性質の異なる回路が混載されることにより、設計の複雑さは急激に増加している。多様化する設計要素の基本的な原理や性質を認識し、システム全体のバランスのとれたアーキテクチャを構築する設計者が求められている。システム仕様の記述からソフトウェアや専用回路を効率良く導く手法の研究が進められている。再構成可能論理やカスタマイズ可能な専用プロセッサを導入して性能や消費電力に対する柔軟性を高める技術も開発されている。さらに、プロセッサやメモリなどの基本構成要素のインタフェースを標準化して、チップ内ネットワークを構築する技術が議論されている。また、設計工数の大半を占める組み込みソフトウェアの開発技術の確立はきわめて重要である。設計品質や設計生産性の向上、共通プラットフォームとしてのOSや基本アーキテクチャの確立、ハードウェア設計とソフトウェア設計の協調など解決すべき課題は多い。セキュリティや信頼性等、設計へ要求される項目も多様化する。

3) 短期間設計への対応

情報家電をはじめとするSoC利用機器の市場における製品サイクルの短期化は、設計時間の短縮の強い圧力となっている。設計効率の向上のための新しい設計手法や設計部品の再利用技術等の開発が進められている。IPの利用を促進するためのビジネスモデル、標準化、試験技法の開発など種々の努力が行われている。また、SoCでは、設計対象が部品から最終製品そのものとなるため、製品の販売量や出荷期間までを考慮に入れた総合的な設計が求められる。製品数は数万個のものから数千万個を見込めるものまで多種多様にわたり、設計期間にも大きな幅があるので、製品数や製品の種類にあわせて対応できる複数の設計・製造フローの確立が重要である。

このような、技術的・経済的な環境変化による技術革新への要求のほかにも、SoCを取り巻く状況の変化により設計技術およびその開発方式の革新が求められている。

半導体産業は、1950年代以降、計算機産業を大きなテクノロジードライバーとして発展してきた。特に、60年代から80年代の汎用計算機やスーパーコンピュータ、80年代以降のパーソナルコンピュータなどは、論理回路やメモリの設計技術および設計支援技術の開発に先導的な役割を担って来た。特に、汎用計算機やスーパーコンピュータは、大きな開発投資が可能な市場で、そこで開発された設計技術は広く普及品の市場へ転用することが可能であった。しかし、パーソナルコンピュータに代表されるダウンサイジングの進行により、汎用計算機やスーパーコンピュータはテクノロジードライバーとしての地位を失った。現在では、パーソナルコンピュータや携帯電話のような個人向け情報機器が実質的なテクノロジードライバーとなっている。しかし、分業化が進むパーソナルコンピュータや製品サイクルの短い携帯電話では、革新的な技術のための開発投資は、インテル等の一部の例外を除いては難しくなっている。長期的な戦略と開発時間を必要とする設計技術や設計支援技術の研究開発には、新しいテクノロジードライバーを見つける必要がある。米国では、軍用システムや宇宙・航空機産業がその役割を果たしているが、わが国においては、このようなドライバーが少ない。電子商取引や電子政府等に代表される社会システムや経済システムの再構築のための社会情報基盤の構築をテクノロジードライバーに育てるような国家的施策が必要である。

設計の良さを判定する評価尺度に関しても、従来とは異なる新しい尺度の導入が必要となって来た。これまでは、コスト（チップ面積で近似されることが多かった）、性能（計算速度やスループット）、消費エネルギーがSoCの良さを表す評価尺度であった。しかし、システムが複雑化し、最終製品に対する消費者の評価基準が多様化したことによって、処理内容の品質（画像や音声の品質、使いやすさなど）、信頼性（不良品率、故障時の応急対応など）、安全性（セキュリティなど）などの新しい尺度がSoCの評価を決定付ける要因となって来た。また、コストに関しても、設計費、マスク費、製造費、試験費、パッケージ費、IPなどのライセンス費などコストを決定する要因が製品原価に占める割合が、SoCの出荷個数によって大きく変わってくる、従来のチップ面積を最小化することだけを基準にした設計ではコストの最小化にはつながらない。コストを決定する要因間の関係を十分に考えて、設計手法、ツール、製造・実装方式などを決定することが重要である。

2. 設計技術に関する新しい動き

1で述べたSoC設計に関する種々の課題を解決するために新しい設計技術に関する研究や開発の努力が行われている。デジタル回路、アナログ回路、メモリ、通信特に無線通信回路、センサ、ソフトウェアなど、従来は個別の技術分野として発展してきた要素技術を統合し、1つのSoC上に集積して行く設計技術の開発は、まさに統合技術の構築である。各技術で仮定されて来た設計制約や制限条件がSoC上では大幅に変わり、一つの技術の制約を別の技術でカバーするようなことが可能となる。特に、ソフトウェアとそれを実行するデジタル回路やメモリの間の関係では、従来の計算機工学で仮定されて来たハードウェアとソフトウェアの関係が根本的に変化し、計算機科学の再構築と言っても良いほどの大きな変化を生み出そうとしている。

2. 1 ネットワークオンチップ(NoC)

StanfordのDe Micheliらが提唱する新しい設計パラダイムの提案であり、欧米で大きな流れとなりはじめている。今後もダウンスケーリング、トランジスタ密度と動

作周波数の向上，低電源電圧化，物理パラメータの不確実化が進むとの前提の下で，いかに，確実に動作するシステムを構築するかという問題に対する解である．複雑なシステムの効率的な設計のためには，基本構成要素を組み合わせた設計手法が有効であるが，構成要素の数が増大すると構成要素間の接続に焦点を当てた Communication Centric 設計手法が重要であるとの主張である．IP の再利用と高い QoS (Quality of Service) の実現を目標とした設計手法の確立を目指している．

物理設計の問題点としては，配線遅延の増加と不確定性の増加，クロストーク問題，ノイズ／速度／エネルギー間の相互依存関係，同期の問題等がある．これまでデジタル回路設計で表に出さずにやって来た信頼性問題（タイミングエラー，クロストーク，電気磁気干渉，宇宙線によるソフトエラーなど）が表面化することを指摘している．このような状況に対して，NoC (Communication Centric Design) においては，物理現象に対する情報の不足を前提とし，不確かな情報をもとに確実に動作するシステムを構築する技術と定義している．歴史的に，通信技術やネットワーク技術は，個々の要素や接続線に関する情報が不完全な状態でも，システム全体としては信頼性の高い通信を実現する技術である．この考え方をチップ上のネットワークに適用しようとするものである．通常のネットワーク技術との違いは，1) 構成要素がヘテロジニアスであること，2) エネルギー問題が主要な限界要因となること，3) チップ上の物理設計からシステム設計にいたる環境が通常のネットワークと異なることがあげられる．

2. 2 再構成可能論理の利用

再構成可能論理は，FPGA の成功等で注目を浴びてきたが，従来のプロトタイプングのための利用や少量生産への対応の域を超えて，SoC に高い柔軟性を与え，設計の自由度を増やす手法としての利用が提案されている．再構成可能論理の導入は，再設計の困難化／システム複雑化／短 TAT の要求／ライフサイクルの短期化／規格の変化／出荷後の変更要求などの解決策となる．出荷後に変更可能な性質をフルに活かして，市場の拡大／新しいモデルの早期出荷／インターフェースへの対応などで SoC の新しい付加価値を生み出せる．

Tensilica の C. Rowen は，再構成可能性（設計時も含む）は高い性能と高い柔軟性を両立するすぐれた解であると主張する．具体的に Xtensa (Tensilica の製品) を応用に対しチューニングすると，通常のプロセッサの 10 倍から 100 倍の性能が出るという実例を示している．再構成可能性やプログラム可能性を導入することで，1 つのチップを複数応用に使えば SoC の出荷数を上げ，設計コストを下げるのが可能である．

Xilinx の I. Bolsens は，新しい SoC のプラットフォームとして，組み込みプロセッサが搭載された FPGA を提案している．現在のプロセッサ中心の考え方から脱却し，システムをすべて論理回路であると考え，その一部をソフトウェアによって低速化 (Decelerator) で実現すると言う考え方である．これまでの全てがソフトウェアであるシステムの一部をハードウェア論理によって置き換えて高速化 (Accelerator) する考えの全く反対の手法である．Software Decelerator は，スピードに余裕があり，チップ面積やエネルギーが節約でき，実現が単純になる場合に採用される．この考え方では，プロセッサ上の無駄な機能や回路でシステム設計上に害があるものは導入されないことになる．ネットワークプロセッサ等単純な機能で高速性のみが要求される場合には，この考え方の方が優れているとしている．

再構成可能論理の導入の技術的な課題としては，ソフトウェアで計算する場合と再構成可能論理で計算する場合のトレードオフ，再構成の粒度の問題，再構成の機構と

機能のマッピングの方法などが議論されている。SoCの最終ユーザの立場から考えても、コスト削減、ユーザへのサービス、新しいサービスへの対応、信頼性、安全性、環境問題などの観点から有利である。100万個以下の製品には何らかの再構成可能性が必要となる可能性が高い。わが国でも九州大学の村上教授のSystemMorphや慶応大学の天野教授の動的再構成論理に関する研究、およびNECのDRPやIP FlexのDAP/DNAなど重要な技術開発が行われている。

2. 3 その他の新しい流れ

1) SiP(System in Package)

SoCは本当に必要かという根源的な質問は、常に問い続けるべき質問である。メモリやプロセッサなどの汎用構成要素は別のチップとして量産し、システム固有の機能を実現するマザーチップ上に貼付けると言う考え方は、経済性や信頼性の立場からは、きわめて自然な考えである。流れさえできれば、1千万個の出荷が期待できる場合意外は、モノリシックSoCにせずこのようなSiPの形態で実現される可能性は極めて高い。製造技術、実装技術、設計技術、試験技術など複数の立場からの技術開発が必要である。

2) 組み込みソフトウェア

最近のSoCでは、開発コストの8割以上がソフトウェア開発で占められることも少なくない。携帯電話の開発では、3000人のソフトウェア部隊が参加することもある。従来、汎用計算機やパーソナルコンピュータの上で議論されてきたソフトウェア開発の問題を、SoC上の組み込みシステムの問題として再定義し、新しい設計手法を確立しようとする動きが出てきた。ACMでは組み込みシステム設計に関する新しい研究グループ(SIGBED)が生まれ、国内でも名古屋大学の高田教授を中心としてswestなどの研究会が発足している。リアルタイムOS、コンパイラ、プログラミング言語設計など異なる分野の研究者がこの問題にとり組みはじめた。

3) 低消費エネルギー化技術

消費エネルギーは、集積度向上の最大の障壁となっている。デバイス構造、レイアウト、回路、アルゴリズム、アーキテクチャ、ソフトウェアの各段階での低消費エネルギー化技術が開発されている。特に、動的電源電圧スケジューリング(DVS)技術のように、従来はできなかった電源電圧の制御をソフトウェアで行えるようにしてエネルギー消費を最小化するというような設計パラメータの階層を越えた移動が行われていることは注目に値する。また、異なる環境やユーザの要求に応じて処理の品質を制御してエネルギー消費を削減するような新しい技術も提案されている。

4) 無線化

ユビキタスコンピューティングなどで議論されている環境においては、SoC自身の無線化が重要である。チップ外との通信および電力の供給を無線で行う技術の開発は、SoCの利用範囲を飛躍的に拡大する可能性がある。ICカードやRF-IDタグなどで開発されている技術の一般化が検討されている。大阪大学の谷口教授らのCDMA通信を利用したチップ間/チップ内無線通信技術は、一つの方向を示すものである。

5) セキュリティ

携帯情報機器は、今後、個人認証や電子マネーのための端末として利用されるようになる。個人のプライバシーや財産を直接的にとり扱うSoCにおいては、その上の情

報セキュリティ技術の確立が重要である。SoCの設計，製造，試験，運用の各段階で考えられる攻撃を排除し，安全な利用を可能とする技術の開発は，SoC関係のすべての技術を動員して行われる必要がある。高いセキュリティ技術は大きな付加価値となり，SoCの価格を左右する技術となる可能性が高い。

6) 設計階層の再構築

これまでに述べてきたような新しい設計の流れに対応するには，既存の設計フローや設計階層をもう一度見直し，必要な再構成を行う必要がある。モデル化，解析・評価・検証，合成・最適化の3つの基本技術を原理から再検証し，SoC時代にあった階層化，階層間インタフェースの定義，設計フローの定義を行う必要がある。

3. 大学・研究機関・学会の役割

3. 1 大学の役割

大学の最大の役割は教育であり，人材の供給である。SoCのような総合産業を支えるためには，多様な人材が必要である。設計に限定しても，情報工学，電子工学，半導体工学，通信工学など複数の専門知識が必要であり，いわゆる即戦力と呼ばれる実践能力に優れた技術者だけでなく，幅広い基礎知識を持った視野の広い専門家も必要である。各大学は，自らがどのような学生を教育して世の中に送り出すかを明確に提示し，目的にあったカリキュラムを組んで行く必要がある。

技術の急速な変化に対応するために，現場の技術者や設計者の再教育も大きな課題である。社会人コースを導入した大学院も増えているが，短期集中的に新しい技術体系を履修できるコースも必要である。既存の現役学生の教育とは切り離れた教育カリキュラムも求められる。

また，大学には人類の共有資産である過去の学問体系の継承と新しい知識の生産と構造化という使命もある。特に，異分野の知識を結び付けて新しい知識体系を構築する役割は，SoC設計技術の今後の発展においてきわめて重要である。例えば，社会情報基盤の整備に当たっては，電子商取引などへの対応のための経済学，ユーザーの対応を考える社会心理学，社会制度との関係を議論する法学など社会科学的な側面との関係がSoC上のセキュリティ技術の導入と密接に関係してくる。

3. 2 研究機関の役割

産業界の大規模なリストラにより，基礎研究や応用研究は大学に依存しようとする議論がなされている。しかし，現在の日本の大学には，人的資源の意味からも組織的にもこのような産業界からの要請に対応できる状態にはない。大学の第一の使命は教育であり，教育対象の大学院生が主な研究実施者である現状では，産業界の要求に対して機動的に対応することは原理的に難しい。特に，設計技術のような分野の研究は，時間がかかる割にその成果を単純に説明することが難しい。物理現象のような顕著な研究成果が示せる分野に対し，成果を目に見える形にするまでに時間がかかる。大学の改革を待つよりも，大学と産業界の間を橋渡しする新しい研究機関を創設することの方が早道であると考えられる。産業界の要求を分析し，大学に委託すべき長期的テーマは大学に依頼し，短期に結果を求められる課題については専属の研究員が対応する。研究機関は，産業界や大学で活躍する若手の人材プールにもなるし，ベンチャー企業を興そうとする人々の雌伏の場ともなりうる。

自立した研究機関自身が知識集約産業時代の新しいビジネスモデルの構築であり，ベンチャーであると言える。研究者だけでなく，企画や管理の専門家，研究支援の専

門家のキャリアパスを構築することで、新しい専門職集団を作ることができる。欧米においてもアジア諸国においてもこのような形態の研究機関が活発に活動している。ベルギーのIMECからは多くの設計技術とそれをもとにしたベンチャー企業が生まれている。

3. 3 学会の役割

学会は、同じ分野の研究をする人々が新しい研究の流れを作る場である。多くの研究分野が、数名の研究者による問題意識の共有から始まり、パネル討論等での議論、小さなワークショップの開催、シンポジウムの開催を経て大きな国際会議へと変わって行く。IEEEやACMなどの学会は、このような流れを作る活動を支援することを目的としている。残念ながら、わが国には、国際的に見ると「流れを作る動きに加わる」よりも「流れに乗る文化」の色彩が強い。海外の流れを見ながら、流れに乗り遅れないように国内の組織を作る動きの側面が強い。また、欧米やアジア諸国の研究者の多くがIEEEやACMを中心とする国際的な学会を中心に活動しているのに対し、わが国の研究者は電子情報通信学会や情報処理学会などの立派な組織があるために、国内学会の活動に時間とエネルギーをとられて、国際的な活動に時間を割けないと言う問題もある。まずは、それぞれの研究者が、国際的な流れを作る活動に参加する努力をする必要がある。

4. アジア諸国の動き

本年1月のASP-DACのポストワークショップとして、北九州市の主催で第一回半導体設計アジア大学会議を開催した。中国、韓国、台湾、シンガポール、インドからトップクラスの14大学に参加してもらい、設計教育の現状と今後の相互協力の可能性についての議論を行った。

1) 中国

大連理工大学、復旦大学、北京大学、上海交通大学、精華大学の5大学から17名が参加した。各大学とも半導体設計に力を入れ、数十名の教授陣と数百名の学生を擁した学科を持っている。まだ、製造技術を立ち上げることに力点があり、先端のSoC設計の教育・研究は少ない。しかし、大学自身が多くの設計ベンチャー企業を内部に設置しており、北京大学1校で240にもものぼる。

2) 韓国

KAISTとソウル大学から3名が参加した。現在は、Samsungを中心とした製造技術で優位にあるが、急速に設計技術中心の産業構造への転換を図っている。大学が連携して構成する研究センターISRC（年間予算約15億円）の中にESRC（Embedded System Research Center）を作って組み込みソフトウェア、SoC設計技術、リアルタイムOSの研究を行っている。

3) 台湾

台湾大学、精華大学、交通大学、成功大学から6名が参加した。台湾は、今年から4年間の計画でSi-Softプロジェクトをはじめている。これは、資本（ファブ리케이션）中心の産業構造を知識（設計）中心の産業構造へ転換することを目指す国家プロジェクトである。人材の育成を最重点項目と位置づけ、毎年85名ずつの設計関係の教授／助教授を世界中から新規採用し、3年間で255名の教員を増員する。設

計は人の問題であると言うことを認識した壮大な計画である。人件費とは別に400億円の研究費が4年間に投じられる計画である。

4) シンガポール

Nanyang大学から2名が参加した。アナログ設計，無線通信回路，センサなどの分野に焦点を当てて，設計技術の教育研究に取り組んでいる。

5) インド

インド工科大学（ボンベイ）とインド科学大学院（バンガロール）から2名が参加した。ソフトウェア部門で急速な成長を遂げているが，組み込みソフトウェア，設計用CADソフトウェアの分野ですでに大きな実績を挙げている。今後は，SoC全体の設計技術の教育研究にも注力する。

すでに半導体生産では世界の中心となった東アジア諸国は，一斉に設計技術の教育研究に力を入れている。各国の大学の構成は，教員数においても学生数においても日本の数倍から十倍の規模であり，今後の急速な成長が期待される。日本としてもこれらアジア諸国の大学と連携し，相互協力の体制を確立することが重要である。

本会議の議論の結論の一つとして，東アジアに世界的な研究機関を創設したいという提案がある。昔のベル研究所など，世界中の若い研究者がそこで働きたいと望むような研究機関を東アジアに国際的な基金で設立するという構想である。東アジアでSoCの企画，設計，製造，消費の循環が廻せるような環境を作ることが，わが国の将来の一つの方向となるのではないだろうか。