九州大学学術情報リポジトリ
Kyushu University Institutional Repository

High-performance cryogenic computing using superconductor single flux quantum logic

石田, 浩貴

https://hdl.handle.net/2324/4475154

出版情報：九州大学, 2020, 博士（工学）, 課程博士
バージョン：
権利関係：

KYUSHU UNIVERSITY

（別紙様式 2）

氏　　名　：石田　浩貴

論 文 名　：High-performance cryogenic computing using superconductor single flux quantum logic
（超伝導単一磁束量子回路を用いた高性能な極低温計算機に関する研究）

区　　分　：甲

論 文 内 容 の 要 旨

コンピュータの発達に伴い，社会や人々の生活は大きく発展してきた．なかでもコンピュータの頭脳にあたるプロセッサの性能は，1970 年代初頭に発明されて以来，半導体の微細化技術の進歩に伴い飛躍的に向上してきた．しかしながら 2000 年頃には，消費電力問題が露呈し，性能向上に大きく貢献した動作周波数の向上は頭打ちとなった．その後，複数コアをチップ内部に集積するマルチコアの導入によって性能向上が維持されてきたが，半導体の微細化限界が指摘されており，従来の CMOS デジタル回路によるコンピューティング技術だけではさらなる性能向上は困難となってきている．

このような技術課題を解決すべく，本論文では，高速性・低消費電力性を併せ持つ超伝導単一磁束量子（SFQ: Single Flux Quantum）回路を用いたコンピューティング技術を提案し，その有効性ならびに実現可能性を示している．本論文の第一の貢献は，SFQ 回路の特性を考慮したプロセッサ構成法を提案した点にある．これまでに SFQ デバイス・回路の製造技術に関する研究が行われ 100 ギガヘルツ級の動作実証に成功している．しかしながらこれは回路内の論理ゲートレベルでの処理性能であり，ソフトウェア実行を基本とするプロセッサの動作速度に換算した場合，現代の CMOS プロセッサと同程度に留まっている．これは，設計容易性を向上させるため，ソフトウェアが本来有するビットレベル並列性を犠牲にし，単一ビットの繰り返し演算を高速化すると言った設計指針を採用したことに起因する．そこで本論文では高性能な SFQ プロセッサの実現に向け，その基本設計指針を定めるべくアーキテクチャ探索を行った．その結果，ビットレベル並列性を最大限活用するビットパラレル処理に加え，論理ゲートレベルの深いパイプライン構造を採用することでより高い性能を達成できることを明らかにした．本論文の第二の貢献は，第一の貢献で述べたプロセッサ構成法の有効性ならびに実現可能性を実チップ試作により実証・評価した点である．ゲートレベルパイプライン構造では，パイプラインストールによって性能が著しく低下する可能性が高い．この問題を解決すべく，パイプライン段数分のスレッドを用意しサイクル毎に実行スレッドを切り替える細粒度マルチスレッディング実行を採用した．本プロセッサは最大 32GHz で正常動作し，消費電力は 6.5mW であった．本論文の第三の貢献は，ニューラルネットワークの加速実行を目的とした新しい SFQ アクセラレータを考案した点である．第一の貢献で述べたプロセッサ構成法に基づきニューラルネットワーク・アクセラレータの基本アーキテクチャを定義し，電力性能モデリングに基づく統合評価環境を構築した．そして，性能ボトルネックの解析を行い，アーキテクチャの最適化を実施した．評価の結果， CMOS を用いた最新アクセラレータと比較し，約 23 倍の性能向上を達成できることを明らかにした．また，SFQ 回路の超伝導状態を維持するために必要な

冷却コストを加味した場合の電力効率は 1.2 倍であることを示した.

本論文は 6 章から構成される．第 1 章は本研究の背景と目的を述べ，第 2 章にて関連研究を整理することで本研究の位置付けを明確にしている．第 3 章では SFQ 回路向けプロセッサ構成法を提案し,第 4 章では提案した構成法に基づいて設計したプロセッサのプロトタイプチップを評価する．第 5 章にて SFQ ニューラルネットワーク・アクセラレータの設計，ならびに，電力性能評価を実施する．最後に第 6 章で論文をまとめるとともに今後の研究の方向性を展望している．