

[2019]九州大学情報統括本部年報 : 2019年度

<https://hdl.handle.net/2324/4123611>

出版情報 : 九州大学情報統括本部年報. 2019, pp.1-, 2020-12-01. Information Infrastructure Initiative, Kyushu University

バージョン :

権利関係 :



第3章 学習環境デザイン研究部門

3.1 スタッフ一覧

職名	氏名	研究キーワード
教授	小出 洋	サイバーセキュリティ、プログラミング、ネットワーク、並列分散処理、動的記憶領域管理
准教授	多川 孝央	eラーニング、ICTによる教育支援、情報倫理教材の開発
助教	谷本 輝夫	セキュリティ、ハードウェア、ソフトウェア協調設計

3.2 研究事例紹介

3.2.1 「柔軟性と電力効率に優れた次世代専用プロセッサ設計手法の開発」

谷本 輝夫

1. 研究のねらい

多様な組み込み機器により物理世界の情報取得、操作を行う IoT (Internet of Things) の普及が進んでいる。これに伴い、コンピュータ・システムへの要求に以下の大きな変化が見込まれる。

(1) 機器多様化による短期間開発、多品種少量生産

物理世界と相互作用するためには具体的な応用ごとの設計が必要であり、多機能化ではなく多様化は避けられない。現在数年を要するハードウェアの設計、検証、そして生産に要する期間を短縮し、少品種大量生産から多品種小量生産へ転換する必要がある。

(2) 極めて高い電力当たり性能（電力効率）の実現

IoT 機器は情報取得後、操作量等の計算に性能制約を持つ。また、体内埋め込み型や装着型など電力供給に小容量電池を用いるものが多い。このような極めて高い電力効率要求に応えるため、汎用プロセッサではなくアプリケーション特化プロセッサ中心の構成が必要である。

(3) 出荷後システム再構成の柔軟性

機器間通信によるシステムである以上、新旧機器混在時の通信担保や、セキュリティパッチ適用など自己再構成する必要がある、ある程度の汎用処理能力が必要である。

これらに対応するため、最大公約的ハードウェア上にソフトウェアを実装する構成から、柔軟性を維持しつつ専用ハードウェアを中心とした構成へ設計思想を転換する必要がある。そこで、本研究は柔軟性と電力効率に優れた専用プロセッサを短期間開発する次世代設計手法の確立を目的とし、汎用／専用ハイブリッドプロセッサ自動設計手法の確立を目指す。

汎用／専用ハイブリッドプロセッサとは、汎用処理回路と専用処理回路を密結合した単一プロセッサであり、回路面積に応じたアプリケーションの専用回路実装と細粒度専用処理を両立できる。これまで取り組んできた汎用プロセッサにおけるマイクロアーキテクチャレベルでの命令実行のクリティカルパス解析ツール開発の知見を活かしてプログラム中の専用化有効部分の抽出と、優先度評価に基づく自動専用プロセッサ設計を目指す。

この技術により、現在プログラマがソフトウェアを作成するのと同様に、プログラムを専用ハードウェア

ア化しすぐに所望の専用プロセッサを得られる設計自動化ツールが必要である。これを世界に先駆けて開発し、従来のプロセッサ設計の在り方の変革を目指す。

2. 研究成果

2-1. 概要

汎用／専用ハイブリッドプロセッサ設計手法の確立に向けて本研究では大きく3点について取り組んだ。1点目は汎用プロセッサ上でプログラムを実行した際の専用化有効部分の抽出であり、2点目はDSL (Domain-Specific Language) を利用した専用回路実装における資源配分の最適化手法の確立、3点目は実アプリケーションを対象としたケーススタディの実施である。

1点目の専用化有効部分の抽出については、アウトオブオーダー命令実行の依存グラフ表現におけるクリティカルパス解析を発展させ、プログラム中における専用化によって高速化が期待できる処理部分の抽出が可能となった。これらの処理部分を命令チェーンのまとまりとしてとらえ、その処理を高速化した際に得られる性能向上の最大値をサイクル数単位で得ることができる。この解析は、一度プロセッサシミュレータ上でプログラムを実行しプロファイルを取得した後、DAG (Directed Acyclic Graph) を構築し、そのグラフ上で解析を行うことで実施できる。これは、複数回のシミュレーションにより同様の結果を得る手法に比べて非常に効率的に解析可能である。

2点目のDSLを利用した専用回路実装における資源配分の最適化手法に関しては、専用化設計の自動化を考える上ではそのプログラミングモデルから考えることが不可欠であるという考えに至り、画像処理はテンソル計算に特化したDSLであるHalideに着目し、これを用いたハードウェア生成における回路資源の最適化手法に取り組むことにした。一般にアプリケーションは複数の独立した処理(関数)によって構成され、それらを同時に専用回路としてハードウェア実装する際の資源配分を考える。それぞれの処理は回路量と処理時間にトレードオフを持ち、回路生成時のパラメタ設定によりそのトレードオフを調節することが可能である。本研究では、最適化を処理内におけるパラメタ探索と、複数処理を組み合わせた時のパラメタ探索の2段階に分けることで探索時間の短縮を図った。

3点目として、対象アプリケーションとして自動運転を始めとした自律動作する機器で用いられるSLAM (Simultaneous Localization and Mapping) を取り上げ、実際に設計フローを適用してアプリケーションのハードウェア・ソフトウェアハイブリッド実装を行った。結果として、ATAM (Abecedary Tracking and Mapping) のフレームレートを4.88倍に向上できることが分かった。

2-2. 専用化有効部分の抽出

本テーマではプログラム中の処理の中で専用化可能な命令チェーンを抽出することを目的に抽出方法の確立を目指して取り組んだ。専用化方法としては、数～数十命令の命令列を専用命令として実装することを想定した。これが可能になると、定性的には1)命令数削減によるフロントエンドの処理軽減、2)専用化された命令列ないでのレジスタファイル読み書きが不要、3)ILP (Instruction Level Parallelism) を専用命令として回路実装することで演算に要する遅延の削減等の効果が期待できる。

本研究では、動的命令中のN入力1出力となる命令集合を依存グラフ上で探索するアルゴリズムを考案・実装し、SPEC CPU2006 ベンチマークにおいて専用命令化により性能向上可能なポテンシャル評価を行った。本手法の一部は論文[1-1]として出版された。図1に1万命令を対象にN=3と仮定して解析した結果を示す。N=3はx86などの命令セットでも採用されている命令フォーマットで実装可能であり、実

現可能性の高い状況を想定している。青および橙で示す実行時間内訳は専用化による性能向上が見込めないとされる割合を示しており、グレーで示す領域が専用化により高速化可能な実行時間の割合を示している。Gromacs や gobmk などのアプリケーションでは 30%程度の潜在的な高速化の余地があることが分かり、専用命令化による高速化は有力なアプローチであると言える。一方で、mcf や cactusADM は N=3 の専用命令化では高性能化する余地はほとんどないことが分かる。この結果のように、ハードウェア設計の前に依存グラフを用いた高速な解析により潜在的な効果を評価可能であることは重要な意義を持つ。

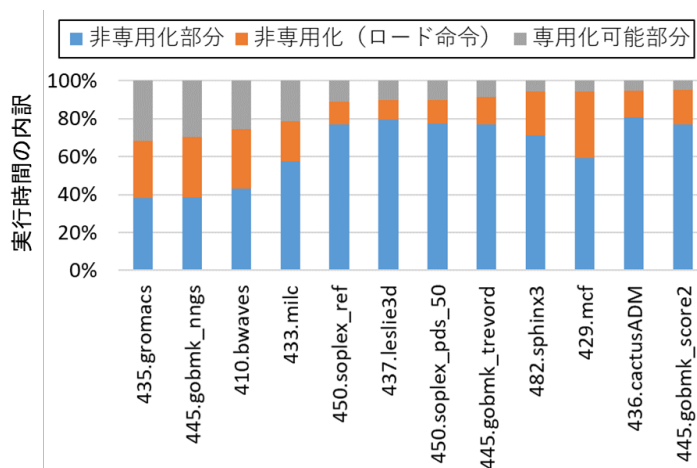


図1 SPEC CPU2006 における 3 入力 1 出力専用命令化の潜在的効果の評価結果

2-3. DSL を利用した専用回路実装における資源配分の最適化手法

本テーマでは、汎用／専用ハイブリッドプロセッサの自動設計を実現するためにはプログラミングモデルが重要であるとの考えに基づき、DSL を用いたプログラム記述からハードウェアを生成する手法に関する研究を行った。処理を専用回路化するには、プログラム本体との入出力を定義しそのインターフェースを作成する必要がある。その際には、副作用を持たない関数に着目するのが良い。純粋関数型言語では、関数の入出力が明確に定義されており、副作用を持たないことが言語仕様で担保されているため関数を専用化の単位とみなすのに都合が良い。また、関数型言語では、データフローの解析が容易なため、それをハードウェアのパイプラインとして実装するのに適している。

このようなことから、本研究では Halide という DSL に着目し、その FPGA バックエンドを開発している Fixstars 社の協力の元、アプリケーション実装を想定したリソース最適化手法の確立を目指した。Halide はプログラムの記述がアルゴリズム部とスケジューリング部に分かれている特徴を持つ。アルゴリズム部は演算内容を規定し、スケジューリング部は処理するデータの範囲(量)や順序、並列度などを規定する。

Halide はもともと CPU や GPU などといった汎用的なプロセッサで実行することを想定して作成された言語であるが、スケジューリング部のパラメタを自動で探索することで性能を最適化できることが知られている。この特性をハードウェア化(FPGA 化)の際にも活用できると考え、あらかじめ設定した設計空間(処理・データ転送の並列度)に対して関数(モジュール)ごとの回路資源量と性能のトレードオフ探索と、複数の関数(モジュール)を同時に FPGA に実装する際の回路資源配分の探索を2段階で行う方法を確立した(図2)。これらの探索は並列かつ自動的に実行可能である。

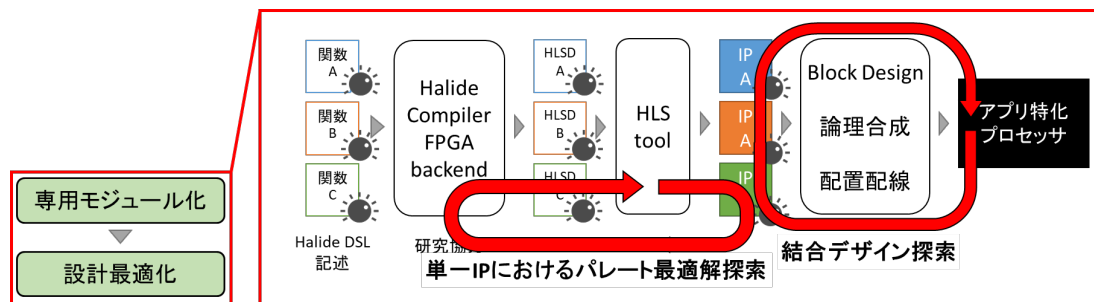


図2 ドメイン特化言語を用いた資源配分最適化を含むプロセッサ設計手法

2-4. 実アプリケーションを対象としたケーススタディ

対象アプリケーションとして SLAM の実装である ATAM を取り上げ、テーマ2で考案した最適化手法を用いてハードウェア・ソフトウェアハイブリッドシステムとして実装した [3-1][3-2]。アプリケーション中の主な処理として、特徴量検出、特徴量計算、特徴量マッチング、特徴点追跡の4つの画像処理を専用化対象として選定し、それらを Halide DSL で実装した。今回の実装では特徴量検出はカメラ入力フレームレートを満たせばよいため、それ以外の3機能が回路資源配分最適化の対象である。

図3にモジュールごとの設計空間（パラメタ）探索の結果を示す。各モジュールに設定された設計空間に対し、縦軸に Lookup table の使用量、横軸に実行時間を示す。黒点は設計空間のうちパレート最適であるもので、これらを結合デザインで用いるパラメタの候補とする。

結合デザインの最適化では、各モジュールのパレート最適なパラメタの組み合わせを探索することで最適な組み合わせを見つける。探索の結果、ATAM のフレームレートをソフトウェア実装と比較して最大で 4.88 倍向上することができた。

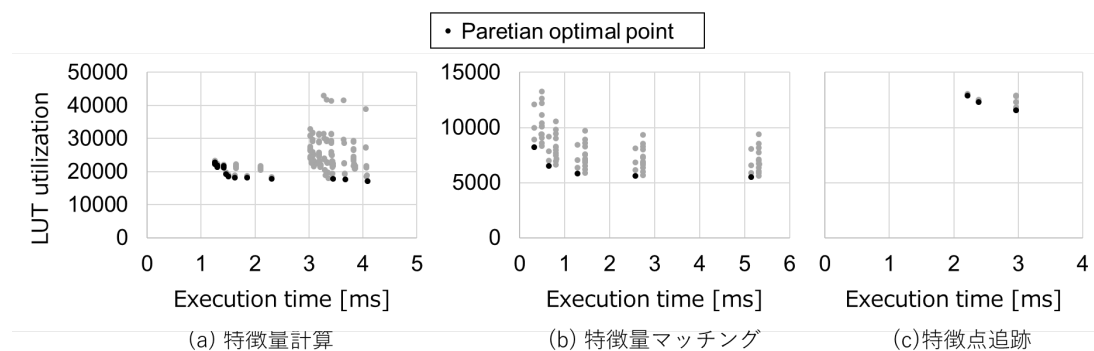


図3 プロセッサ設計における設計空間探索の様子

3. 今後の展開

Intel 社の One API や、Xilinx 社の Vitis など、プログラムを元に FPGA 実装を生成するアプローチが製品化されてきており、この流れはこれからますます成熟し利用が広まっていくと考えられる。本研究の成果は1) ツールとしての提供、2) 本ツールを用いた専用実装サービスの提供などとして実用することができる。今後も研究協力先との連携を継続し、実用に向けて展開していく予定である。

3.3 研究内容紹介

3.3.1 小出 洋

研究内容

1. Moving Target Defense (MTD) に関する研究

Moving Target Defense (MTD)は情報システムにおけるさまざまなパラメータ（例えば OS、システムコール番号、実行可能バイナリマジックナンバー、ネットワーク識別子）を変化させ、攻撃を困難にする近年注目されている手法である。本研究では、特定のアプリケーションや特定の情報システムに向けた MTD の開発と評価、ある MTD を情報システムに適用したときの平均攻撃成功時間間隔などの MTD のサイバー攻撃に対する防御性を評価する方法に関する考察、ひとつの情報システムに複数の異なる MTD を適用した場合の防御性を評価する方法について研究を行っている。

2. 脅威トレースに関する研究

APT 攻撃に利用されるマルウェアに代表される脅威が情報システムに侵入したときの活動を予測し、脅威が行う攻撃を阻止したり、情報漏洩を防いだりするには何が必要かを明らかにし、情報システムの設計や運用に資することを目的として脅威トレースの提案、実装、評価を行っている。脅威トレースはマルウェアとそれが動作する情報システムと攻撃に使われるマルウェアを抽象度の高いモデルで表現し、その挙動をシミュレーションすることで解析している。

3. Web アプリケーションのための攻撃検知システムに関する研究

Web アプリケーションを作成する際には、Web アプリケーション・フレームワークが必ず利用される。サイバー攻撃の検知やサイバー攻撃からシステムを防御するための機能は Web アプリケーション・フレームワークが備えるべき機能といえるが、実際は Web アプリケーション・ファイヤーウォールやセキュリティアプライアンス等の別のシステムになっていることが多い。サイバー攻撃からの防御のための機能を Web アプリケーション・フレームに組み込んだ場合、Web アプリケーション内部の情報や Web アプリケーションの特徴にあわせた攻撃検知とすることができる。Web アプリケーションの特徴に合わせた攻撃検知や攻撃をハニーポットに誘導する機能を Web アプリケーション・フレームワークに実装して評価する研究を行っている。

所属学会名

ACM, ソフトウェア科学会, 電子情報通信学会, 情報処理学会

主な研究テーマ

1. Moving Target Defense
キーワード：サイバーセキュリティ，情報システム，IoT システム，サイバー攻撃，
2019.05～2020.03.
2. 分散 XML 処理のためのルーティングアルゴリズム
キーワード：分散 XML 処理，ルーティング，PASS アーキテクチャ，2017.04～2020.03.
3. 実践的プログラミング教育の支援環境の開発
キーワード：実践的プログラミング教育，教育学習過程の情報化，プログラミング教育支援，
学習過程，活動履歴，2017.04～2020.04.
4. ネットワークアプリケーションにおける攻撃検出に関する研究
キーワード：サイバーセキュリティ，ウェブアプリケーション，ウェブアプリケーションファイ
アウォール，ハニーポット，攻撃検知，2017.04～2020.04.

研究プロジェクト

- ・ 戦略的国際共同研究プログラム（SICORP）「国際共同研究拠点（インド）」「安全な IoT サ
イバー空間の実現」
2016.10～2021.09，代表者：岡村 耕二，九州大学，国立研究開発法人 科学技術推進機構
（日本）

研究業績

● 原著論文

1. Wai Kyi Kyi Oo, Hiroshi Koide, Kouichi Sakurai, Analyzing the Effect of Moving Target Defense for a Web System, International Journal of Networking and Computing (Accepted), 2019.07.

● 学会発表

1. Katsumi Nagai, Hiroshi Koide, Kouichi Sakurai, Proposal and evaluation of a security incident response training method using programming, 20th Annual Conference on Information Technology Education, SIGITE 2019, 2019.09.
2. Hao Zhao, Yaokai Feng, Hiroshi Koide, Kouichi Sakurai, An ANN Based Sequential Detection Method for Balancing Performance Indicators of IDS, 7th International Symposium on Computing and Networking, CANDAR 2019, 2019.11.

3. 長井克海, 小出洋, 櫻井幸一, インシデント対応における非技術的な能力の向上を目的とした訓練の提案と評価, 2020 年暗号と情報セキュリティシンポジウム, 2020.01.
4. 榊本武志, 小出洋, ネットワークレベルの MTD による Web アプリケーションのサイバー攻撃からの防御, 情報処理学会九州支部火の国シンポジウム, 2020.03.
5. 寺嶋友哉, 小出洋, 分散環境における拡張性を持つサイバーレンジ構築手法の提案と評価, 情報処理学会九州支部火の国シンポジウム, 2020.03.
6. 田島裕也, 小出洋, 自己隠蔽挙動に基づいた IoT ボットの振る舞い検知, 情報処理学会九州支部火の国シンポジウム, 2020.03.

研究資金

● 競争的資金

1. 2019 年度～2020 年度, 教育訓練プログラム開発事業 (2 年開発コース), 代表, 教育訓練プログラム開発事業 (2 年開発コース) <<区分 ICTを開発した分野>>委託
2. 2017 年度～2022 年度, 文部科学省研究拠点形成費等補助金 (成長分野を支える情報人材の育成拠点の形成(enPiT) enPiT-Pro), 連携, 企業・官公庁等の IT 実務、設計・製造実務における情報セキュリティに関わるプロ人材育成コースの開発・実施

● 共同研究、受託研究

1. 2019.11～2020.03, 代表, 情報システムを攻撃から防御するための Moving Target Defense に関する研究

教育活動

● 教育活動概要

1. 2017 年～現在 enPiT-Pro ProSec-IT の主体的実施
2. 2019 年～現在 厚生労働省教育訓練プログラムの開発の主体的実施

● 担当授業科目

1. 2019 年度・前期, 情報知能工学講究第二
2. 2019 年度・前期, 情報知能工学演習第二
3. 2019 年度・前期, 暗号と情報セキュリティ特論

4. 2019年度・通年, セキュリティエンジニアリング演習
5. 2019年度・通年, 情報システムセキュリティ演習
6. 2019年度・前期, 【サイバー】暗号と情報セキュリティ特論
7. 2019年度・前期, サイバーセキュリティ演習
8. 2019年度・春学期, サイバーセキュリティ基礎論
9. 2019年度・後期, コンピュータシステム通論 A
10. 2019年度・後期, コンピュータシステム通論 B
11. 2019年度・後期, 通信工学通論 A
12. 2019年度・後期, 通信工学通論 B

社会貢献・国際連携

● 社会貢献活動

1. 2019.04.01～2022.3.31, 福岡県警サイバー犯罪対策テクニカルアドバイザーとして委嘱された(再委嘱)。
2. 2017.06.13～2019.6.12, 直方市情報公開・個人情報保護審査会委員として委嘱された。

● 一般市民、社会活動及び産業界等を対象とした活動

1. 2019.04, ProSec-IT(enPiT-Pro)における連携校のひとつとしてサイバーセキュリティに関連する120時間超の履修証明プログラムを実施し, 最終的に22名の修了者を輩出した。情報セキュリティ大学院大学(代表校),九州大学サイバーセキュリティセンター(連携大学), QTnet 会議室, 九州大学伊都キャンパス。

大学運営

● 学内運営に関わる各種委員・役職等

1. 2019.04～2021.03, 情報統括本部情報共有基盤室長
2. 2018.04～2020.03, 障害者支援推進専門委員会委員
3. 2018.04～2020.03, 留学生センター委員

3.3.2 多川 孝央

研究内容

e ラーニング，情報科学的手法による学習過程の分析，情報技術による教育支援，情報倫理教材の開発

所属学会名

教育システム情報学会， 電子情報通信学会， 情報処理学会， 人工知能学会， 日本教育工学会， ACM， AACE

主な研究テーマ

1. 学習支援および学習改善のための学習データ分析
キーワード：学習データ分析，学習履歴情報，2006.05～
2. 大学生を主要な対象とする情報倫理教育に関する研究
キーワード：情報倫理教育，2004.07～
3. 大学等高等教育機関における e ラーニングの実施・システム運用・支援に関する研究
キーワード：e-learning，2002.04～

研究プロジェクト

1. 学習活動の数理モデル化とそれに基づく修学指導システムの構築
2018.07～，代表者：井上 仁，群馬大学
2. 学習履歴と健康情報を統合したメンター支援システムの研究
2019.05～，代表者：藤村直美，九州大学
3. ビッグデータ時代における異なる学習履歴データを共通の視点で分析する方法論の構築
2016.04～2020.03，代表者：山川修，福井県立大学
4. 学習コミュニティの知識生成能力による学習支援効果の評価指標構築の実証的研究
2017.04～2020.03，代表者：多川孝央，科学研究費補助金によるもの

研究業績

● 原著論文

1. Takahiro Tagawa, Jin Meng, Hitoshi Inoue, A Smart Speaker Application to Assist Japanese Onomatopoeia Learning: A Prototype, Proceedings of Society for Information Technology & Teacher Education International Conference, 808-811, 2019.04

● 学会発表

1. 森美穂, 多川孝央, 高校生におけるタイピングスキル習得状況の実態調査, 情報処理学会コンピュータと教育(CE)研究会, 2019.11.
2. 藤村直美, 多川孝央, 眞崎義憲, 木實新一, 九州大学における教育データの利活用, 第28回国公立大学情報システム研究会総会, 2020.03.
3. 多川孝央, 藤村直美, 学習支援システムのデータの利活用および管理に関する検討, 電子情報通信学会 技術と社会・倫理 (SITE) 研究会, 2020.03.
4. 金萌, 多川孝央, 外国人日本語学習者を対象とした多義オノマトペのeラーニング教材の開発手法について, 情報処理学会 火の国情報シンポジウム2020, 2020.03.

研究資金

● 科学研究費補助金

1. 2019年度～2021年度, 基盤研究(C), 分担, 学習履歴と健康情報を統合したメンター支援システムの研究
2. 2018年度～2020年度, 挑戦的研究(萌芽), 分担, 学習活動の数理モデル化とそれに基づく修学指導システムの構築
3. 2017年度～2019年度, 基盤研究(C), 代表, 学習コミュニティの知識生成能力による学習支援効果の評価指標構築の実証的研究
4. 2016年度～2019年度, 特別推進研究, 連携, 学びを促進する学生用ダッシュボードの開発～学習状況の可視化を軸として
5. 2016年度～2019年度, 基盤研究(B), 分担, ビッグデータ時代における異なる学習履歴データを共通の視点で分析する方法論の構築

教育活動

● 担当授業科目

1. 2019 年度・前期, 情報システム論
2. 2019 年度・春学期, サイバーセキュリティ基礎論
3. 2019 年度・前期, 統合新領域学府最先端セミナー
4. 2019 年度・通年, プレゼンテーション演習
5. 2019 年度・前期, ライブラリーサイエンス特論
6. 2019 年度・後期, ライブラリーサイエンス PTL1
7. 2019 年度・後期, 電子資料開発論

大学運営

● 学内運営に関わる各種委員・役職等

1. 2020.01～2021.03, 情報統括本部学務教務支援事業室メンバー
2. 2019.09～2021.03, 情報統括本部ソフトウェア事業室メンバー
3. 2017.04～2020.03, 情報統括本部教育学習環境事業室メンバー, 副事業室長

3.3.3 谷本 輝夫

研究内容

これからの計算機システムのためのシステム・アーキテクチャに関する研究を行っています。計算機システムはこれまで半導体の進歩とともに性能が向上し、より複雑なアプリケーションを処理できるようになってきました。しかしながら、半導体の進歩はそれほど長くは続かないと考えられています。この時必要になるのは、①利用可能な計算資源をより効率よく用いて高性能化することと、②新しいデバイスを計算機システムに取り入れることでこれまで解けなかった問題を解けるようにすることです。また、計算機システムは現代社会の重要なインフラの一つであるため、高性能のみならず、システム設計の容易さや、安心安全を担保するためのセキュリティも重要です。それらに資するアーキテクチャ技術の探求を通して持続可能な社会の発展への貢献を目指しています。

所属学会名

Institute of Electrical and Electronics Engineers, Association for Computing Machinery, 情報処理学会

主な研究テーマ

- ・ 次世代プロセッサ設計手法の研究
キーワード：クリティカルパス解析, 高位合成, FPGA, ASIC, 2018.04～2021.03.
- ・ セキュアコンピュータシステムのためのハードウェア・ソフトウェア協調設計
キーワード：セキュリティ, ハードウェア・ソフトウェア協調設計, 2018.04～2021.03.
- ・ 量子ゲートコンピュータのためのシステム・アーキテクチャ
キーワード：量子コンピュータ, 量子ゲート, システム・アーキテクチャ, 2018.10～2021.03.

研究プロジェクト

- ・ 柔軟性と電力効率に優れた次世代専用プロセッサ設計手法の研究
2018.10～2020.03.
- ・ プロセッサ内部状態のモデリングに基づく高性能志向プロセッサの高セキュリティ化
2019.04～2022.03.
- ・ ポストムーア時代を支える 100 ギガヘルツ級時空間超伝導コンピューティング
2019.04～2022.03.

研究業績

● 原著論文

1. Teruo Tanimoto, Takatsugu Ono, and Koji Inoue, Critical Path based Microarchitectural Bottleneck Analysis for Out-of-Order Execution, IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol.E102-A, No.6, pp.-. Jun. 2019. (in press), 2019.06.

● 学会発表

1. 松尾脩平, 谷本輝夫, 川上哲志, 田渕豊, 廣川真男, 井上弘士, 量子ビットの初期化及び観測エラーを考慮した性能評価環境の構築, LSI とシステムのワークショップ, 2019.05.
2. 岡慶太郎, 川上哲志, 谷本輝夫, 小野貴継, 井上弘士, データ圧縮に基づく GPU 向け高性能キャッシュアーキテクチャの提案, 情報処理学会研究報告, Vol.2019-ARC-236 No.3, pp.1-9, 2019.06.
3. 松尾脩平, 谷本輝夫, 川上哲志, 田渕豊, 廣川真男, 井上弘士, NISQ における fidelity が処理時間へ与える影響の解析～古典-量子ハイブリッドアーキテクチャの実現に向けて～, 情報処理学会研究報告, Vol.2019-ARC-236 No.13, pp.1-10, 2019.06.
4. 川上哲志, 谷本輝夫, 北翔太, 新家昭彦, 小野貴継, 納富雅也, 井上弘士, 光アプロキシメイトコンピューティングの実現に向けた電力性能解析, 情報処理学会研究報告, Vol.2019-ARC-237 No.28, pp.1-8, 2019.07.
5. Teruo Tanimoto, Shuhei Matsuo, Satoshi Kawakami, Yutaka Tabuchi, Masao Hirokawa, and Koji Inoue, How can we exploit noisy intermediate-scale quantum computers? ~A computer architecture perspective~, The first workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems, 2019.11.
6. 竹内一登, 谷本輝夫, 川上哲志, 井上弘士, コーナ検出プログラムのニューラルネットワーク化による高速化と出力精度に関する検討, 情報処理学会研究報告, Vol.2019-ARC-239 No.16, pp.1-7, 2020.01.
7. Keitaro Oka, Satoshi Kawakami, Teruo Tanimoto, Takatsugu Ono, Koji Inoue, Enhancing a manycore-oriented compressed cache for GPGPU, HPC Asia 2020, 2020.01.
8. 松尾脩平, 谷本輝夫, 川上哲志, 田渕豊, 廣川真男, 井上弘士, NISQ における解の信用区間推定法の検討, 分野横断ワークショップ 量子コンピュータ研究開発の現在とこれから -量子ビットからソフトウェア・アプリケーションまで-, 2020.01.
9. 谷本輝夫, コンピュータ・アーキテクチャ屋から見た量子コンピュータ, 分野横断ワークショップ 量子コンピュータ研究開発の現在とこれから-量子ビットからソフトウェア・アプリケーションまで-, 2020.01.

研究資金

● 科学研究費補助金

1. 2019年度～2021年度，若手研究，代表，プロセッサ内部状態のモデリングに基づく高性能志向プロセッサの高セキュリティ化
2. 2019年度～2021年度，基盤研究(A)，分担，ポストムーア時代を支える100ギガヘルツ級時空間超伝導コンピューティング

● 競争的資金

1. 2018年度～2019年度，戦略的創造研究推進事業（文部科学省），代表，柔軟性と電力効率に優れた次世代プロセッサ設計手法の研究

教育活動

● 教育活動概要

基幹教育のサイバーセキュリティ基礎論および工学部物質工学科の情報処理概論、enPiT Pro Security の講義の一部を担当しています。九州大学のスーパーコンピュータの利用促進を目的とした利用講習会や並列プログラミング講習会を開催しています。また、大学院システム情報科学府と連携して大学院生の研究指導を行っています。

● 教育活動概要

1. 2019年度・夏学期，情報処理概論
2. 2019年度・春学期，サイバーセキュリティ基礎論
3. 2019年度・春学期，サイバーセキュリティ基礎論

大学運営

● 学内運営に関わる各種委員・役職等

1. 2018.08～2020.03，研究機器・設備共用のための全学的なプラットフォーム連絡会。