Development of Low-Power and High-Speed On-Chip Clock Distribution System

一橋,正寬

https://doi.org/10.15017/4060191

出版情報:九州大学, 2019, 博士(工学), 課程博士

バージョン: 権利関係:

氏 名	一橋 正	寛					
論 文 名	Developm	nent of	Low-Power	and Hig	h-Speed	On-Chip	Clock
	Distribution System						
	(低消費電力、高速オンチップクロック分配システム開発に関する研究)						
論文調査委員	主 査	九州	大学	教授	金谷	晴一	
	副査	九州	大学	教授	加藤	和利	
	副査	九州	大学	教授	吉富	邦明	

論文審査の結果の要旨

本研究は、クロック発生器の共振回路において、周波数可変用共振回路と負荷容量整合用 共振回路とを共有する構造と、多層配線を考慮したクロック分配用伝送線路より、低消費電 力かつ高速なオンチップクロック分配システムの開発に成功したものであり、電気電子工学 上価値のある業績である。よって博士(工学)の学位に値するものと認める。