

学位論文審査報告

Erwan, Le Malecot

Eka, Firmansyah

Gamal, Mahmoud Dousoky Ibrahim

陳, 栄剛

他

<https://hdl.handle.net/2324/1564060>

出版情報：九州大学大学院システム情報科学紀要. 16 (1), pp.23-43, 2011-03-25. 九州大学大学院システム情報科学研究所

バージョン：

権利関係：

学位論文審査報告

氏 名 LE MALÉCOT Erwan Gaëtan
学位記番号 シ情 博甲第 414 号 (工学)
学位授与の日付 平成 22 年 5 月 31 日
学位論文題名 A Dual Study of Situation Assessment in
the Context of Network Operations:
Visualization-Assisted Monitoring
and Network Scan Mitigation
(ネットワーク運用における状況評価
に関する二面的研究：視覚化による
モニタリングとネットワークスキャン
緩和)

論文調査委員

(主 査) 九州大学 教授 櫻井 幸一
(副 査) " " 竹内 純一
" " 准教授 岡田 義広
" " " 堀 良彰

論文内容の要旨

Browsing the Web and interacting with others through electronic means has become an inherent part of the daily life of a tremendous number of people. However, if accessing services proposed over the Internet is made increasingly simple for the end-users, the task of the system administrators in charge of the underlying networks tends on the contrary to become tremendously complex. Indeed, attacks against network connected resources are now performed around the clock by unscrupulous people in quest for money. To face that endless and ever-changing flow of attacks, and to be able to deal with anomalies in a timely fashion, system administrators are then required to carefully monitor their networks at all times. And, with the conjunction of the increase of the number of network services, the increase of the number of people wanting to use them, and the increase of the available network bandwidth to carry the associated data, the amount of data that they need to analyze to be able to do so is actually exploding. In this context, and to try to meliorate the state of affairs, we explored two inter-related research directions. On the one hand, we investigated the use of information visualization techniques to ease the analysis of huge amounts of network data and therefore aid system administrators in doing accurate situation assessment. On the other hand we examined the use of traffic control/manipulation techniques to disrupt network reconnaissance efforts from attackers and hence hopefully

prevent more aggressive subsequent activity.

This document then details several contributions that we made following these two research directions. Regarding the first direction, we provide a classification of the principal systems that were previously proposed for visualization-assisted network data analysis, classification based on their purpose and the network level they are working at. We introduce a novel distributed attack pattern that we discovered in the wild and a series of original visualizations that we devised to analyze/characterize it. Those visualizations enabled us to get a better understanding of the composition and activity of the associated attacking groups of hosts. We propose an original interactive representation of the network address space based on linked grids that can be dynamically manipulated to provide a varying amount of detail on demand. That representation makes it possible to smoothly and intuitively navigate inside the network address space, and explore the data displayed on it. We introduce several visualizations that we developed for network traffic monitoring around that representation, and two functional corresponding prototypes. We notably made use of a combination of 2D and 3D visualizations to allow for both the efficient monitoring of a large number of network zones, and the fine-grained analysis of selected network traffic when needed. Regarding the second direction, we propose an original system for network scan mitigation built on the “adroit” combination of a number of basic traffic manipulation techniques. The main strength of that system is its proactive nature to provide a continuous protection against network scans. Finally, we discuss the use of a series of promising Web technologies for the tighter integration of information visualization techniques in network operations related tasks, and eventually propose a composite architecture that we devised to illustrate the potential of such technologies.

論文調査の要旨

分散化かつ複雑化する情報システム環境において、管理者は常にネットワークトラフィックを注意深くモニタし、自らが管理すべき領域における利用状況の把握に努めなければならない。特に、システムの管理領域の内外部からネットワークを介して実施される悪意ある攻撃については、その状況を把握し対策を講じなければならない。

本論文は、開放型ネットワークにおけるセキュリティ研究の一分野であるトラフィックの観測による攻撃状況の把握について、攻撃を検出する面および攻撃者が行う偵察を困難にする面の二面から研究を行ったものである。本研究は、以下の点で評価できる。

第一に、複数のIPアドレスの関わりを示すための四分木

法を用いた情報視覚化表現を新たに提案した。通信の状況把握のためには、トラヒックを構成するパケットの情報が利用されるが、今日その情報は膨大であり効率よく解析を行う手法が求められている。特にセキュリティ事案については、被害が拡大することを防ぐための対策として、迅速な解析方法が求められている。従来、複数のIPアドレスの関わりを示す方法として、平行座標系を適用した手法等が提案されていたが、ネットワークの構造を十分には視覚化できておらず限界がある。この問題に対して著者は、ログデータに記録された複数の攻撃者を示す複数IPアドレス間の関係を図示するために、IPアドレスを四分木法により平面に位置として表現する視覚化表現を導入し、ネットワークトラヒックの概観を与えることに成功した。さらに著者は本手法を、協調型SSHブルートフォース攻撃のトラヒックログ解析に適用し、提案手法の有効性を検証した。

第二に、IPパケットが有する、IPアドレス、ポート番号等の複数の属性から構成されるトラヒック情報について、平面や直線軸で表現された属性情報間を、利用プロトコル種別を示す多色線で接続する表現手法を新たに提案した。さらに、解析者とシステム間において、IPアドレス空間の概観から部分詳細までのビューを対話的に提供する手法を導入した。IPアドレスの空間は、広く用いられているIPバージョン4において32ビットと広大であるため、概観と部分詳細を同時に得るためには広大な表示領域が必要である。さらに、始点と終点を示す二種のIPアドレスおよびポート番号等のその他属性情報を同時に表示することは困難である。具体的には、始点ならびに終点IPアドレスを示す二つの四分木法による平面表現領域間を、ポート番号に相当する色の直線による表現方法を用いた。また、二次元視覚化表現を複数の立方体の面に投影し、関係を有する値を線分で接続する三次元視覚化表現手法を提案した。これらの提案手法の検証のために、試作実装を行い実トラヒック観測環境において提案手法の有効性を明らかにした。

第三に、接続要求者の信頼性評価手段を用いた、挙動に基づく確率的アクセス制御手法を提案した。従来のインターネットにおける不特定の新規接続要求を無条件に受け付ける設定では、攻撃者が攻撃対象のIPアドレスならびにポート番号を任意に決定し、脆弱性を探る偵察行動が容易である。この問題に対処するために著者は、新規接続要求者の攻撃挙動から、信頼性を示す評価値を決定する手法を新たに提案した。また、評価にあたっての初期値を不明と設定し、その際の新規接続の許可および遮断を確率的に決定する手法を用いることで、開放型ネットワークにおける新たなトラヒック制御手法を提案した。さらに、従来ネットワークのアクセス制御に用いられていた許可および遮断の

二段階判別を、確率的に通過の可否を決める三段階を加えた五段階判別に拡張した。このアイデア実現のために、誤評価により本来遮断すべきでない遮断状態が継続することを防止する手法として、タイムアウトにより遮断確率を段階的に減少させる手法を導入した。

第四に、上記で考案した確率的アクセス制御機構の実装設計ならびに試作とその評価実験を行った。評価機構の設計試作においては、信頼性が要求されるトラヒック処理機構の保守性を向上させるために、確率的廃棄、信頼性評価、ルールセット、応答等を実現する複数モジュールによるトラヒック処理機構を考案した。さらに、本機構をオペレーティングシステムにおけるネットワーク処理部に内蔵したスキャン攻撃システムとして実装した。これにより、本システムをネットワーク中にファイアウォールとして設置することや、サーバホスト自身に内蔵する等、本システムを幅広く展開するための目途を付けた。また、LAN環境においてファイアウォールとして設置した場合において、スキャンツールを用いた疑似攻撃実験により、攻撃者に対して被スキャンホストの情報を隠蔽できることを実験的に確認し、提案手法の有効性を検証した。

以上要するに、本論文は、分散ネットワーク化かつ複雑化する情報システム環境において必要となるネットワークトラヒックデータの視覚化手法を用いた分析手法を設計実装し、かつ、ネットワーク環境に接続されたホストに対する攻撃者の偵察行動を困難にする対策技術を設計実装したものであり、情報工学上寄与するところが大きい。よって本論文は、博士（工学）の学位論文に値すると認める。

氏 名 Eka Firmansyah
 学位記番号 シ情 博甲第 415 号 (学術)
 学位授与の日付 平成 22 年 9 月 27 日
 学位論文題名 ZCS Technique for High-Performance Boost PFC Converters
 (高性能昇圧形力率改善コンバータにおけるゼロ電流スイッチング技術に関する研究)

論文調査委員
 (主 査) 九州大学 教授 庄山 正仁
 (副 査) " " 和田 清
 " " " 浅野 種正

論文内容の要旨

Traditional switching power supplies rely on a simple

diode-bridge and capacitor to provide rough dc voltage source. This voltage source is then regulated by PWM and feedback control. However, this type of rectification stage generates narrow high-amplitude pulsating current, which has high line-current harmonics. It results in an environmental pollution such as the electromagnetic interference.

Avoiding the current harmonics problem, the limitation of line-current harmonics has been discussed worldwide and international regulations such as IEC 61000-3-2 has been recommended. In order to comply with this regulation, a power-factor-correction (PFC) technique is mandatory to be applied in recent power supplies. The technique normally is implemented as a “PFC converter”.

As the most widely used PFC topology, the boost converter plays an important role in the present and in the future. In order to fulfill that role, a boost PFC converter requires “miniaturization” and “high efficiency” characteristics. However, those requirements are contradictory. Miniaturization needs a high switching-frequency operation. On the other hand, the high switching-frequency operation increases the switching loss, and results in the efficiency deterioration. The techniques to overcome this contradiction are “Soft-Switching” strategies such as “Zero-Current Switching (ZCS)” and “Zero-Voltage Switching (ZVS),” which are effective for the PFC converter. Those backgrounds of the PFC converter techniques are summarized in Chapter 1 of this dissertation.

In this research, the ZCS strategy is investigated to reduce the switching loss in the boost PFC converter, and two approaches for achieving ZCS are proposed; one is based on the quasi-resonant (QR) technique and the other is based on the critical-conduction-mode (CRM) operation. Each approach has its own practical problems that should be addressed properly in order to successfully implement the goal.

First of all, in Chapter 2, the ZCS-QR technique is discussed. The full-wave ZCS-QR topology is chosen for its theoretically highest possible efficiency. However, in practice, an inherent problem related to MOSFET body diode occurs, and results in a severe voltage ringing and the efficiency deterioration. Here, three techniques are presented to solve this difficulty; one is the diode clamp, second is the transformer compensation, and the third is the active-clamp technique. Using these techniques in the experiment, a peak efficiency of about 94% was achieved for a relatively small-power PFC converter with 100 to 200W.

Next, Chapter 3 of the dissertation is devoted to explain the ZCS application based on CRM technique. Here, this technique is applied to a totem-pole dual-boost type PFC converter. The totem-pole converter theoretically gives a

higher efficiency compared to the conventional boost PFC converter due to the elimination of bridge rectifier diodes. On the other hand, in order to eliminate the poor reverse recovery of MOSFET body diodes and make the ZCS technique effective, the CRM operation is utilized in the PFC converter. Then the pulsating input current of the CRM operation can be solved by employing the interleaved circuit configuration. Experimental results demonstrated the effectiveness of the proposed technique, and a high efficiency of 94% was achieved for a medium-power PFC converter with more than 300W.

Finally, in Chapter 4, those two ZCS approaches are summarized and concluded. A brief conclusion can be stated as follows: The full-wave ZCS-QR technique is successful in making a smaller-power boost PFC converter operate under high switching frequency. This opens possibility to reduce the size of the converter while keeping its efficiency high. A higher-power PFC converter can also be produced by combining a totem-pole dual boost converter with CRM-interleaved technique.

論文調査の要旨

近年のパワーエレクトロニクスの進歩により、あらゆる種類の電気電子機器の電源装置としてスイッチング電源が用いられている。そのうち、エネルギー源として商用交流を用いる電気電子機器においては、整流ダイオード直後に挿入される大容量コンデンサに起因するピーク状の入力電流が多量の高調波成分を含むため、商用交流系統に対して高調波電流の発生源になり得る。家電製品は使用台数が多いため、1台当りの電力容量が比較的小さいにもかかわらず高調波問題が特に顕在化している。高調波電流を低減する技術として、電源回路の整流ダイオード直後の大容量コンデンサを除去して直接DC-DCコンバータを接続する、いわゆる力率改善 (PFC : Power Factor Correction) コンバータが広く用いられている。従来のPFCコンバータの効率は90%程度であるが、最近の省エネルギー化の背景から、PFCコンバータに対しても、さらなる高効率化の要求がますます厳しくなっている。

本論文において、著者は、PFCコンバータの高効率化のために、ソフトスイッチングによるスイッチング損失の低減化、なかでもゼロ電流スイッチング (ZCS : Zero Current Switching) による損失低減化技術の適用について研究し、提案回路の有効性を解析的・実験的に示している。本論文は、これらの成果をまとめたものであり、次の諸点で評価できる。

- (1) まず、基本的な電流共振形昇圧コンバータをPFCコンバータに用いた場合の問題点を明示し、その対策について論じている。ここで用いている電流全波形の準共振形コンバータの場合、理論上は、

MOSFETスイッチがオン状態の時にその電流が正の半波正弦波となり、オフ状態の時にはボディダイオードを通る負の半波正弦波電流となり、理想的なZCS動作によりスイッチング損失はゼロとなる。しかし、実際には、MOSFETのボディダイオードは逆回復特性が悪く、正常な電流通電期間を超えて逆電流が流れ、共振インダクタとMOSFETの寄生キャパシタとの共振現象を引き起こし、スイッチング損失と共に高周波ノイズを発生する。この問題の対策として、補助のクランプダイオードを付加する手法を提案し、その動作機構を明らかにすると共に、100W~200W程度の比較的小容量のPFCコンバータの試作回路において94%の高効率を得、この手法の有効性を実証している。

- (2) 比較的大容量の機器に対しては、昇圧形コンバータをベースにしたブリッジレスPFCコンバータを変形し、更にインターリーブ(交互動作)方式を盛り込んだ新しい回路方式のPFCコンバータを提案している。この回路では、リアクトル電流が連続と不連続の境界となる「境界モード」で動作させることにより、ZCSが実現できる。ここでは、回路の基本動作およびスイッチの制御信号発生などについて詳細に考察し、更に、MOSFETのボディダイオードの逆回復特性や交流入力電圧のゼロクロス時の寄生振動などに起因する損失発生に対しても実験的に考察している。その結果、300W以上の試作回路においても94%の高効率を得ることができ、提案回路の有用性を実証している。

以上要するに、本論文は、商用交流を用いる電気電子機器において、高調波電流を抑制する目的で設けられるPFCコンバータの高効率化のために、ソフトスイッチングによるスイッチング損失の低減化、なかでもZCSによる損失低減化技術の適用について研究し、補助クランプダイオードを付加してMOSFETのボディダイオードの劣悪な逆回復特性を克服する手法の提案、および新しいブリッジレスPFCコンバータ回路の提案を行い、これら提案回路の有効性を解析的・実験的に示したものであり、電気電子システム工学に寄与するところが大きい。よって、本論文は博士(学術)の学位論文に値するものと認める。

氏 名 Gamal Mahmoud Dousoky Ibrahim
 学位記番号 シ情 博甲第416号(学術)
 学位授与の日付 平成22年9月27日
 学位論文題名 Electromagnetic Compatibility in
 Switching Power Converters with
 Digital Controllers
 (デジタル制御を用いたスイッチング電源における電磁的両立性に関する研究)

論文調査委員

(主 査) 九州大学 教授 庄山 正 仁
 (副 査) " " 和 田 清
 " " " 浅 野 種 正

論 文 内 容 の 要 旨

Switching power converters (SPCs) have been reported to generate common-mode and differential-mode conducted-noise, in addition to radiated-noise. They may cause serious problems by generating such switching noise. Thus, it is necessary to find a mitigation method to overcome this problem. Common methods for electromagnetic interference (EMI) suppression are related to the use of filters and shielding techniques. However, these tools are bulky and require expensive passive components, which makes them unsuitable for space-limited and price-sensitive portable devices. On the other hand, spread-spectrum control techniques change the switching noise frequency spectrum from a train of large spikes concentrated at the switching frequency and its harmonics to a smoother and more continuous spectrum. As a result, the average spectral power density of the broadband noise can be drastically reduced.

Traditionally, the implementation of SPCs has been accomplished by using analog control circuits. On the other hand, digital control is much flexible than analog control, becoming lower cost, and applicable for power supply applications. The field-programmable gate arrays (FPGAs) have made substantial improvements in price and performance throughout the past few years.

This thesis proposes and investigates the conducted-noise characteristics of many digital techniques, several of which are new, for conducted-noise reduction in dc-dc converters. All investigations have been accomplished by using FPGA-based implementations. A breadboard circuit has been built-up for the experimental investigations. Furthermore, a comparative study has been carried-out to comprehensively understand the effect of such techniques on conducted-noise mitigation. The experimental results show that the use of the proposed digital controllers significantly improves the conducted-noise spectrum

and effectively reduces the noise peaks at both high- and low-frequency ranges. A substantial part of the manufacturing cost of power converters involves designing filters to comply with the EMI limits. Considering the proposed techniques when designing the dc-dc power converters significantly reduces the filter size. The thesis consists of seven chapters. These chapters can be summarized as follows:

Chapter one introduces power electronics responsibility in deterioration of our electromagnetic environment, and the advantages of using digital controllers. The chapter sheds the light on the scope of this research, and briefly summarizes the dominant conducted-noise mitigation techniques addressed in literature.

Chapter two presents some Basic electromagnetic compatibility (EMC) concepts, briefly addresses EMI standard limits, describes the details of the experimental work setup, and addresses the case study.

Chapter three investigates the conducted-noise characteristics of a digitally-controlled randomly-switched dc-dc converter. The effect of the FPGA clock speed, the randomization ratio percentage, and the use of closed-loop control has been studied. A novel FPGA-based implementation has been suggested for achieving the experimental validations and for realizing the studied concepts.

Chapter four investigates the effect of several frequency modulation profiles on conducted-noise reduction in dc-dc converters with programmed switching controller. The converter is operated in variable frequency modulation regime. Twelve switching frequency modulation profiles have been studied. Some of the modulation data are prepared using MATLAB software, and others are generated online. Moreover, all the frequency profiles have been designed, implemented, and experimentally investigated.

Chapter five proposes a family of spread-spectrum schemes, several of which are new, for conducted-noise reduction in dc-dc converters. The schemes use three randomized parameters to generate the switching signals: carrier frequency, duty ratio, and pulse position. A theoretical framework for a general representative scheme is provided. Furthermore, the effect of using the proposed controller on the conducted-noise characteristics of the dc-dc converter is experimentally investigated.

Chapter six presents a double-hybrid technique (DHB) for EMI reduction in dc-dc switching regulators. To effectively spread the conducted-noise frequency spectrum and at the same time attain a satisfactory output voltage quality, two parameters (switching frequency and pulse position) have been randomized, and a third parameter (duty ratio) has been controlled by a

digital compensator. The experimentally investigated features include the noise characteristics, and the output ripple voltage.

Chapter seven includes both the final conclusions outline for this thesis and the future work.

論文調査の要旨

電子機器用電源として広く使われているスイッチング電源は、その構成要素である半導体スイッチを高速にスイッチングさせることで電力変換を行っており、これにより、小形・軽量・高効率という特徴を実現している。しかし、スイッチング素子が高周波でオン・オフ動作することによって発生するノイズを周囲にまき散らす恐れがあるため、スイッチング電源を低ノイズ化することが重要な課題となっている。これに対して従来、回路的な対策であるスナバ回路や、電磁氣的対策であるシールドなど、各種の手法が試みられてきた。しかし、近年、制御的な対策として、ノイズスペクトルのピーク値を低減するランダムスイッチングという手法が提案され、これまではアナログ回路で実現されてきた。一方、最近、演算機能を持ったデジタル集積回路技術の進展と低コスト化により、スイッチング電源の出力電圧安定化制御をデジタル回路で行うことが実用的な手段として検討され始めている。

本論文において、著者は、スイッチング電源の出力電圧安定化制御用のデジタル集積回路を用いれば、特別なハードウェアを別途追加しなくても、ソフトウェアを変更するだけでランダムスイッチングが実現でき、更に、ランダム化のアルゴリズムを工夫すれば、アナログ回路では実現できない効果が得られる可能性があることにいち早く着眼し、FPGA (Field-Programmable Gate Array) を用いたデジタル制御方式によるランダムスイッチングを世界に先駆けて提案・実現し、スイッチング電源の伝導ノイズの低減に有効であることを示している。また、各種のランダムスイッチング制御方式を比較・検討することにより、最も低ノイズ化に効果がある方式を明らかにしている。本論文は、これらの成果をまとめたものであり、次の諸点で評価できる。

- (1) 繰り返し周期が長く、均一なランダム性を持つことを特徴とする疑似ランダム系列発生器を考案し、スイッチング周波数の中心値に対する変化幅の割合で定義されるランダム化率を変化させて、出力電圧帰還形スイッチング電源の伝導ノイズの低減効果を調べている。実験の結果、FPGAのクロック周波数が高いほどノイズ低減効果が大きいこと、ランダム化率は大きすぎてもノイズ低減には逆効果で、最適値が存在することが示されている。
- (2) ランダム化が可能なパラメータとして、スイッチング周波数、時比率、パルス位置の3つがあることに着眼し、ランダムスイッチング方式としては全

部で7通りあることを明らかにしている。このうちの4つは既にアナログ制御回路において提案されている方式であるが、残りの3つは本研究で見出された新しい方式である。スイッチング電源の伝導ノイズの低減効果を調べる実験を行った結果、3つのパラメタを同時にランダム化する「RRRM」と名付けられた新しいランダムスイッチング方式が、最もノイズ低減に効果があることが示されている。

- (3) 出力電圧を安定化する必要がある場合について、スイッチング周波数とパルス位置の2つのパラメタだけをランダム制御し、時比率については出力電圧安定化制御のみを行う「二重ハイブリッド法」によるノイズ低減法を提案している。スイッチング電源の伝導ノイズの低減効果、および出力リップル電圧に与える影響を調べることにより、本提案手法が出力リップル電圧の少ないノイズ低減法であることを実験的に確認している。

以上要するに、本論文は、スイッチング電源における伝導ノイズの低減化手法として、FPGAを用いたデジタル制御方式によるランダムスイッチングを世界に先駆けて提案・実現し、その有効性を示すとともに、さらに各種のランダムスイッチング制御方式を比較・検討することにより、最も低ノイズ化に効果がある方式を実験的に明らかにしたものであり、電気電子システム工学に寄与するところが大きい。よって、本論文は博士（学術）の学位論文に値するものと認める。

氏 名 陳 栄剛
 学位記番号 シ情 博甲第 417 号 (工学)
 学位授与の日付 平成 22 年 9 月 27 日
 学位論文題名 人工脂質膜を用いた高選択性塩味センサの開発及び食塩の呈味の定量化に関する研究

論文調査委員

(主 査) 九州大学 教 授 都甲 潔
 (副 査) " " 林 健司
 " " " 志堂寺 和則

論文内容の要旨

塩味物質は体液のバランスを維持するために欠かせないミネラルであり、体の健康状態と密接な関係がある。カルシウムの欠乏による骨軟化症やマグネシウムの欠乏による筋肉作用異常、慢性疲労症状が知られている。一方、ナトリウムの過剰摂取による高血圧症も良く知られている。しかし、ヒトが感じる味覚の一つである塩味は、体に必要な成分を本能的に感じていることでもあるから、通常、

美味しく感じる食品には、塩が比較的多く含まれている。市販塩には豊富なミネラル成分が含まれ、これらのミネラル成分は塩味の強度のみならず、味質にも影響を及ぼすため、自主的に健康な摂取量をコントロールすることは困難である。

そこで、従来の塩味を維持しながら、健康に良いミネラルバランスを摂取できる食品の開発が望ましい。しかし、今までは味の評価は官能検査に頼っており、地域差、年齢層、体調などにより評価結果が異なり、客観的な指標がないため、味の良い健康食品の開発及び販売時の PR は困難である。塩物質の定性および定量に関しては、イオン伝導度測定法、沈殿試薬を用いる重量法やイオン選択性電極による目的イオンを選択的に検出する方法などの化学分析法があるが、単なる定性、定量では官能と相関の高い結果を得るのは困難であり、塩味を客観的に評価する方法はまだ確立されていない。

これらの問題を解決するため、本研究は客観的な塩味の評価方法の確立を目的とした。

本研究はマルチチャンネル味覚センサによる塩味の評価を試みた。まず、味覚センサにより市販塩の中の微量ミネラル成分の検出及び定量化について検討した。次に、未知の味である食品に応答するために、塩味の感度、選択性を向上させた塩味センサの開発を行った。ついで、塩味物質のカチオン及びアニオンの2種類の情報に基づき、食品サンプル中の塩味物質の客観的な評価方法の確立を試みた。この技術により、食品の開発、販売時の PR に応用することで、健康的、かつ美味しく食べる現代食生活へ多大な貢献をすることが期待できる。

第2章では、従来の味覚センサを用いて市販塩の中の微量ニガリ成分の検出の可能性について検討し、客観的な評価方法の構築を行った。その結果、味覚センサを用いて食塩の中に含まれる微量のニガリ成分の定量化ができ、センサ出力の高い再現性も確認できたため、品質管理に適用できる可能性が示唆された。

第3章では、様々なミネラルを含有する食塩に適用可能な塩味に対して高選択性を有する塩味センサの開発を行った。従来の塩味用センサの出力を妨害する酸味物質、苦味物質の感度を低下させることで、塩味物質への選択性を大きく向上させた。これにより、塩化ナトリウムのような塩水のみではなく、他の未知の混合サンプルも評価可能になり、本センサが食品業界における適用範囲を広げることが出来た。

第4章では、塩味物質のカチオンとアニオンに対してそれぞれ高感度、高選択性を持つマイナス荷電塩味センサおよびプラス荷電塩味センサによって得られる情報を元に新しい解析方法を構築し、塩味物質のミネラル間の味質違いの評価方法の構築した。この方法により、塩味物質の塩味のみではなく、ニガリ成分が持つ苦味も評価が可能とな

った。本評価方法による結果は官能試験の結果と高い相関が得られたので、本評価方法が塩味の評価に有効であることが示唆された。

第 5 章では、総括として、「ニガリ成分の塩味評価に関する検討」、「高感度、高選択性塩味センサの開発」、「客観的な塩味評価方法の構築」の研究成果について述べた。

論文調査の要旨

食塩のような塩味物質は体液のバランスを維持するために欠かせないミネラルであり、体の健康状態と密接な関係があるとされており、ナトリウムの過剰摂取による高血圧症は広く知られている。しかし、美味しく感じる食品には食塩が比較的多く含まれているため、食塩を健康的な範囲で自主的に摂取することは困難である。従来、減塩食品の味の評価は官能検査に頼っており、地域差、年齢層、体調などにより評価結果が異なるため、食品開発及び販売 PR などで必要とされる味の評価は実質困難である。さらに、市販塩には豊富なミネラル成分が含まれるが、これらミネラル成分は塩味の強度のみならず、苦味のような様々な味を持つため、これらの味も客観的に評価する必要がある。本論文は食塩成分が持つ味を食塩味（塩味と苦味）と定義し、客観的な食塩味の評価方法を確立することを目的とした。

本研究では、従来の味覚センサを用いて市販塩の中の微量ニガリ成分の検出について検討し、食塩の客観的な評価方法の構築を行った。その結果、味覚センサを用いて食塩の中に含まれる微量のニガリ成分の定量化が可能であり、センサ出力の高い再現性も確認できたため、品質管理に適用できる可能性が示唆された。

次に、様々なミネラルを含有する食塩に適用可能な、塩味に対して高選択性を有する塩味センサの開発を行った。従来の塩味センサの出力を妨害する酸味物質および苦味物質の感度を低下させることで、塩味物質への選択性を大きく向上させた。これにより、塩化ナトリウムのみで構成される塩水だけでなく、様々な呈味物質が含まれる食品も評価可能であることが期待でき、本センサの食品業界における適用範囲を広げることが出来た。

さらに、塩味物質のカチオンとアニオンに対してそれぞれ高感度、高選択性を持つマイナス荷電食塩味センサおよびプラス荷電食塩味センサによって得られる情報を元に、新規の客観的な食塩味の評価方法を構築した。この方法により、食塩の塩味のみではなく、ニガリ成分が持つ苦味も評価が可能となった。また、本評価方法による結果は官能試験の結果と高い相関であるので、本評価方法が食塩味の評価に有効であることが示唆された。

以上要するに本研究は、高選択性の塩味センサを開発し、食塩の味を客観的に評価する方法を可能とする新たな評価方法を確立したものである。これまで食品業界において

主に用いられていた官能検査という主観的方法に対して、この客観的な食塩の味の評価方法は食品業界に多大な影響を与えるものであり、電子情報工學上価値ある業績である。よって、本論文は博士（工学）の学位論文に値するものと認める。

氏 名 小林 義和
学位記番号 シ情 博甲第 418 号（工学）
学位授与の日付 平成 22 年 9 月 27 日
学位論文題名 広域選択性を有する先進的味覚センサの開発

論文調査委員

（主 査）九州大学 教 授 都甲 潔
（副 査） ” ” 林 健司
” ” ” 志堂寺 和則

論文内容の要旨

食品・飲料業界において、食品や飲料の安全・安心に関する関心が増えつつある。例えば、近年問題となった米や牛肉の産地虚偽問題やギョーザ毒物混入事件などはまさに食の安全・安心に関わる問題である。また、2008 年から始まった世界的な不況のために商品の低価格化が進み、その開発競争は激化している。従って、他社製品との差別化を図るためには消費者のニーズや嗜好にあった商品の開発が重要である。一方、医薬品業界は事情が異なり、苦味の強い医薬品を長期間服用することは患者にとって苦痛であり、時には患者が医師の指示通りに医薬品を飲まない、いわゆる「ノンコンプライアンス」が問題となっている。従って、医薬品業界には服用しやすい医薬品の開発が求められる。食品・飲料、医薬品業界における商品開発において、「味」は非常に重要な要素である。

一般的に、味を評価するには主に 2 つの手法が取られている。1 つ目は、人間が実際に飲んで味を数値化する官能試験である。しかし、得られるデータは人間の体調や個人差に大きく影響される可能性があり、信頼性の高いデータを得ることは困難である。特に医薬品の場合は副作用の問題と薬事法の観点から、官能試験が行われることは好ましくない。もう 1 つの方法は、液体クロマトグラフィーなどの化学分析で呈味成分を定量する手法である。しかし、この手法は単に化学成分を定量しているにすぎず、そのデータから味を推測するのは至難である。さらに、呈味成分同士で相乗効果や抑制効果などの相互作用が存在することも、従来の化学分析による味覚評価を困難にしている。

これらの課題を解決するために、味を測定する事を目的とした人工脂質膜型味覚センサの開発が行われ、1993 年に世界で初めて実用化され、ビールや緑茶など様々な飲料や

食品の識別が可能であることが示唆された。しかし、当時の味覚センサは 5 基本味に対する選択性が乏しく、サンプルの識別は可能であるが、未知のサンプルの味を評価することは困難であった。

本研究では、味の客観的な評価を可能とするために、類似味に対して類似応答する広域選択性を有する味覚センサの開発を目的とした。本論文は 5 章から構成され、第 2 章と第 3 章は薬物の苦味評価に関する研究について、第 4 章は広域選択性を有する先進的味覚センサの開発について述べる。

第 2 章では、マルチチャンネル脂質膜型味覚センサを用いた薬物の苦味評価について検討した。味覚センサから得られる相対値、CPA 値（後味計測）、吸着率、減衰率を変数として重回帰分析を用いることで、塩酸塩型薬物、分岐鎖アミノ酸、抗生物質の苦味を評価することが出来た。

第 3 章では、より客観的に苦味を評価するために、塩酸塩薬物の苦味に対して高感度、高選択性、さらに官能に高い相関を持つ脂質膜型苦味センサの開発を検討した。薬物は基本的に疎水性が高く脂質膜に吸着することに着目し、センサ膜に含有する可塑剤と脂質の種類および含有量を最適化することで脂質膜表面の疎水性を調整した。その結果、従来の味覚センサよりも高感度、高選択性、そして官能に近い特性をもつ苦味センサを開発することが出来た。この苦味センサを用いて、糖、糖アルコール、シクロデキストリン、リン脂質などの苦味マスキング剤による苦味抑制を検討した結果、苦味センサは苦味抑制を検知可能であることが示唆された。また、種類の異なる多糖類を含有した口腔内崩壊錠の苦味評価を検討したところ、官能と一致した結果が得られ、製剤の苦味評価も可能であることが示唆された。

第 4 章では、先進的味覚センサの開発を目標とした。その実現のためには、(1)類似した味に類似した応答をする（広域選択性）、(2)各味に対する閾値が、生体のそれと一致している、(3)味覚センサから得られる情報が味覚に対して明確に定義されている、(4)呈味物質間の相互作用が検知できる、以上 4 つの必須条件を満たす必要がある。まず、5 基本味はその疎水性に基づく吸着能および味の閾値で分類できることに着目し、脂質膜の電荷密度を最適化し、脂質膜表面の疎水性を調整することで、上記必須条件の(1)、(2)、(4)を満たす味覚センサの開発が可能となった。また、この開発により各センサは各呈味物質に高い選択性を持ったため、それぞれのセンサ出力に対して味の意味づけすることが容易になり、味覚項目と呼ぶ情報に規格化変換することで、必須条件(3)を満たすことも可能となった。これら先進的味覚センサを用いて、ビール、緑茶、生ハムなどの評価をしたところ、味を客観的に評価することが可能であったため、食品や飲料の商品開発やマーケティング調査などに有効であることが示唆された。さらに、品質管理を想

定して、緑茶を用いた劣化評価およびロット間差評価を行ったところ、品質管理への応用が可能であることが示唆された。従って、業界における品質管理においても活躍が期待できる。

第 5 章では、総括として「脂質膜型味覚センサを用いた薬物の苦味評価の検討」、「高感度、高選択性および官能に相関の高い薬物用苦味センサの開発」、「先進的味覚センサの開発」の研究成果と今後の展望について述べた。

論文調査の要旨

食品・飲料業界において、食品や飲料の安全・安心に関する関心は増えつつあるため、他社製品との差別化を図るためには消費者のニーズや嗜好にあった商品の開発が重要である。一方、医薬品業界では患者が苦い医薬品を飲まない、いわゆる「ノンコンプライアンス」が問題となっており、服用しやすい医薬品の開発が求められている。以上より、食品、飲料、医薬品業界では味を客観的に評価することは重要である。

一般的に味を評価するには、人間が実際に飲んで味を数値化する官能試験と化学分析が用いられている。しかし、前者は人間の体調や個人差に大きく影響される可能性があり、後者は単に化学成分を定量しているにすぎず、そのデータから味を推測するのは至難である。

これらの課題を解決するために、様々な呈味物質に対する脂質膜の応答に関する研究が行われ、1993 年に世界で初めて人工脂質膜型味覚センサが実用化された。しかし、当時の味覚センサは 5 基本味に対する選択性が乏しいため、未知のサンプルの味を客観的に評価することは困難であった。

本研究では、味の客観的な評価を可能とするために、類似味に対して類似応答する広域選択性を有する先進的味覚センサの開発を目的とした。

まず、マルチチャンネル脂質膜型味覚センサを用いた薬物の苦味評価について検討した。味覚センサから得られる相対値、CPA 値、吸着率、減衰率を変数として回帰分析を用いることで、塩酸塩型薬物、分岐鎖アミノ酸、抗生物質の苦味を評価出来る可能性が示唆された。

次に、より客観的に薬物の苦味を評価するために、塩酸塩薬物の苦味に対して高感度、高選択性、さらに官能に高い相関を持つ脂質膜型苦味センサの開発を行った。薬物は基本的に疎水性が高く脂質膜に吸着することに着目し、センサ膜に含有する可塑剤と脂質の種類および含有量を最適化することで脂質膜表面の疎水性を調整した。その結果、上記目的を満たす薬物用苦味センサを開発することが出来た。また、糖、糖アルコール、シクロデキストリン、リン脂質などの苦味マスキング剤による苦味抑制効果を検査した結果、薬物用苦味センサは苦味抑制を検知可能であることが示唆された。

ついで、苦味以外の先進的味覚センサの開発を行った。脂質膜の電荷密度を最適化し、脂質膜表面の疎水性を調整した結果、(1)類似した味に類似した応答をする（広域選択性）、(2)各味に対する閾値が、生体のそれと一致している、(3)味覚センサから得られる情報が味覚に対して明確に定義されている、(4)呈味物質間の相互作用が検知できる、以上4つの必須条件を満たす事が出来た。これら先進的味覚センサを用いてビール、緑茶、生ハムを評価したところ、良好な結果が得られたため、関連業界の商品開発に有効であることが示唆された。さらに、緑茶の劣化およびロット間差評価を検討した結果、良好な結果が得られたため、品質管理の面でも有効であることが示唆された。

以上要するに本研究は、従来の味覚センサとは異なり、これまで大きく望まれていた食品、飲料、医薬品の味を客観的に評価する方法を可能とする先進的味覚センサの開発を行い、関連業界における商品開発および品質管理などで十分に活用可能であることを示唆したものである。本研究の成果は食品、飲料、医薬品業界で現在でも行われている官能試験という主観的手法に対して、多大な影響を与えるものであり、電子情報工学上価値あるものである。よって、本論文は博士（工学）の学位論文に値するものと認める。

氏 名 Abhishek Tomar
 学位記番号 シ情 博甲第 419 号 (学術)
 学位授与の日付 平成 22 年 9 月 27 日
 学位論文題名 Development of Digitally Controlled CMOS Oscillators for Next Generation Wireless Systems
 (次世代無線通信システム用デジタル制御 CMOS 発振器の開発)

論文調査委員

(主 査) 九州大学 教授 吉田 啓二
 (副 査) " " 圓福 敬二
 " " 准教授 佐道 泰造

論文内容の要旨

As evident from the past and recent trend, the rapid growth of wireless systems such as cellular phones, wireless LAN, RFID tags systems and so on, has led to develop high speed devices with minimized cost and decreased power consumption. Many next generation wireless standards are emerging recently to meet the market needs and efficiently use the available bandwidth in deep submicron CMOS technology. The high speed wireless communication systems performance is directly dependent on timing scheme of systems and hence, requires a

stable clock that is generated by on chip phase locked loop (PLL) and its design is extremely challenging because of many trade-offs between phase noise, power consumption, tuning range, linearity and so on. voltage controlled oscillator (VCO) is a crucial part of PLL and high spectral purity with linear characteristics is highly desirable for high performance PLL.

Due to the scaling of CMOS technology, voltage headroom and intrinsic device gain is reduced and degrades performance. Further, operating region is reduced and tuning becomes nonlinear and highly sensitive to process variation. On the other hand digital circuits are benefitted with high operating speed and transistor density. So, the major challenge of his thesis is to implement digitally controlled oscillator (DCO) to meet the stringent specifications of high speed communication standards on the same chip with digital signal processing circuits. This work is extremely challenging, as besides the specifications of VCO, additional specifications such as differential non-linearity, tuning step size, matching among tuning elements are required. In this thesis, different type of DCO are proposed and designed to meet stringent timing and phase-noise requirement for high frequency communication and microprocessor applications in 0.18 um CMOS technology.

Chapter 1 and 2 of this thesis describe the background for the use of digitally controlled oscillator for radio frequency communication applications and different type oscillator topology and their characteristics with applications, respectively.

Chapter 3 explores possibilities of the ring type DCO for next generation wireless standards. Ring DCO have capabilities of wide tuning range and low chip size area, but due to poor phase noise, high power consumption and limited maximum frequency it was avoided to generate stable clock signal for wireless standards. To overcome the problem of limited maximum frequency and power dissipation we designed two ring type of DCO. The first 10 bit DCO with negative-skewed delay cell is implemented in 5 stages. The transistor sizes of inverters are decided using newly proposed fraction based series optimization technique to reduce power consumption and frequency step with good matching. The measurement result show wide tuning range from 600 MHz to 4.1 GHz with a tuning step of 0.8 MHz.

The second 15 bit quadrature output DCO is implemented using multi-path architecture with newly proposed inverter delay cell. The 15 bit tuning is implemented with 3 blocks to configure to different standard, frequency acquisition and tracking, respectively. Also, operating condition can be optimized for a particular standard. The proposed DCO has achieved highest figure of merit (FOM) of -164.1 dBc/Hz ever

reported in literature with wide tuning range of 490MHz to 4.2 GHz and fine tuning step of 200 kHz.

Due to wide tuning range and digital control, the designed DCOs are major competitor for cognitive radio concept, in which the operating frequency can be reconfigured to less crowded spectrum with digital control and can compensate the disadvantage of low phase noise.

Chapter 4 of this thesis is devoted to design LC-DCO for wireless standard such as GSM that need high spectral purity and wide tuning range to implement multiband, multi standard realization on single chip. LC frequency selective oscillators are used to fulfill low phase noise requirement and have narrow tuning range. Wide tuning range with equal step size is the main challenge, to design LC-DCO. Tuning in LC-DCO is done by varactor array that uses small size varactor cell. The varactor array is digitally controlled and the number of bits must be optimized, to achieve wide tuning range and uniform step size. We proposed a mathematical model and a systematic approach to optimize between tuning range and permissible mismatch among varactor cells based on nonlinear mathematical equation of output frequency and mismatch among varactor cells. The mathematical model decides how many control bits of varactor array should be implemented in binary or thermometer coding based on mismatch. Thermometer coding occupies large area due to interconnect lines and digital control logic. The newly proposed digital decoder logic reduced the number of control lines and size of local decode that occupies major portion of varactor array that reduces area and parasitic capacitance and resistance of signal lines and hence, increased the tuning range and improves phase noise. Our 12 bit DCO operating between 3.12GHz to 4.15 GHz (30% tuning range) has been achieved with -0.41 LSB DNL which is the best reported in literature. The measured phase noise is -135.2dBc/Hz @ 4MHz frequency offset that is suitable to cover 900MHz, 1800 MHz wireless standards with divide by 2 or 4 digital circuits.

Digital implementation of circuits need very fine frequency step size to lock in all digital PLL (ADPLL) and this occupies large area to implement varactor array, so, the performance is also decided by Q-factor of varactor cell. In this DCO design of very low frequency tuning step, we uses tiny varactor instead of MIM capacitors. These tiny capacitors are realized by coplanar transmission lines which are arranged asymmetrically in a 6 metal layers of TSMC 0.18 um CMOS technology. The realized tiny capacitors have very high Q-factor as compared to MIM capacitor with a very small frequency tuning step of 18 kHz. The designed DCO oscillating frequency is from 4.86 GHz to 5.36 GHz with measured phase noise of -118.3 dBc/Hz @1MHz frequency offset.

Finally, in chapter 5 he designed ring and LC type DCO for next generation wireless standards in 0.18 um CMOS technology are concluded. In brief, the designed DCOs are capable to meet the stringent requirement of new generation wireless standard from 400 MHz to 5.5 GHz operating frequency. The best feature is digital control that adds flexibility to our design to operate with high speed digital circuits and configure themselves according to desired applications. Also, presented DCO are portable to high fT deep submicron technology and can satisfy to various wireless up to mm wave applications.

論文調査の要旨

携帯電話、スマートフォン、無線 LAN 等に代表される移動体通信機器の開発が精力的に行われている。また、これらの通信機器の高度化によりもたらされるユビキタスネットワーク社会を実現するため、機器開発に並行して、ソフトウェア無線 (Software Defined Radio: SDR) 技術やそれを活用したコグニティブ無線 (Cognitive Radio) 等の次世代無線通信システムの研究・開発が行われている。例えば無線 LAN(IEEE802.11a/b/g/n 等)の規格では、複数の周波数帯(2.4GHz-5GHz)の無線システムが並存する状態となっており、今後 1 つの無線端末で多数の周波数帯および異なる方式の通信に対応することが必要となるため、次世代無線システムに用いられる無線端末には高周波動作・広帯域・低消費電力・低雑音・低ひずみ等の厳しい仕様が要求される。

無線端末のキーコンポーネントである RF フロントエンド LSI チップは、低雑音増幅器 (LNA)、電力増幅器 (PA)、ミキサ、電圧制御発振器 (VCO)、PLL (Phase Locked Loop)、各種フィルタ、インピーダンス整合回路等の高周波アナログ回路、および ADC(Analog to Digital Converter)、DAC(Digital to Analog Converter)などのデジタル回路が混在するミクストシグナル LSI(Mixed Signal LSI)回路より構成される。とりわけ次世代通信実現に要求される厳しい仕様を満たす VCO の開発が急務となっている。これまで、VCO の周波数制御のための可変容量素子としてバラクタダイオードが使用されてきた。しかし、次世代通信システム実現に不可欠な CMOS(Complementary Metal Oxide Semiconductor)の微細化に伴い、VCO の動作マージンの劣化、それに伴う PLL の性能の劣化が明らかとなっており、この問題の解決が喫緊の課題となっている。

本論文では、これらの問題を解決するためバラクタダイオードに代わりデジタル制御されたキャパシタバンク回路を導入することにより VCO を高性能化する DCO(Digitally Controlled Oscillator)の研究を行っている。更に DCO の導入により高性能 PLL 回路を実現すること

を目指し ADPLL(All Digital PLL)の検討も行っている。著者は ADPLL 実現のために必要な新しい高性能 DCO を各種提案している。更に高周波回路シミュレータを用いて回路設計を行い、ファウンドリにより試作したチップを計測・評価することにより各種高性能 DCO の開発を行っている。

第 1 章および第 2 章では、DCO の研究背景について述べている。第 3 章では高性能リング DCO の開発、第 4 章では高性能 LC 共振型 DCO の開発について述べている。第 5 章では本研究のまとめ及び今後の課題について記述している。

本論文ではとりわけ以下の 2 点で評価できる。

第 1 に、リング型発振器に新しいデジタル制御回路を導入した高性能リング DCO の開発に成功した。従来、デジタル制御回路の設計にはバイナリー数列に基づく設計が行われてきたが、申請者は新提案の数列（擬フィボナッチ数列と呼称）とデコーダを用いた新しい 10 ビット DCO を設計し、試作チップの評価によりその動作確認に成功した。次に擬フィボナッチ数列を用いたインバータセルを搭載した 15 ビット DCO を設計・評価し、周波数分解能 0.8MHz で 600MHz-4.1GHz の広帯域をカバーする世界最高水準の性能を有する DCO の開発に成功した。

第 2 に、LC 共振回路を用いた VCO にデジタル制御回路を導入した LC-DCO に新しい微小キャパシタを搭載することにより、LC-DCO の高性能化に成功した。申請者は、キャパシタバンクを従来の MIM(Metal-Insulator-Metal)キャパシタの代わりに LSI 基板内の異なるグラウンド間の微小キャパシタを用いて構成する新しい方式を提案し、これにより、動作周波数帯域 4.86-5.36GHz において周波数分解能 0.8MHz、低雑音特性-118.3dBc/Hz@1MHz を有する世界最高水準の DCO の開発に成功した。

以上要するに、本研究は、次世代無線通信システム実現に不可欠な高性能リング DCO、および高性能 LC-DCO の開発に成功したものであり、電子デバイス工学上価値ある業績である。よって本論文は博士（学術）の学位に値するものと認める。

(主 査) 九州大学 教授 荒木 啓二郎
(副 査) " " 鶴林 尚靖
" " 准教授 日下部 茂

論文内容の要旨

産業界での業務としてのシステム開発においては、開発対象や体制が大規模化、複雑化していく中で、複数人で効率良く品質の高いソフトウェアを開発し、プロジェクトやチームで責任を果たしていくために、組織立ち、様々な工学の成果や工夫を組み合わせる必要がある。

この中で、ソフトウェアの開発現場では、曖昧な仕様で起因するトラブルが多く、課題となっている。先行する工程での問題は、後続の工程に先送りされ、より大きな問題へと発展していく。後続の工程での修正コストは、先行する工程での修正コストよりも大きくなり、予定通りの開発や、システムの信頼性や安全性の確保は不確実なものとなる。

システムの開発により何をやるのかを表すべき仕様の厳密な記述は、開発の上流工程における成果物の品質確保のために不可欠である。「何を」作ろうとしているのか、「何を」作ったのかを、仕様として厳密に記述し、これを維持することにより、開発と運用、保守を正確に、精密に行うことができる。これにより、設計、実装、テスト、運用、保守等の、仕様策定の後続の工程、プロジェクトマネジメント、コミュニケーション、を建設的に収束させることが可能となる。

様々な抽象度の仕様を厳密に記述し、これを検証するための手段として、数多くの仕様記述言語や、記法、ツール等が提案されており、これらを活用した開発手法の一つとして、モデル規範型の形式手法がある。手法や言語、ツールの活用により、開発組織全体で議論の対象としたり、参照したりすることができる、システムのアーキテクチャやデータ構造、処理等を、開発の拠り所となる仕様として記述することが可能となる。

形式手法とは、数理論理学に基づく科学的な裏付けを持つ言語を用いて設計対象の性質や機能を表現することにより、ある側面の仕様を厳密に記述し、開発工程で利用する手段の総称である。形式的な仕様の記述を行うことで曖昧さを取り除くと同時に、仕様書の機械処理が可能となり、システムの信頼性や安全性の確保等に向けた様々な可能性が開ける。

本研究では、実製品開発プロジェクトにおいて、既存の開発プロセスに対して、形式手法を適用するための検討を行い、これを実践することにより、開発現場への手法導入の方法、開発プロセス、直接的な効果、間接的な効果を検証する。そして、本研究により、開発現場における、上流工程における成果物の品質向上や、最終的な成果物の品質の作り込み、出荷後の円滑な運用・サポート、チーム内で

氏 名 栗田 太郎
学位記番号 シ情 博甲第 420 号 (情報科学)
学位授与の日付 平成 22 年 9 月 27 日
学位論文題名 ソフトウェア開発における形式手法
の 実 践 と 経 験 に 基 づ いた
形式仕様記述の効果とその意義

論文調査委員

のコミュニケーションの活性化, 利害関係者との円滑な調整, 等を可能とする, ソフトウェアの効率的な品質確保に向けた形式仕様記述手法の活用方法や, 適用のための指針, ガイドラインを提示する。

本論文では, 研究の概要について述べる第 1 章に続く, 第 2 章において, 本研究の題材とした開発対象と開発プロジェクトとその特徴, 形式仕様記述手法導入の目的, 開発全体のプロセス, 仕様策定のプロセス, テストや品質確保のための構造等について, 本研究における実践に基づいて提示する。

第 3 章では, 形式仕様記述手法の適用を行った開発における成果物や, 形式的に記述した仕様の品質, 仕様記述の効率, 仕様に基づいて開発したプログラムの品質, プログラムのデバッグの効率, 一般的な見積りの手法を利用した開発コストとスケジュールの見積り等について議論することにより, 手法適用の直接的な効果とその考察について述べる。

続く, 第 4 章では, 形式仕様記述手法の適用による開発プロジェクトにおけるコミュニケーションの活性化の度合いや, 開発者に対するアンケートやインタビューの結果, 等について議論することにより, 手法適用の間接的な効果とその考察を述べる。また, 実開発チームへ形式手法を導入する際の障壁について述べる。

そして, 第 5 章では, 第 2 章から第 3 章で論じてきた, 形式手法を適用した結果や経験を考察するとともに, そこから得られた結論や知見, 産業界での実開発に形式仕様記述手法を適用するための態度や考え方を, 既存のガイドライン, 指針に照らし合わせて論じ, 最後に, 第 6 章では, 本研究の結論と, 今後の研究課題や展望について述べる。

論文調査の要旨

情報通信システムの発達により, それらが社会のあらゆるところへ普及し続けている結果として, 日常生活における情報システムへの依存度が大きくなって, システムの不具合が社会に及ぼす影響が大きくなっている。このため, 日常生活を支える基盤としての情報システムを実現するソフトウェアに対する信頼性や安全性に関する要求がより高く厳しくなっている。よって, 高品質のソフトウェアシステムを効率良く開発する方法を確立することは, 技術的にも社会的にも重要な課題である。

本論文は, 高度情報通信ネットワーク化社会を支えるモバイル環境を実現する主要なシステムの一つである非接触型 IC カードシステム用の Mobile FeliCa IC チップの開発に形式仕様記述手法を適用した経験とそれによって得られた知見に基づいて, 高信頼性実用システムの開発に形式仕様記述手法を導入するための指針と形式手法導入の効果についてまとめたものである。この事例では, 組込

みシステムの典型例である IC カードシステム用の IC チップのファームウェア開発に形式手法を適用して高信頼性実用システムの開発に成功した。すなわち, 当初計画の開発コストと開発期間内に開発を終了させることができ, かつ, 1 億 5 千万個以上の IC チップが出荷されて多様な用途で広く利用されているにも拘わらず IC チップに関する不具合は発生していない。この形式手法適用事例は, 形式手法の国際会議として最も伝統と権威のある International Symposium on Formal Methods において二度にわたって招待講演を行うなど, 世界的にも高く評価されている。本論文の内容は, 具体的に以下の点で評価できる。

第一に, 開発対象である IC カードシステムの構成とその開発プロセスに関する考察に基づいて, 形式仕様記述の対象を IC チップのファームウェアに定めて, 従来のシステム開発プロセスの中で形式仕様記述を活用する方法を考案し, それに基づいて実際に高信頼性システムの開発を成功させて, 形式手法の新たな適用事例として内外に公表して世界的に高い評価を得た。

第二に, 形式仕様記述が開発プロセス全体に及ぼす効果を具体的なデータを基に示した。すなわち, 形式仕様記述を行うことによって, 開発の上流工程である仕様記述の段階で開発対象システムの信頼性を作り込むことができたことを, 開発の過程で検出された不具合の分類や個数などに関する具体データに基づいて示した。併せて, 形式仕様記述が開発者の開発作業に与える効用についても, 開発者に対するアンケートと聞き取り調査に基づいて具体的に示した。

第三に, 上述の形式手法適用の経験を基にシステム開発の現場に形式手法を導入するための指針を与えた。形式手法導入の際の障壁や形式手法を効果的に適用するための留意点を自らの経験に照らして具体的に述べることによって, システム開発現場における形式手法の導入方法について実用的観点から有益な知見を与えている。

以上, 本論文は, 組込みシステムの典型例である IC カードシステムの開発に形式仕様記述を適用して高信頼性システムの開発を行った経験と知見をまとめたもので, 形式手法を実システム開発に適用した新たな事例を示すとともに形式手法導入のための有効な指針を与えるもので情報科学上寄与するところが大きい。よって, 本論文は博士 (情報科学) の学位論文に値するものと認める。

| | |
|---------|---|
| 氏名 | 中村 ウィリアム 誠 |
| 学位記番号 | シ情 博甲第 421 号 (学術) |
| 学位授与の日付 | 平成 22 年 9 月 27 日 |
| 学位論文題名 | High Rate Deposition of Highly Stable a-Si:H Films by Cluster-controlled Plasma |

Chemical Vapor Deposition

(クラスター制御プラズマ化学堆積による
高安定 a-Si:H 薄膜の高速堆積)

論文調査委員

(主 査) 九州大学 教 授 白谷 正治

(副 査) " " 浅野 種正

" " " 岡田 龍雄

論文内容の要旨

太陽電池は、化石燃料等のエネルギー資源問題と環境保全に有効なエネルギー源として、重要性が年々増しているが、商用電力と比べると発電コストが2倍以上高いことが最大の課題である。資源量が豊富であり省資源・低コストを実現できることから薄膜 Si 太陽電池が太陽電池の本命と期待されている。薄膜 Si 太陽電池においては、高効率化と低コスト化が課題である。高効率化と低コスト化の両立が原理的に可能な第3世代太陽電池の一つである多接合薄膜 Si 太陽電池において、現状2接合で8.5%程度のモジュール効率を2020年に3接合で14%に引き上げることを目標に、研究開発が進められている。高効率化においては、光マネジメント技術の高度化と薄膜の品質向上が基本的に重要である。特に短波長側の光を変換するアモルファスセルにおいて、光照射で欠陥密度が増加する光劣化現象が存在することが高効率化の足かせとなっている。低コスト化のために必要な高速成膜時に膜質の低下に伴う大幅な光劣化が生じ、効率の低下が生じることが、最大の工業的課題の一つである。

本研究は、上述のアモルファスセルの光劣化現象に関する課題を、薄膜の品質向上と高速成膜を両立することにより解決することを目的とする。このために、水素化アモルファスシリコン (a-Si:H) の成膜において気相で形成されるアモルファス Si クラスターの膜中への取り込みを抑制することにより、高い安定性を有する a-Si:H 薄膜の作製法の開発を行った。クラスターは気体分子に比べサイズが大きいため、拡散が遅く、ガス粘性力、熱泳動力等が強く働く。これを利用し、放電領域内でのガス滞在時間を ms 程度に短くしてクラスターの成長を抑制するとともに、放電領域の上流側で製膜することにより、クラスターの取り込みを従来比で2桁以上少なくするマルチホロー放電プラズマ CVD 法を用いて、高安定 a-Si:H 薄膜の高速堆積を実現するための実験・検討を行った。

本章は7章から構成されている。第1章では、太陽電池用のアモルファスシリコン薄膜の課題を説明し、本研究の目的を示している。

第2章では、プラズマ化学堆積手法と電子スピン共鳴を用いた薄膜の欠陥密度測定法について述べた。

第3章では、理論計算およびシミュレーションにより、拡散とガス流が成膜ラジカル分子とクラスターの輸送に及

ぼす効果について検討している。成膜ラジカル分子は拡散輸送支配であり、直径 1nm 以上のクラスターはガス流輸送支配であることを示した。これらの結果から、ガス流を用いて成膜ラジカル分子とクラスターを分離して輸送出来ることを指摘した。

第4章では、新しく開発した薄膜の光吸収を利用した膜厚と膜中のクラスター量の2次元分布の迅速測定法とその測定結果について述べた。

第5章では、無磁場のマルチホロー放電プラズマ CVD 法で得られた a-Si:H 薄膜の安定性、膜中のクラスター量、微細構造パラメータ、および欠陥密度について示し、従来の薄膜より高い安定性、低い欠陥密度を示すことを述べた。次に、高次シランラジカル薄膜の安定性に及ぼす影響は無視できることを実験的に示した。さらに、放電領域の直径が成膜に及ぼす影響について検討した。また、マルチホロー放電プラズマ CVD 法に磁場を印加することにより成膜速度が20-100%向上し、膜中のクラスター量が14-80%減少することを示すとともに、これを用いた高い安定性を有する a-Si:H 薄膜の作製について述べた。最後に、プラズマの電子密度と発光強度の測定結果を示し、成膜機構について検討した結果を述べた。

第6章では、マルチホロー放電プラズマ CVD 法では、クラスター量が最小となる圧力とガス滞在時間があること、高い安定性を有する a-Si:H 薄膜を 1.2nm/s と高速堆積できることを述べた。

第7章では本研究によって得られた結論と今後の展望について述べた。

論文調査の要旨

太陽電池は、化石燃料等のエネルギー資源問題と環境保全に有効なエネルギー源として、重要性が年々増しているが、商用電力と比べると発電コストが2倍以上高いことが最大の課題である。資源量が豊富であり省資源・低コストを実現できることから薄膜 Si 太陽電池が太陽電池の本命と期待されている。薄膜 Si 太陽電池においては、高効率化と低コスト化が課題である。高効率化と低コスト化の両立が原理的に可能な第3世代太陽電池の一つである多接合薄膜 Si 太陽電池において、現状2接合で8.5%程度のモジュール効率を2020年に3接合で14%に引き上げることを目標に、研究開発が進められている。高効率化においては、光マネジメント技術の高度化と薄膜の品質向上が基本的に重要である。特に短波長側の光を変換するアモルファスセルにおいて、光照射で欠陥密度が増加する光劣化現象が存在することが高効率化の足かせとなっている。低コスト化のために必要な高速成膜時に膜質の低下に伴う大幅な光劣化が生じ、効率の低下が生じることが、最大の工業的課題の一つである。

本研究は、上述のアモルファスセルの光劣化現象に関す

る課題を、薄膜の品質向上と高速成膜を両立することにより解決することを目的とする。このために、水素化アモルファスシリコン (a-Si:H) の成膜において気相で形成されるアモルファス Si クラスターの膜中への取り込みを抑制することにより、高い安定性を有する a-Si:H 薄膜の作製法の開発を行った。クラスターは気体分子に比べサイズが大きいため、拡散が遅く、ガス粘性力、熱泳動力等が強く働く。本論文はこれを利用し、放電領域内でのガス滞在時間をミリ秒程度に短くしてクラスターの成長を抑制するとともに、放電領域の上流側で製膜することにより、クラスターの取り込みを従来比で 2 桁以上少なくするマルチホロー放電プラズマ CVD 法を用いて、高安定 a-Si:H 薄膜の高速堆積を実現するための実験・検討を行った結果をまとめたもので、以下の点で評価できる。

- (1) 理論計算とシミュレーションを用いて、a-Si:H 薄膜堆積に用いられるプラズマ CVD のプロセス条件において、ラジカルとナノ粒子の輸送特性の違いを利用して、ラジカルのみを選択的に基板に輸送可能なことを示している。
- (2) 薄膜の光吸収を利用した膜厚と膜中のクラスター量の 2 次元分布の迅速測定法を新しく開発し、この方法が a-Si:H 薄膜の膜厚と膜中のクラスター量の 2 次元分布の測定に有効であることを示している。
- (3) 無磁場のマルチホロー放電プラズマ CVD 法で得られた a-Si:H 薄膜の安定性、膜中のクラスター量、微細構造パラメータ、および欠陥密度について調べ、従来の薄膜より高い安定性、低い欠陥密度を示すことを示している。
- (4) マルチホロー放電プラズマ CVD 法に磁場を印加することにより成膜速度が最大 2 倍まで向上し、膜中のクラスター量が最大 1/5 まで減少することを示している。
- (5) マルチホロー放電プラズマ CVD 法では、クラスター量が最小となる圧力とガス滞在時間があることを示すとともに、高い安定性を有する a-Si:H 薄膜を 1.2nm/s と従来に比べて 2 倍以上の高速堆積を可能とする方法を実現している。

以上要するに、本論文は薄膜シリコン太陽電池用の a-Si:H 薄膜堆積に用いられるプラズマ CVD において、プラズマ中で発生するクラスターを含まない薄膜を高速に堆積する方法を提案し、従来にない高い安定性を有する a-Si:H 薄膜を高速に堆積することを可能としたもので、電子デバイス工学に寄与するところが大きい。よって本論文は博士(学術)の学位論文に値すると認める。

氏 名 水田 完
 学位記番号 シ情 博甲第 422 号(工学)
 学位授与の日付 平成 22 年 9 月 27 日
 学位論文題名 表面プラズモン共鳴 (SPR) 免疫セン

サを用いた爆薬成分の高感度検出に関する研究

論文調査委員

- (主 査) 九州大学 教授 都甲 潔
- (副 査) " " 圓福 敬二
- " " " 林 健司

論文内容の要旨

2001 年 9 月 11 日の米国同時多発テロの発生以来、全世界的にテロに対する警戒が高まっており、わが国でもテロの未然防止、爆発物の実効的な取締りに資する信頼性の高い爆発物探知装置の開発が求められている。ここで、一般的に爆発物探知装置に求められる性能としては、爆薬成分に対して高感度、高選択的(すなわち、爆薬成分以外の物質に誤報を出さないこと)であることはもちろん、短時間で測定可能であること、可搬性を有していること、操作性に優れていること等が求められる。これらの条件を満たしうる爆薬探知技術として、生体内免疫反応における抗体の抗原に対する特異的な物質認識能と高感度センサである表面プラズモン共鳴 (SPR) センサを組み合わせる SPR 免疫測定法が挙げられる。

そのため、本論文では、免疫反応(抗原抗体反応)の高選択性、SPR センサの高感度を併せ持つ有望な探知技術である SPR 免疫測定法に着目し、同法による爆薬成分の高感度検出について検討した。あわせて、誤検知の低減のための研究、短時間測定を可能とするための研究、センサチップの耐久性を向上させるための研究など、SPR 免疫測定法を用いた爆発物探知装置の実用化に貢献しうる実践的な研究を試みた。さらに、これらの検討結果を踏まえた上で装置を試作し、これを用いた実証試験を行った。本研究では軍用爆薬の主要成分である 2,4,6-トリニトロトルエン (TNT) を検知対象とし、抗体は市販の TNT 抗体を用いた。本論文は、全 7 章から構成される。以下に各章の概要を述べる。

第 1 章では、上記の研究の背景および目的について述べ、SPR 免疫測定に関する事項の説明を行った。

第 2 章では、SPR 免疫センサにおいて一般的な爆薬探知装置に求められる性能を実現するために必要な要素について具体的に検討を行った。中でも、重要性に鑑み、“高感度”および“高選択性”について、特に重点的に検討を行った。本研究において検査対象とする爆薬成分はいずれも分子量が 1,000 未満の低分子化合物であるため、高感度検出のために間接競合法とよばれる測定法を検討した。間接競合法とは、抗体をセンサ表面に固定化して抗原を流通させる通常の SPR 免疫測定とは異なり、抗原類似化合物(ハプテン)を固定化した表面に抗体と抗原(爆薬成分)を混合した試料溶液を流通し、抗原がない場合における同量の抗体を流通したときと比較したセンサ応答値の減少量を測

定することにより間接的に試料中の抗原量を測定する方法である。

第 3 章では、誤検知の低減を目的として、オリゴエチレングリコール (OEG) 鎖を有する混合 SAM 表面を作製した。オリゴエチレングリコール (OEG) とは、エチレングリコール (EG) 基が重合した構造を有する鎖状高分子化合物であるが、OEG 鎖を有する化合物は、その親水性、非イオン性等によって、誤検知の原因となり得るタンパク質等の非特異的吸着を抑制することができることが知られているためである。また、SAM とは、自己組織化単分子膜 (Self-assembled monolayer) の略であり、本論文ではアルカンチオール自己組織化単分子膜のことをいうものとし、SPR 免疫センサの表面作製のためのリンカーとして用いている。また、本論文において混合 SAM とは、2 種類の長さの異なるアルカンチオール分子から構成される SAM のことをいうものとする。混合 SAM は、①金薄膜を単一の SAM 試薬の溶液に浸漬、②作製した SAM 表面を二種類の異なる OEG リンカー化合物の混合溶液に浸漬、という二段階の浸漬により、従来困難であった表面における TNT 類似化合物 (ハプテン; 抗体結合部) と抗体非結合性バックグラウンド部である OH 末端基の存在比率を自由に調節可能な OEG 混合 SAM 表面の新規な作製方法を開発した。作製した OEG 混合 SAM 表面に高濃度タンパク質溶液を添加したところ、添加の前後においてセンサ応答は変化せず、タンパク質の非特異的吸着をほぼ完全に抑制できることが示された。作製した OEG 混合 SAM 表面は化学的に安定であり、再現性よく 100 回以上の繰り返し使用が可能であった。作製した表面を用いて間接競合法により TNT を検出限界が約 80 ppt の高感度検出に成功した。さらに、二次抗体を用いてセンサ応答を増幅させることにより、検出限界は約 50 ppt まで低下させることができた。そのため、作製した OEG 混合 SAM 表面は、非特異的吸着を効果的に抑制できるため誤検知 (擬陽性) 低減可能であり、長持ちするため経済的であり、かつ高感度検出も可能であるため、きわめて実用的であることが示された。

第 4 章では、さらに高感度検出を目指して、高次樹状構造の高分子であるポリアミドアミン (PAMAM) デンドリマーを還元して得られるデンドロンを固定化した表面を作製した。当該表面上には抗体結合部であるハプテンが高密度かつ 3 次元状に配置されており、デンドロンを固定化していない表面よりも抗体の添加によるセンサ応答を増大させることができた。作製したデンドロン固定化表面を用いて間接競合法により TNT の測定を行ったところ、検出限界が約 15 ppt の高感度で検出することに成功した。

第 5 章では、より短時間で爆薬成分を高感度検出することを目的として、置換法を用いた TNT の測定を検討した。ここで置換法とは、間接競合法と同じくハプテンを固定化した表面を使用するが、最初に表面に抗体を流通し、あら

かじめ抗体が結合している表面に試料溶液を流通する測定法である。試料溶液中に抗原 (爆薬成分) が含まれる場合、センサ表面の抗体が剥がれ、センサ応答値が減少することにより、間接的に試料中の抗原量を測定することができる。本研究における置換法は、高濃度の抗体を添加して表面を飽和させた後すぐに、すなわちベースラインが安定する前に、対象である TNT を含む試料溶液を添加するため抗体が剥がれやすく、ベースラインが安定してから試料溶液を添加する従来の置換法と比較して、約 1 桁低い検出下限 0.9 ppb を達成することができた。さらに測定時間を短縮するべくセンサグラムへの傾きの時間変化から TNT の検出を試みた。TNT の添加後 10 秒時点におけるセンサグラムの傾きの時間変化を用いて TNT を検出限界約 0.7 ppb で検出できた。

第 6 章では、SPR 免疫測定法を用いた爆発物探知装置の試作機を作製し、これまでの研究成果を踏まえて実証試験を行った。測定は、操作性に優れていること、短時間での測定が可能であること等を考慮して置換法を採用した。非特異的吸着を低減させるため、表面に OEG-SAM を形成させたセンサチップを用いた。日用品等による偽陽性反応 (誤検知) の可能性を試作機を用いて検証したところ、これらの外装 (箱や袋など) を拭き取って測定するかぎりでは問題ないことが示された。また、センサグラムの傾きの時間変化を利用した置換法により TNT を付着させたプラスチック製ケースの表面をふき取った試料の検査を行ったところ、前処理時間と測定時間をあわせたトータルで 1 分以内に TNT を自動判定プログラムによって検出することができた。そのため、外部環境中の阻害物質の影響を受けることなく、拭き取りにより採取した爆薬成分のみを選択的に、かつ高感度に検出可能であることが示された。

第 7 章では、第 2 章から第 6 章までの研究により得られた成果を総括し、さらに今後の課題と展望についてまとめた。

論文調査の要旨

現在、世界的なテロに対する警戒感の高まりとともに、わが国でもテロの未然防止、爆薬の実効的な取締りに資する信頼性の高い爆発物探知装置に対する社会的ニーズが高まっている。爆発物探知装置には、爆薬成分を高感度かつ高選択的に検出できること、短時間で測定可能であること、可搬性を有していること等が求められる。これらへの要求に応え得る有望な爆薬探知技術として、表面プラズモン共鳴 (SPR) 免疫測定法が挙げられる。SPR 免疫測定法とは、センサ表面近傍における屈折率の変化を高感度に測定可能な SPR センサと生体内免疫反応である抗原抗体反応を組み合わせた測定法であり、同法を用いた爆発物探知装置は爆薬成分を高感度かつ高選択的に検出することができる。

本論文は、以上の背景をふまえ、SPR免疫センサを用いた爆薬成分の高感度検出に関する研究についてまとめたものである。

まず、誤検知の原因となり得る非特異的吸着の抑制を目的として、エチレングリコール (EG) 鎖を有する混合SAM表面を二段階の浸漬により作製する新規な方法を開発している。作製した表面を用いることにより、タンパク質の非特異的吸着を効果的に抑制可能であることを示している。また、この表面で間接競合法により代表的な爆薬成分であるトリニトロトルエン (TNT) の測定を行い、高感度に検出可能であることを示している。作製した表面は安定性が高く、再現性よく100回以上の繰り返し使用が可能であった。

さらに、高次樹状構造の高分子であるデンドロンを用い、抗体結合部であるハプテンを高密度かつ3次元状に固定化した表面を作製し、これを用いてTNTをより高感度に検出可能であることを示している。

次に、短時間で爆薬成分を検出することを目的として、置換法によるTNTの検出を検討している。その結果、センサグラムの傾きの時間変化を利用することにより、試料溶液を全量添加し終わるのを待つことなく、10秒という短時間でTNTを高感度に検出可能であることを示している。

最後に、SPRセンサを試作し、これまでの研究成果を踏まえて実証試験を行っている。試作機を用いて日用品等による偽陽性反応 (誤検知) の可能性を検証したところ、これらの外装 (箱や袋など) を拭き取って測定する限りでは問題ないことを示している。また、外部環境中の阻害物質の影響を受けることなく、拭き取りにより採取した爆薬成分のみを選択的に、かつ高感度に検出可能であることを示している。

以上要するに本論文は、SPR免疫センサを用いた爆薬成分の高感度検出および誤検知の低減のための研究、センサチップの耐久性を向上させるための研究、短時間測定を可能とするための研究など、同法を用いた爆発物探知装置の実用化に貢献しうる実践的な研究の成果を示したものであり、電子情報工学上価値ある業績である。よって、本論文は博士 (工学) の学位論文に値するものと認める。

(主 査) 九州大学 教授 福田 晃
(副 査) " " 村上 和彰
" " " 青柳 睦

論文内容の要旨

本研究では、イベント・トレース手法に基づく性能測定を性能工学の方法論で利用するためのフレームワークを提案するとともに、それを用いて個々の方法論で必要とされている情報システムの性能分析を行い、提案するフレームワークの性能工学における有用性を検証する。

近年、情報システムは、ムーアの法則の恩恵もあり、その規模も複雑さも増大している。このため、熟練プログラマであってもシステム全体の挙動を把握することが困難となっており、要求性能を満たせないという性能問題の頻発につながっている。性能工学は、このような状況への処方箋として、要求性能を満たす情報システムを構築するために培われてきた個々の技術を体系化したものであり、設計の上流から性能予測に基づいてアーキテクチャの選択を行うこと、および、設計・開発の節目々で要求性能の実現可能性について確認と検証を行い、そこで検出した問題について早期に対策を施すことを基本としている。ここで、確認と検証の中心は、開発しているシステムの性能を予測するキャパシティ・プランニングであり、性能問題対策で重要となるのは性能問題の原因特定である。

本研究で提案するフレームワークは、そのような用途に対して、イベント・トレース手法に基づく性能測定を効率的・効果的に適用することを目的としている。元来、イベント・トレース手法には、情報システムの振舞いを精密に測定できる利点が備わっているが、これまでは、性能評価の目的に応じてアドホック (ad hoc) に実施されており、その利点は十分に活かされてきてはいなかった。すなわち、性能測定の目的や測定対象マシンに応じて個別にトレースを採取する測定ツールやトレース・データを分析するツールを作成して実施されてきたため、異なる目的やマシンでの再利用ができないという状態であった。このようなツールは、開発や動作確認に手間がかかることから、様々な開発プロジェクトで手軽に使用するという状況にはなく、ミッション・クリティカル・システムの開発といった重要度の高いプロジェクトでの利用に限られていた。すなわち、種々の測定目的や測定対象マシンに共通して適用できる基礎理論、および、その基礎理論に基づく測定・分析ツールの欠如が、イベント・トレースによる性能測定の普及の妨げになっていると考える。

本研究で提案するイベント・トレースのフレームワークは、従来考慮されてこなかった種々の測定目的や測定対象マシンに共通するイベント・トレース手法による性能測定の指針を設定するものであり、1) 評価対象システムの挙動や採取対象イベントを抽象化したこと、2) 抽象イベントか

氏 名 堀川 隆
学位記番号 シ情 博甲第 423 号 (工学)
学位授与の日付 平成 22 年 9 月 27 日
学位論文題名 情報システム向けイベント・トレースのフレームワーク構築と適用に関する研究

論文調査委員

ら性能指標を導出する方法を定式化したこと、を主な特徴としている。更に、このフレームワークに基づく性能測定を実施するためのイベント・トレーサとトレース・データ分析ツールを開発し、web サーバの性能分析、キャパシティ・プランニング、性能問題の原因特定、スケーラビリティ・ボトルネックの分析で使用した。

Web サーバの性能分析では、提案するフレームワークに基づいて、apache http サーバが動作するマシンからのイベント・トレース採取と、トレース・データ分析を行い、性能指標を求めた。この結果、Linux 2.2 系と 2.3 系のプロセス制御方式の差異や httpd プロセスにおける accept 方法の差異によるシステム挙動の違いを明らかにすることができた。

キャパシティ・プランニングでは、高精度の性能測定と待ち行列網モデルを組み合わせて性能を予測するシングル・プロファイル法を考案するとともに、DBMS (Database Management System) 向けのベンチマーク・プログラムをワークロードとして、その予測精度を検証し、ボトルネック資源の使用率が 90% 以下の領域で予測結果は実測と良一致を示すことができた。性能問題の原因特定では、従来手法では解明できない、もしくは、原因の特定を誤る可能性の高い問題 2 種類について、イベント・トレースのフレームワークに基づく分析を行い、それらの原因を速やかに解明できた。

スケーラビリティ・ボトルネックの分析では、マルチコア・システムの性能にとって重要な要因と考えられるロックへの対応として、稼動システムの測定からボトルネックを特定する手法を提案し、これを DBMS に適用した。また、判明したボトルネック (ロック) をチューニングすることで性能が向上することを確認した。

以上の評価により、提案するイベント・トレースのフレームワークが性能工学の方法論、具体的には、キャパシティ・プランニングや種々の性能問題についての原因特定における有用性を示した。

論文調査の要旨

近年、情報システムは、その規模も複雑さも増大している。このため、熟練プログラマであってもシステム全体の挙動を把握することが困難となっており、要求性能を満たせないという性能問題の頻発につながっている。そこで、情報システムの開発の初期段階において、性能評価し、設計に反映することが重要となっている。性能評価手法の 1 つとして、イベント・トレース手法がある。イベント・トレース手法は、元来、情報システムの振舞いを精密に測定できるという利点がある半面、これまで、性能評価の目的に応じてアドホックに実施されており、その利点が十分に活かされていなかった。すなわち、性能測定の目的や測定対象マシンに応じて個別にトレースを採取・分析し、測定

するツールを作成して、性能評価が実施されてきたため、異なる目的やマシンでの再利用ができないという状態であった。従って、このようなツールは、様々な開発プロジェクトで手軽に使用するという状況にはなく、ミッション・クリティカル・システムの開発といった重要度の高いプロジェクトでの利用に限られていた。すなわち、種々の測定目的や測定対象マシンに共通して適用できる基礎理論、および、その基礎理論に基づく測定・分析ツールの欠如が、イベント・トレース手法による性能測定の普及の妨げになっており、汎用的なイベント・トレース手法の確立とツール開発が求められていた。

本論文は、イベント・トレース手法のフレームワークを提案するとともに、本フレームワークに基づいたツールを開発し、複数の情報システムの性能分析に適用することにより、これらの有用性を検証したものであり、以下の点で評価できる。

第一に、従来、情報システムの資源 (ハードウェア資源 / ソフトウェア資源) ごとに個別に行われていたイベント・トレース手法に関して、汎用のフレームワークを提案している。提案したフレームワークは、種々の測定目的や測定対象マシンに共通するイベント・トレースに関して、評価対象システムの挙動や採取対象イベントを抽象化するとともに、抽象イベントから性能指標を導出する方法を定式化したものである。さらに、提案したフレームワークに基づいた評価測定ツールを開発し、UNIX 系オペレーティングシステムに実装している。これにより、イベント・トレース手法の汎用化への道を開拓した。

第二に、キャパシティ・プランニングにおいて、高精度の性能測定と待ち行列網モデルを組み合わせて性能を予測するシングル・プロファイル手法を考案している。さらに、考案した本手法に基づいて開発したツールを、DBMS (Database Management System) 向けのベンチマーク・プログラムに適用して、当該プログラムの予測精度を示し、ボトルネック資源の使用率が 90% 以下の領域で予測結果は実測と良く一致していることを示している。これにより、本手法の有効性を検証している。さらに、本ツールを用いて、DBMS の性能評価を行っている。その結果、複数ファイルへのアクセスにおいては、並行アクセスさせた場合、逐次アクセスに比べて、ディスクアクセス回数が大幅に増加し、性能劣化する現象がみられた。この原因を本ツールにより詳細に分析した結果、この性能劣化が、並行アクセスでは、逐次アクセスに比べて、ディスクアクセス当たりのアクセスデータ量の減少に起因していることを見出した。この特定された原因は、本ツールを用いずに専門家が予想したものとは異なるものであり、本ツールの有効性を示したものであると高く評価できる。

第三に、マルチコア・システムを対象として、DBMS のスケーラビリティ・ボトルネックの分析を行っている。

まず、開発したツールを用いて、DBMS の性能分析を行い、コア数が多い場合（CPU 数：16）、負荷の増加とともに、性能低下することを見出した。また、この性能低下の原因が、ハードウェア資源のボトルネックではなく、DBMS プログラム内のあるデータ構造へのアクセスがボトルネックになっていることを明らかにした。さらに、このボトルネックを改善する方法を提案、実装した結果、本ボトルネックが解消できたことを示した。これにより、開発したツールのマルチコア・システムへの適用可能性に関する新たな知見を与えた。

以上、本論文は、情報システムを性能評価するイベント・トレース手法のフレームワークを提案するとともに、本フレームワークに基づいたツールを開発し、複数の情報システムの性能分析に適用することにより、これらの有用性を実証したものであり、情報工学上寄与するところが大きい。よって、本論文は、博士（工学）の学位に値すると認める。

氏 名 沈 海峰
 学位記番号 シ情 博甲第 424 号（工学）
 学位授与の日付 平成 22 年 10 月 31 日
 学位論文題名 脂質膜を用いた味覚センサによるカフェインの検出に関する研究

論文調査委員

（主 査）九州大学 教授 都甲 潔
 （副 査） ” ” 澤田 廉士
 ” ” ” 林 健司

論文内容の要旨

一般に化学センサは特定の物質に対する応答を選択的に検出するよう開発されてきた。しかし、こうした化学センサを用いて、例えばお茶やコーヒーなどに含まれる一千種類ともいわれる味や匂い物質を仮に全て検出したからといって、味覚や嗅覚を再現できるわけではない。味覚を再現するセンサでは、味物質間の相互作用（相乗効果、抑制効果）といった味覚現象をも再現しなければならないからである。

細胞の生体膜の構成成分である脂質を利用した味覚センサは、生体を模倣した特性の異なる複数の脂質膜から構成される。味の検出に重要な働きをする脂質を高分子化合物で固定化し、呈味物質と脂質膜との間の静電相互作用や呈味物質の物理化学的吸着による膜電位変化を情報として取り出し、味を識別する。

しかし、従来、脂質高分子膜を用いた膜電位計測では、非電解質である呈味物質に対する感度は、他の電解質の味物質に比較して相対的に低く、実用化に際して大きな課題

となっていた。そこで本研究では、非電解質である呈味物質の中で特にアルカロイド系苦味物質であるカフェインの検出を可能とする脂質高分子膜の開発を目的とした。

第 1 章では、本論文の導入として生体の味受容の概要を述べ、さらに、技術背景として、味覚センサの特徴について説明した後、本研究の目的と方針をまとめる。従来、脂質高分子膜を用いた膜電位計測では、非電解質である苦味物質カフェインに対する感度は、他の電解質の味物質に比較して、ほぼ検出不可能であった。本研究では、実用化を視野に入れた高感度なカフェインの検出を目的とした受容膜の開発を行った。

第 2 章では、NMR による脂質（DMLPC）とカフェインの相互作用に関する報告を基に、カフェインと相互作用しやすい脂質高分子膜の組成材料として脂質の構造またその化学構造による膜の疎水性の影響と応答感度について検討した。この結果、カフェインに対する応答感度 15mV を得た。しかし、脂質構造と膜疎水性の調整だけでは、カフェインに対するこれ以上の高感度な検出は困難だったため、正荷電脂質及びカフェインとの相互作用が期待される官能基を持つ修飾物質として、フェノール化合物に注目した。まず類似構造を有する複数のフェノール化合物を選び、膜電位の変化を考察した。その結果、高い膜電位変化が得られた 2,6-DHBA を用いて膜表面の修飾を行った。さらに、脂質高分子膜の組成の最適化などにより、感度は 45 mV となり、他の電解質である呈味物質とも遜色のない高感度なカフェインの検出が可能となった。他方で、非電解質であるカフェインによる膜電位の応答機序は十分に明らかではなかった。

そこで第 3 章では、カフェインに対する膜応答電位変化の機序を明らかにすることを目的として実験を行った。類似構造を持つ複数のフェノール化合物を用いたカフェインに対する脂質膜の応答電位と電位測定の結果から、膜表面修飾物質の水酸基の数や配置がカフェイン応答と関係していることが示唆された。蛍光スペクトル分析を使い、各 pH 条件下で 2,6-DHBA に対するスペクトルの測定、及びカフェインと正荷電脂質の存在下におけるフェノール化合物の解離状態に関する測定結果等により、カフェインのイミダゾールと膜表面修飾化合物の化学構造と解離状態が応答電位に対して強く関連していることが明らかとなった。以上の研究によって、他の類似結構を持つアルカロイド系非電解質である苦味物質の検出へ向けた。

最後に第 4 章において本研究により得られた結果について総括を行い、今後の展望に言及した。

論文調査の要旨

一般に化学センサは特定の物質を選択的に検出するよう開発されてきた。しかし、こうした化学センサを用いて味や匂いを生じる化学物質を全て検出したとしても味覚

や嗅覚を再現できるわけではない。味覚を再現するセンサでは、味の相乗効果や抑制効果といった味物質間の味覚現象まで再現しなければならぬからである。

一方、生体を模倣した特性の異なる複数の脂質膜を利用した味覚センサは、味の検出に重要な働きをする脂質を高分子化合物で固定化して、呈味物質と脂質膜との間の静電相互作用や呈味物質の物理化学的吸着による膜電位変化を情報として取り出し、味を識別することができる。

しかし、従来の脂質高分子膜を用いた膜電位計測では、非電解質である呈味物質に対する感度は、他の電解質の味物質に比較して低く、苦味に特化したセンサの実用化に際して大きな課題となっていた。

本研究は、非電解質である呈味物質の中で特にアルカロイド系苦味物質であるカフェインの検出を可能とする脂質高分子膜の開発を試みたものである。

まず、核磁気共鳴法による脂質（DMLPC：1, 2-dimyristelaidoyl-sn-glycero-3-phosphocholine）とカフェインの相互作用に関する報告を基に、カフェインと相互作用しやすい脂質高分子膜の組成材料として脂質の構造と膜の疎水性の応答感度への影響について検討した。その結果、カフェインに対する応答出力 15mV を得ることができた。

次に、脂質構造と膜疎水性の調整だけでは、カフェインに対するこれ以上の高感度な検出は困難であるため、正荷電脂質及びカフェインとの相互作用が期待される官能基を持つ修飾物質として、フェノール化合物に注目した。類似構造を有する複数のフェノール化合物を選び、膜電位の変化を考察した。その結果、高い膜電位変化が得られた 2,6-DHBA (2,6-dihydroxybenzoic acid) を用いて膜表面の修飾を行った。さらに、脂質高分子膜の組成の最適化などにより、応答出力は 45 mV となり、他の電解質である呈味物質とも遜色のない高感度なカフェインの検出が可能となった。

最後に、カフェインに対する膜応答電位変化の機序を明らかにすることを目的として実験を行った。類似構造を持つ複数のフェノール化合物を用いたカフェインに対する脂質膜の応答電位とミセルのζ電位測定の結果から、膜表面修飾物質の水酸基の数や配置がカフェイン応答と関係していることが示唆された。蛍光分析法を使い、カフェインと正荷電脂質の存在下におけるフェノール化合物の解離状態に関する測定を行った。その結果、カフェインのイミダゾール基と膜表面修飾化合物の化学構造と解離状態が電位応答に対して強く関連していることが明らかとなった。

以上本研究では、脂質高分子膜の表面に機能性構造を構築し、膜電位変化としてカフェインの検出を行うと同時に、膜電位変化の機序をある程度明確にすることができた。本成果は、他の類似構造を持つアルカロイド系非電解質である苦味物質の受容表面設計の実現に大きく貢献するもの

である。以上のことから、本論文は電子デバイス工学上価値ある業績と認められる。よって、本論文は博士（工学）の学位論文に値するものと認める。

氏 名 Addy Wahyudie
 学位記番号 シ情 博甲第 425 号 (工学)
 学位授与の日付 平成 22 年 12 月 31 日
 学位論文題名 Robust Model Predictive Motion Control for Electromechanical Valves
 (電磁駆動弁運動制御のためのモデル予測制御のロバスト化)

論文調査委員

(主 査) 九州大学 教授 川邊 武俊
 (副 査) " " 和田 清
 " " " 村田 純一

論文内容の要旨

自動車の省燃費化や排気の低炭素化のために、各種の電気自動車やディーゼル機関の開発が鋭意進行中である。しかし、これら新動力源がガソリン機関に完全に代替するには、20 年から 30 年の期間を要すると予測されており、ガソリン機関にはさらなる省燃費化や高効率化が求められている。自動車用ガソリン機関の出力や効率化は吸排気弁の開閉タイミングに大きく依存する。従来のガソリン機関の吸排気弁は、クランクシャフトに連結されたカム機構に連動するため、運転条件によっては開閉のタイミングが最適とはなっていない。一方、電磁石で弁体を駆動する電磁駆動弁を吸排気弁に応用すれば、電磁石への通電を制御することで望ましいバルブ開閉タイミングが実現するので、機関の出力や効率が 15% から 20% 向上することが知られている。電磁駆動弁は、弁体に固定された鉄片を電磁石で吸着し駆動する方式である。そのため、1) 鉄片と電磁石とが衝突を起こしやすく、両者の衝突は激しい騒音を発生する。しかも衝突は、弁体を疲労させ変形させる原因ともなる。また、2) 弁体が開位置から閉位置、あるいは開位置から閉位置まで移動する時間（移動時間）は、機関回転数の上限を実用上十分である 6000 回転/分程度とするには、4 ミリ秒以内と、短くなくてはならない。そのため、弁体を移動させる間に、最大 3.5 m/秒程度の高速度まで加速させる必要があり、閉位置や開位置に到達した時点での弁体の運動速度（最終速度）は 0.15 m/秒以下に抑える制御が必要とされる。従来の研究では、漸近安定性に基づく制御法が用いられており、弁体の閉位置あるいは開位置を目標位置値と考え、目標位置と弁体の位置との差がある時定数で指数関数的に減少する制御法をとっていた。そのため、閉位置や開位置を目標位置として選

ぶと、理論的には、移動時間が無限大となってしまう、移動時間と最終速度とを同時に設計することが困難であり、上記の制約条件を両立させる実用的な制御系設計が困難であった。そのため、現状では電磁駆動弁の実用化は見送られている。

そこで、本研究では、

- 1) 従来の制御法は、漸近安定性に基づいて設計されていたことを根本的に見直し、弁体と鉄片からなる可動部分の運動軌道の設計問題を、最適制御問題として定式化した。その結果、実用上十分短い移動時間で弁体と電磁石との衝突速度を理論上零とする最適な運動軌道の設計とその軌道に対応する最適制御入力（この場合、可動部に与える駆動力に相当する）が導出可能であることを明らかにした。
- 2) 可動部の運動には時時刻々変化する摩擦力や外乱が影響する。そのため、外乱が発生する以前に生成された最適制御入力は、外乱発生時点では最適でなくなっており、新たに最適制御入力を導出しなおす必要がある。そのため、電磁駆動弁の場合には、0.1ミリ秒単位で最適制御入力を更新するモデル予測制御法を用いる必要がある。ところが、最適制御問題は2点境界値問題に帰着されるため、解くためには、多大な演算量をとまなう繰り返し計算が必要であり、ミリ秒以下で解くことは困難と考えられていた。そこで本研究では、可動部の運動は線形常微分方程式で記述できることを利用し、繰り返し計算を必要としない最適制御問題の高速解法を開発した。また、この高速解法は弁体の運動状態などにかかわらず、常に最適制御入力が演算可能であることを数学的に証明した。さらに、線形常微分方程式で動特性を表現できる制御対象に対し、2次形式の評価関数を設定すれば、一般的に適用可能となるように定式化した。
- 3) 最適制御問題の性質から、最適制御入力は時間関数としては不連続になることがある。不連続な制御入力は、実機においては、操作端の応答遅れのため発生不可能である。そこで、操作端の入力側に仮想的な積分器を挿入し、操作端に入力される制御入力を連続化した。また、積分器の挿入により長くなった移動時間を、最適制御問題のパラメータ（評価関数に現れる重み係数）を調整し短縮する方法を開発した。
- 4) 電磁駆動弁は実用された場合には大量生産されるため、可動部の共振周波数など機械的特性が個体間で様々でないと考えられる。また、弁体を受ける燃焼圧は予測が困難で変化が激しい。そこで、モデル予測制御系に、機械特性の不一致や燃焼圧の影響を推定し、補償する別の制御系（外乱オブザーバ）を組

み合わせ、機械的な特性や燃焼圧の変化の影響を受けにくいロバストな制御系を構成した。

- 5) 電磁駆動弁と同じ原理で動作する実験装置を試作し、開発した制御系の有効性を確認した。提案した制御系を用いれば、課題であった騒音の音圧が12 dB以上低くなることが実証された。また、提案する制御法は、特別な演算装置を用いずに一般的なマイクロプロセッサに実装できることを明らかにした。

以上要するに、本論文は従来の制御法では解決されていなかった、電磁駆動弁の可動部を十分短い移動時間で衝撃なく移動させる制御問題に一つの解を与えた。可動部の軌道設計を最適制御問題として定式化し、実用可能な滑らかな最適制御入力的高速計算法を与え、ロバスト性を強化したモデル予測制御法を開発し、実験でその実用性と有効性を確認した。

論文調査の要旨

自動車の省燃費・低炭素化のために、各種の電気自動車やディーゼル機関の開発が鋭意進行中である。しかし、これら新動力がガソリン機関に完全に代替するには、20年から30年の期間を要すると予測されており、ガソリン機関にもさらなる省燃費化や高効率化が求められている。自動車用ガソリン機関の出力や効率は吸排気弁の開閉タイミングに大きく依存する。従来のガソリン機関の吸排気弁は、クランクシャフトに連結されたカム機構に連動するため、運転条件によっては開閉のタイミングが最適とならない。一方、電磁石で弁体を駆動する電磁駆動弁を吸排気弁に応用すれば、電磁石への通電を制御することで望ましいバルブ開閉タイミングが実現するので、機関の出力や効率が15%から20%向上することが知られている。しかし、1) 電磁駆動弁は、弁体に固定された鉄片を電磁石で吸着し駆動する方式であるため、鉄片と電磁石とが衝突を起こしやすく、両者の衝突は激しい騒音を発生する。また、2) 弁体が開位置から閉位置、あるいは開位置から閉位置まで移動する時間（移動時間）は、機関回転数の上限を実用上十分である数千回転/分とするには、4ミリ秒以内と、短くなくてはならない。従来の制御法を用いる限り、上記の制約条件を満たすことは困難であり、電磁駆動弁の実用化は見送られていた。

そこで、本研究では、

- 1) 従来の制御法は、漸近安定性に基づいて設計されていたことを根本的に見直し、弁体と鉄片からなる可動部分の運動軌道の設計問題を、最適制御問題として定式化した。その結果、実用上十分短い移動時間で弁体と電磁石との衝突速度を理論上零とする最適な運動軌道の設計とその軌道に対応する最適制御入力（この場合、可動部に与える駆動力に相当する）の導出に成功した。

- 2) 可動部の運動には時事刻々変化する摩擦力や外乱が影響するため、初めに生成された最適制御入力を、その時点での可動部の運動状態に応じて0.1ミリ秒単位で更新するモデル予測制御法を用いる必要がある。最適制御問題は2点境界値問題に帰着されるため、解くためには繰り返し計算が必要であり、ミリ秒以下で解くことは困難と考えられていた。そこで、可動部の運動は線形常微分方程式で記述できることを利用した最適制御問題の高速解法を開発した。
- 3) 最適制御問題の性質から、最適制御入力は時間関数としては不連続になることがある。不連続な制御入力は、実機においては、操作端の応答遅れのため発生不可能である。そこで、操作端の入力側に仮想的な積分器を挿入し、操作端に入力される制御入力を連続化した。また、積分器の挿入により長くなった移動時間を、最適制御問題のパラメータを調整し短縮する方法を開発した。
- 4) 電磁駆動弁は実用された場合には大量生産されるため、可動部の共振周波数など機械的特性が個体間で様でないと考えられる。また、弁体が受ける燃焼圧は予測が困難で変化が激しい。そこで、モデル予測制御系に、機械特性の不一致や燃焼圧の影響を推定し、補償する別の制御系（外乱オブザーバ）を組み合わせ、機械的な特性や燃焼圧の変化の影響を受けにくいロバストな制御系を構成した。
- 5) 電磁駆動弁と同じ原理で動作する実験装置を試作し、開発した制御系の有効性を確認した。提案した制御系を用いれば、課題であった騒音の音圧が12dB以上低くなることが実証された。

以上要するに、本論文は従来の制御法では解決されていなかった、電磁駆動弁の可動部を十分短い移動時間で衝撃なく移動させる問題を解決するために、可動部の軌道設計を最適制御問題として定式化し、実用可能な滑らかな最適制御入力的高速計算法を与え、ロバスト性を強化したモデル予測制御法を開発し、実験でその効果を確認しており、制御工学に寄与するところが大きい。よって、本論文は博士（工学）の学位論文に値すると認める。
