

Si-SiO₂界面の遷移領域の熱処理効果

張, 依群

九州大学大学院システム情報科学府電子デバイス工学専攻 : 博士後期課程

菊竹, 陽

現富士通(株)

和田, 修一

現DDI(株)

仲重, 隆史

九州大学工学部電気工学科

他

<https://doi.org/10.15017/1498349>

出版情報 : 九州大学大学院システム情報科学紀要. 3 (1), pp.111-116, 1997-12-22. Faculty of Information Science and Electrical Engineering, Kyushu University

バージョン :

権利関係 :



Si-SiO₂界面の遷移領域の熱処理効果

張 依群*・菊竹 陽**・和田修一***・仲重隆史†・白 冬菊*・権丈 淳††・
佐道泰造††・中島 寛†††・手島 昇‡・森 紘‡・鶴島稔夫††

Annealing Effects on Transition Region at Si-SiO₂ Interface

Yi-Qun ZHANG, Akira KIKUTAKE, Shuichi WADA, Takashi NAKASHIGE, Dong-Ju BAI
Atsushi KENJO, Taizoh SADOH, Hiroshi NAKASHIMA, Noboru TESHIMA, Hiroshi MORI and
Toshio TSURUSHIMA

(Received December 22, 1997)

Abstract: Annealing effects on transition regions at the Si-SiO₂ interface for thin oxide films have been investigated. Thin oxide films with thickness less than 100Å were prepared by the following methods: (1) dry oxidation, (2) dry oxidation and subsequent annealing in an argon atmosphere, and (3) thinning of thick oxide films formed by dry oxidation. The values of barrier height for electrons at the Si-SiO₂ interface have been evaluated from Fowler-Nordheim plots. The values for the samples prepared by (2) and (3) were larger than that by (1). The increase of the barrier height is attributed to the decrease of transition regions induced by annealing or oxidation for long periods. XPS and growth rate measurements were also performed for ultra thin dioxide films formed at low temperature of 600 °C. The results show that the transition regions, containing suboxides, are formed in the initial stage of oxidation. On the basis of these observations, a model of the decrease of transition regions is proposed.

Keywords: Transition region, Thin silicon dioxide film, Annealing

1. はじめに

半導体集積回路の微細化, 高性能化が進み, 薄くかつ構造欠陥の極めて少ない酸化膜を形成することが必要となってきた. トネル酸化膜, 或いはゲート酸化膜に要求される特性としては, 1) 耐圧が高いこと, 2) リーク電流が小さいこと, 3) 界面準位密度が小さいこと, 4) 界面固定電荷密度が小さいことなどが挙げられる. 1) と 2) は膜質の完全性を要求し, 3) と 4) は界面構造の完全性を要求する.

一方, 酸化膜が薄くなるにつれ, 膜中の欠陥密度が増加している^{1),2)}. これは, 薄膜酸化膜の場合, Si-SiO₂界面に化学量論比からずれた組成の遷移領域に存在する酸化不完全なシリコン原子に起因するものと考えられる. この欠陥の増加は, リーク電流の増大, Si-SiO₂界面の障壁の高さの減少などをもたらす. 構造欠陥の少ない界面を形成するために, 遷移領域の幅を減少させることが重

要である.

遷移領域の幅を減少させる方法の一つとして, 高温熱処理を施す方法が考えられる. 熱処理によって, 酸化膜表面付近に存在する過剰酸素がSi-SiO₂界面方向へ拡散することにより, Si-SiO₂界面付近に存在する化学量論比からずれた組成の遷移領域の一部が, 化学量論比の組成となり, 遷移領域の幅が減少することが期待される.

本研究では, Si-SiO₂界面の遷移領域の幅を減少させることを目的として, 酸化膜を薄く成長させた後に熱処理する方法およびいったん厚くSiO₂を成長させ, これをエッチングにより薄膜化する方法を用いて, この遷移領域に及ぼす熱処理の効果を定量的に調べるとともに, 遷移領域の形成および熱処理による幅の変化の機構についても考察を試みた. また, 低温酸化熱処理により形成した極薄酸化膜試料のXPS測定および酸化膜厚測定より, 酸化初期過程で遷移領域が形成されることを明らかにした. ここでは, それらの結果について報告し, 熱処理による遷移領域減少機構のモデルを提案する.

2. 実験方法

実験手順を以下に示す.

(1) 試料の準備

CZ-n型, 面方位(100), 抵抗率8~12ΩcmのSiウエハを20mm×20mmのチップに切断し, 脱脂, NH₄OH煮沸+HFエッチング, HCl煮沸+HFエッチ

平成9年12月22日受付

* 電子デバイス工学専攻博士後期課程

** 現富士通(株)

*** 現DDI(株)

† 工学部電気工学科

†† 電子デバイス工学専攻

††† 先端科学技術共同研究センター

‡ 工学部電気情報工学科

ングの順に洗浄を行い、表面を清浄化した試料を準備した。

(2) 熱酸化

洗浄した試料を酸化炉に入れ、900°Cで500cc/minの酸素ガスを流しながら乾燥熱酸化を行った。酸化膜の厚さに応じて、11分30秒~60分の範囲で酸化時間を設定した。

(3) 熱処理

熱酸化に使用した電気炉を用い、Ar雰囲気中（流量500cc/min）で熱処理を行った。熱処理温度は700°Cから1000°Cまで変化させた。

(4) エッチング

BHF（HF：NaF：H₂O=5cc：8g：16cc）：H₂O=1：40の希釈溶液を作っておく。いったん厚く（膜厚約200Å）SiO₂を成長させたウェハをこの溶液に浸し、100Å程度の厚さまで、エッチングを行い、薄いトンネル酸化膜を形成した。

(5) Al蒸着

電気的特性を調べるために、ウェハの表面を直径0.4mm、間隔2.0mmの穴を開けたアルミマスクで覆い、Alを蒸着し、電極を形成した。

形成された酸化膜の厚さは、エリプソメータを用いて測定した。

4章における低温形成酸化膜のXPS測定および酸化速度測定には、600°Cで500cc/minの酸素ガスを流しながら乾燥熱酸化を施した試料を用いた。

3. 実験結果と考察

3.1 障壁高さの熱処理時間依存性

酸化膜中に強電界が印加されている場合には、トンネル効果により、シリコンから酸化膜へキャリアが注入される。十分大きな電界（ $E \geq 5 \times 10^6$ V/cm）が印加されると、シリコンの伝導帯の下端から、酸化膜の伝導帯までの距離が小さくなり、三角形の障壁中をトンネル電流が流れる。これがFowler-Nordheimトンネル電流であり、 m^* を有効質量、 ϕ を障壁の高さとして、

$$J = \frac{q^3 E^2}{8\pi h q \phi m^*} \exp\left\{-\frac{4(2m^*)^{1/2}(q\phi)^{3/2}}{3h q E}\right\} \quad (1)$$

と表される³⁾。また、電界 E を印加時の障壁高さ ϕ には、鏡像力による障壁低下が生じ、電界を印加する前の障壁高さを ϕ_0 とすると、次のように表される⁴⁾。

$$\begin{aligned} \phi &= \phi_0 - \sqrt{\frac{qE}{4\pi\epsilon_0\epsilon_s}} \\ &= 3.25 - 1.92 \times 10^{-4} \sqrt{E} \quad (\text{eV}) \end{aligned} \quad (2)$$

ここで、電界の単位は (V/cm) である。

Fowler-Nordheimトンネル電流は電界依存性が急峻であり、不揮発性メモリの書き込み消去過程などに用いら

Table-1 Annealing time and barrier height.

annealing time (min)	barrier height (eV)
0	2.58
5	2.64
10	2.77
15	2.79
20	2.69
30	2.81
60	2.83

れる。小さな電界に対しては電流は流れないため、フローティングゲート中の電荷の維持が可能だからである。

本実験では、酸化温度900°Cで11分30秒間酸化した酸化膜（膜厚約80Å）に対し、Ar雰囲気中、900°Cで0~60分間の熱処理を行った試料を用いて、Si-SiO₂界面の障壁の高さの熱処理時間依存性を調べた。

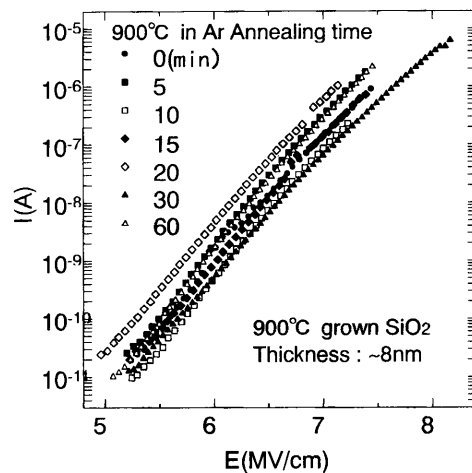


Fig.1 I-E curves for samples annealed at 900°C for various periods.

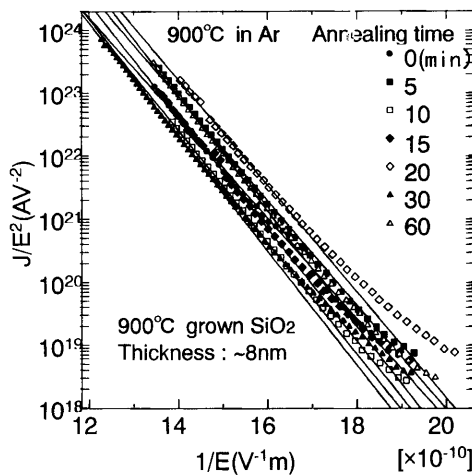


Fig.2 F-N plots for samples annealed at 900°C for various periods.

Table-2 Annealing temperature and barrier height.

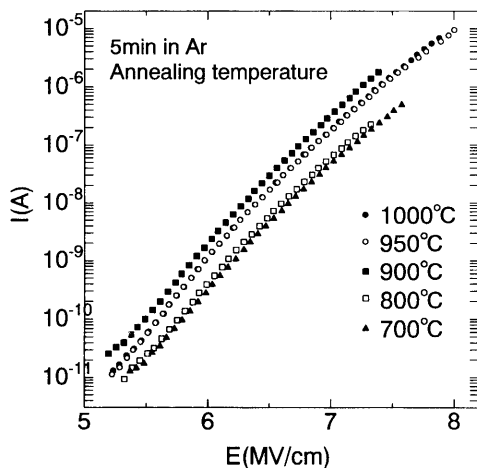
annealing temperature (°C)	barrier height (eV)
1000	2.70
950	2.70
900	2.64
800	2.63
700	2.64

熱処理時間を0, 5, 10, 15, 20, 30, 60分と変化させたときの試料のトンネル電流の印加電界強度依存性 (I - E 特性)をFig. 1に示す。Fig. 1より、測定された I - E 特性曲線には、1桁程度のばらつきがあり、明確な熱処理時間依存性はみられない。そこで、Fowler-Nordheimプロットより障壁の高さを見積もり、障壁の高さの熱処理時間依存性を調べた。Fowler-Nordheimトンネル電流は高電界領域において観測できるので、高電界領域においてフィッティングを行ったFowler-NordheimプロットをFig. 2に示す。また、式 (1) を用いて、このプロットの傾きから算定されたSi-SiO₂界面の障壁の高さをTable-1に示す。これより、熱処理時間が長くなるほど、障壁の高さが増大することがわかる。これは、熱処理を施すことにより、Si-SiO₂界面近傍の遷移領域の幅が減少したためこの遷移領域に存在する欠陥の影響が緩和され、同じ電界でも流れる電流が減少したためであると考えられる。

しかし、熱処理時間が長くなるにつれて、その変化の割合が小さくなっている。この現象については、5章において考察する。

3.2 障壁高さの熱処理温度依存性

3.1節と同じ条件で形成した試料を用いて、熱処理時

**Fig.3** I - E curves for samples annealed at a temperature between 700 and 1000 °C for 5 min.

間を5分に固定し、熱処理温度を700, 800, 900, 950, 1000°Cと変化させたときの試料の I - E 特性をFig. 3に、Fowler-NordheimプロットをFig. 4にそれぞれ示す。また、このプロットの傾きから算定されたSi-SiO₂界面の障壁の高さをTable-2に示す。これらの結果から、900°C以上の高い温度の熱処理では、障壁の高さの増大がみられるが、700°Cから900°Cの温度範囲では、障壁高さの変化はほとんどみられないことがわかる。これより、酸化温度より高い温度での熱処理が、遷移領域を減少させるのに効果的と考えられる。

3.3 エッチングにより薄膜化した酸化膜の障壁高さの向上

酸化温度900°Cで、いったん厚くSiO₂を成長させ、これをエッチングにより薄膜化すると、熱処理後の特性と同様の特性が得られる可能性があると考え、実験を行った。

Table-3に酸化温度、酸化時間、エッチング時間と膜

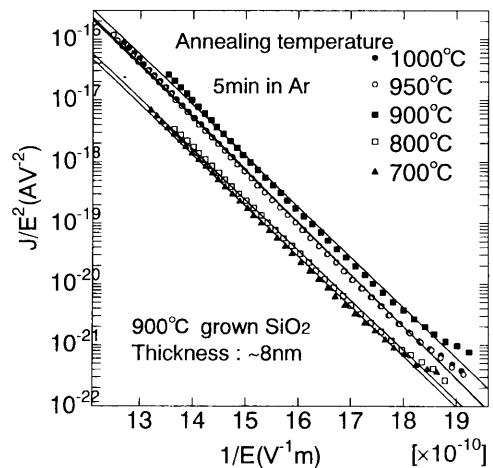
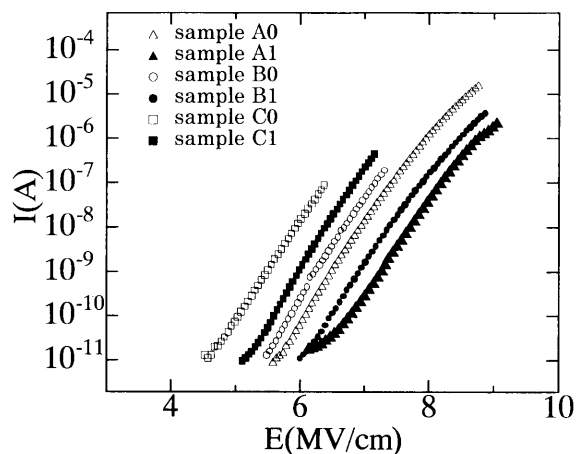
**Fig.4** F-N plots for samples annealed at a temperature between 700 and 1000 °C for 5 min.**Fig.5** I - E curves for samples prepared by thinning.

Table-3 Oxidation time, etching time, film thickness, and barrier height.

sample No.	oxidation time (min)	etching time (sec)	film thickness (Å)	barrier height (eV)
A0	33	0	127.2	2.99
A1	60	50	119.4	3.09
B0	23	0	108.9	2.85
B1	60	75	106.9	2.98
C0	15	0	85.4	2.32
C1	60	105	82.1	2.73

厚の関係を示す。また、**Table-3**の試料の*I-E*特性及び Fowler-Nordheimプロットをそれぞれ**Fig. 5**と**Fig. 6**に、算定されたSi-SiO₂界面の障壁の高さを**Table-3**に示す。これより、酸化後にエッチングを施し、薄膜化した酸化膜の方が、初めから薄く成長させた酸化膜より*I-E*特性が高電界側にシフトすること、及びSi-SiO₂界面の障壁の高さが大きいことが分かる。これは、長時間酸化が行われたため、熱処理と同様な遷移領域の減少が並行して進行したためと考えられる。

4. 低温形成酸化膜のSi-SiO₂ 界面遷移領域

4.1 Si-SiO₂ 界面のXPS測定

前章で、Si-SiO₂界面におけるキャリアに対する障壁高さが界面近傍に存在する遷移領域の幅と密接な相関があることを指摘した。ここでは、遷移領域が顕著に観測されると予想され、低温で酸化熱処理を施した試料を用い、遷移領域の形成を調べた。

600°Cで60分間の酸化処理を施し、18.1Åの酸化膜を形成した試料のXPS測定の結果を**Fig. 7**に示す。この測定には、励起X線源としてMgのK_αを用い、光電子検出角度は試料の垂線方向に対して60度に設定した。

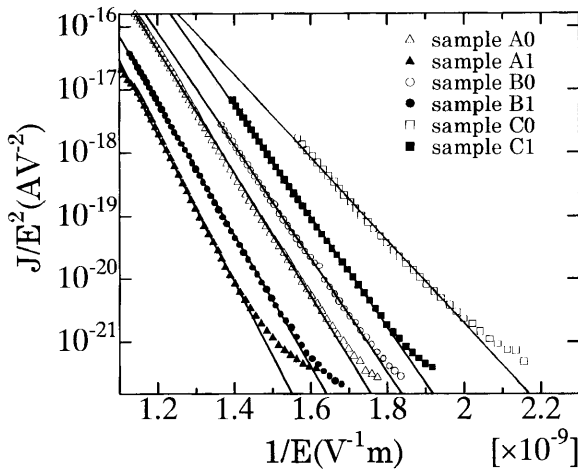


Fig.6 F-N plots for samples prepared by thinning.

Figure. 7中の実線は実験データ、破線は波形分離により求められた種々の価数のSiに対応する信号成分、一点鎖線はすべての信号成分の和を示す。図中には、結合エネルギー100 eV および 104 eV 付近に、Si⁰(バルクSi) および Si⁴⁺ (SiO₂) の 2p 軌道からの電子放出に起因する顕著なピークが観測されるとともに、この2つのピーク間に、Si⁺, Si²⁺, Si³⁺に対応する信号成分が存在することがわかる。Si⁺, Si²⁺, Si³⁺は、酸化の不完全なSi原子であり、サブオキサイドが多量に存在するSi-SiO₂界面の遷移領域を構成していると考えられる。

4.2 酸化膜形成速度

酸化熱処理の初期段階で遷移領域が形成されている可能性があるが、通常行われる高温での酸化熱処理では遷

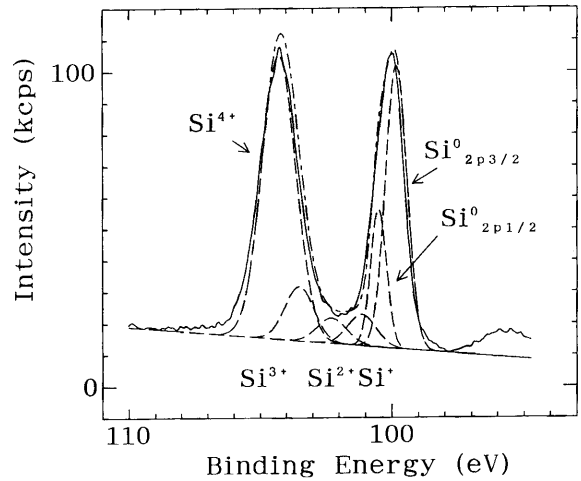


Fig.7 Si 2p core-level spectra. The solid, broken, and dotted lines represent the experimental data, evaluated components, and the total of all components, respectively. The oxidation was performed at 600 °C for 60 min. The angle between the sample normal and the axis of the entrance of the electron energy analyzer was 60 °.

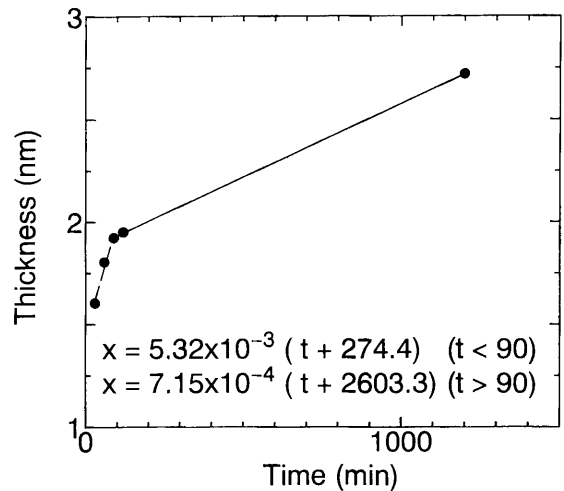


Fig.8 Time dependence of oxide thickness. The oxidation was performed at 600 °C in dry O₂.

移領域の成長がごく短い時間に終了してしまうため、遷移領域の形成過程を観測しにくい。ここでは、600 °C の低温で酸化熱処理を施し、遷移領域の形成過程を観測することを試みた。

600 °C の乾燥熱酸化における酸化膜形成量の酸化時間依存性をFig. 8に示す。図中の実線は、酸化時間90分以上のデータを最小二乗法でフィッティングした結果で、この領域の酸化膜形成速度は 7.15×10^{-3} Å/min と求められる。この形成速度は、酸化膜成長の線形領域における形成速度(B/A)に対応すると考えられ、Fig. 9に示すように、高温における乾燥熱酸化の線形領域の形成速度の温度依存性と良い一致を示す。

一方、Fig. 8中の破線は、酸化時間90分以下のデータを最小二乗法でフィッティングした結果で、酸化時間90分以下の領域の酸化膜形成速度は、 5.32×10^{-2} Å/min と求められる。この形成速度は、線形領域の形成速度 7.15×10^{-3} Å/min よりも大きい。遷移領域の形成に必要な

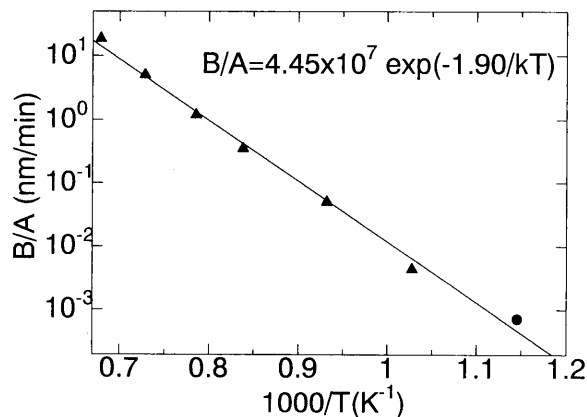


Fig.9 Arrhenius plots of linear rate constant of oxidation. The circle and triangles show the present data and the reported⁴⁾ values, respectively.

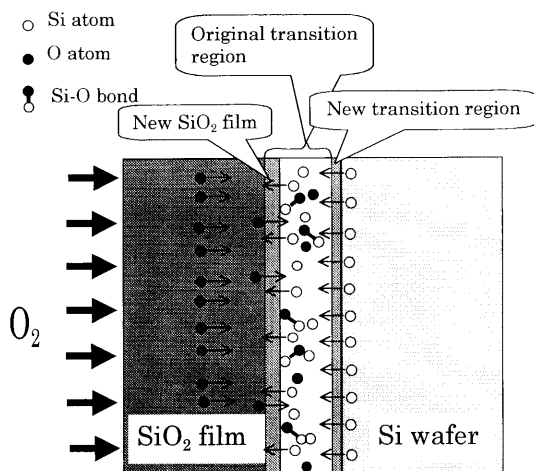


Fig.10 Model of decrease of transition regions.

なエネルギーは、完全酸化膜の形成に必要なエネルギーよりも小さいと考えられるため、ここで求められた形成速度 5.32×10^{-2} Å/min は、遷移領域の形成速度に相当すると考えられる。以上より、酸化の初期段階に遷移領域が形成されると結論できる。

5. 遷移領域減少機構のモデル

これまで述べた実験結果を分析し、Fig. 10のような、熱処理による遷移領域減少のモデルを提案する。

このモデルでは、4章の実験結果にもとづき、酸化初期には、シリコン表面にSi、O及びSiOが混合する遷移領域が形成され、ある厚さの遷移領域ができてから、SiO₂膜が形成されはじめると考えている。

遷移領域はSiO₂ほど緻密でないので、Siはウェハ内部からこの遷移領域中に拡散し得るものと考えられる。これにより、遷移領域中に密度の高いSi原子が存在することになるとともに、遷移領域とSiウェハ界面に新たな遷移領域が形成される。SiO₂形成反応は主に酸化膜と遷移領域の界面付近で進行するものと考えられる。SiO₂形成は、主として遷移領域のSiを消費することにより進行するので、SiO₂形成反応によって遷移領域の幅が減少する。Siが酸化されSiO₂を形成すると、Si原子1個あたりが占める体積は増大するので、SiO₂形成反応による遷移領域幅の減少速度 (R^-) はSiのウェハからの拡散による遷移領域幅の増加速度 (R^+) より大きいと考えられる。したがって、酸化時間あるいは酸化後の熱処理時間が長くなると、 $R^- > R^+$ のため、遷移領域の幅が減少する。

Ar雰囲気中の熱処理の場合には、その初期に酸化膜表面付近に存在する過剰酸素が遷移領域-SiO₂界面へ拡散して、遷移領域中の酸化の不完全なSi原子と結合し、SiO₂を形成する。この反応により遷移領域の幅は減少する。しかし、酸化膜表面の過剰酸素の量が限られているため、熱処理時間が長くなるにつれ、遷移領域に供給される酸素の量が少なくなり、遷移領域の幅の減少の割合が小さくなる。したがって、熱処理より、薄膜化する方法のほうが界面構造のよい酸化膜を形成しやすいと考えられる。

6. ま と め

構造欠陥の少ない界面を有するシリコン酸化膜を形成するため、欠陥密度に関連する遷移領域の熱処理効果を調べた。主要な結果は次のとおりである。

- (1) 遷移領域は酸化の初期段階で形成される。
- (2) Ar中の熱処理では、熱処理時間が長いほど遷移領域の幅が減少するが、処理時間長くなるにつれて、その変化の割合が小さくなる。
- (3) 酸化温度より高い温度での熱処理が、遷移領域を減少させる効果が大い。

- (4) 直接薄く成長させた酸化膜に比べ、酸化後にエッチングにより薄膜化した酸化膜の方が遷移領域の幅は小さい。これは、熱処理と同様な遷移領域の減少が酸化と同時に進行したためと考えられる。
- (5) Si原子は遷移領域を通過して、 SiO_2 -遷移領域界面付近で酸素と反応し、酸化膜が成長する。この際、Si-遷移領域界面では新たな遷移領域が形成され、 SiO_2 -遷移領域界面では酸化による遷移領域の減少が進行する。酸化による遷移領域の減少速度の方が大きいため、酸化時間および熱処理時間の増加につれて遷移領域は減少する。

謝 辞

酸化膜の膜厚測定、電気特性測定、XPS測定は、それぞれベンチャービジネスラボラトリー、先端科学技術共

同研究センター、中央分析センターで行ったことを記し、謝意を表す。

参 考 文 献

- 1) C. M. Osburn and D. W. Ormond, J. Electrochem. Soc., vol.119, p.597, 1972.
- 2) D. Baglee, A. K. Zakzouk, W. Eccleston, and R. A. Stuart, Solid-State Electron., vol.21, p.763, 1978.
- 3) R. H. Fowler and L. Nordheim, Proc. Roy. Soc., vol.119, p.17, 1928.
- 4) M. Lenzlinger and E. H. Snow, J. Appl. Phys., vol.40, p.278, 1969.
- 5) B. E. Deal and A. S. Grove, J. Appl. Phys., vol.36, p.3770, 1965.

