九州大学学術情報リポジトリ
Kyushu University Institutional Repository

システムLSI設計教育先端事例の海外調査報告 ： システムLSI 設計人材養成実践プログラムQUBE

築添, 明
九州大学システムLSI 研究センター

林田, 隆則
九州大学システムLSI 研究センター

安浦, 寛人
九州大学システムLSI 研究センター

久住, 憲嗣
九州大学システムLSI 研究センター

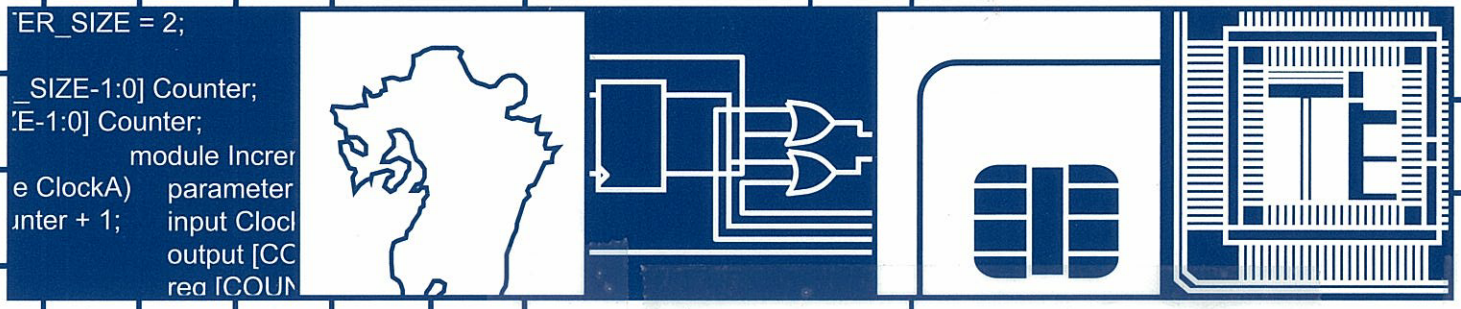
他

https://doi.org/10.15017/2993

出版情報：SLRC Discussion Paper Series. 2 (1), pp.1-55, 2005-12. 九州大学システムLSI 研究センター (SLRC)
バージョン：
権利関係：

Vol.2, No.1, Dec. 2005

SLRC Discussion Paper Series



■システム LSI 設計教育先端事例の海外調査報告

システム LSI 設計人材養成実践プログラム QUBE

Q-shu University hardware/software Borderless system design Education program

築添　明 、林田 隆則、安浦 寛人
久住 憲嗣、井上 弘士、福田　晃

System LSI Research Center
Kyushu University

SLRC Discussion Paper Series, Vol.2, No.1, Dec. 2005
System LSI Research Center, Kyushu University (SLRC), Japan

システム LSI 設計教育先端事例の海外調査報告

システム LSI 設計人材養成実践プログラム QUBE

Q-shu University hardware/software Borderless system design Education program

2005 年 12 月

九州大学システム LSI 研究センター
築添　明、林田 隆則、安浦 寛人、久住 憲嗣、井上 弘士、福田　晃

〔 要　約 〕

本稿では、QUBE プロジェクトで実施した、システム LSI 設計教育についての海外の先端事例調査結果を報告する。調査の目的は、QUBE の活動方針、カリキュラム策定、教材開発手法などを広い視野で方向付けていくことである。調査対象は、フランス、ドイツ、ベルギーの欧州 3 カ国と台湾、韓国の東アジア 2 カ国の大学・研究機関、および米国の組込みシステム教育関連の国際会議とした。本調査では、国の戦略的支援でシステム LSI 設計教育が有効に働いているという海外の状況を、現場で確認することができた。さらに、国の支援の有効活用と日本国内の教育者間の連携、そして海外との継続的な交流の重要性を体感できたことは、極めて有意義な成果であった。

キーワード：システム LSI、SoC、設計教育、教材開発

目　次

１．はじめに ･･･ 2
２．欧州調査報告 ･･･ 3
　２．１　フランス・TIMA 視察報告 ･････････････････････････ 4
　２．２　フランス・LETI 視察報告 ･････････････････････････ 10
　２．３　ドイツ・ブラウンシュバイク工科大学視察報告 ･････ 13
　２．４　ベルギー・IMEC 視察報告 ･････････････････････････ 21
　２．５　ベルギー・ルーベンカトリック大学視察報告 ････････ 27
３．台湾調査報告 ･･･ 29
　３．１　CIC 視察報告 ･････････････････････････････････････ 30
　３．２　VLSI コンソーシアムワークショップ報告 ･････････ 32
　３．３　ITRI 視察報告 ･････････････････････････････････････ 45
４．韓国調査報告 ･･･ 48
　４．１　ソウル国立大学視察報告 ･･････････････････････････ 48
５．米国学会調査報告 ･････････････････････････････････････ 51
　５．１　WESE2005 調査報告 ･････････････････････････････ 51
６．おわりに ･･･ 55

１．はじめに

文部科学省の科学技術振興調整費による九州大学への委託業務として、九州大学システム LSI 設計人材養成実践プログラム（QUBE：Q-shu University hardware/software Borderless system design Education program）を、システム LSI 研究センターにおいて 2005 年 7 月より 5 年間の予定で開始した。

QUBE の目的は、電子情報系企業におけるシステム LSI 設計分野の中堅、ベテランの技術者及び研究者を対象に、ハードウェアや組込みソフトウェアの垣根を越え、先端技術や製品市場に対する広い視野を持つシステム LSI 設計者を養成することである。この目的を達成するためには、システム LSI 設計教育の先行事例を調査することが必須と考え、教育を行っている現地に赴き、現場の教育者、研究者とディスカッションし研究関連施設を視察した。

本報告書では、QUBE プロジェクト着手時調査として実施した、海外の先端的教育事例の調査結果について報告する。調査先としては、欧州、米国、台湾、韓国を選択した。欧州、米国は以前から先進的なシステム LSI 設計教育を行っているためであり、また、台湾、韓国はシステム LSI 設計教育に多大な投資を行い急速に成長を遂げているためである。

２．欧州調査報告

2005 年 9 月 1０日より、9 月 18 日までの 9 日間、欧州におけるシステム LSI／SoC 設計教育・研究の現場を実際に見て、現場の教育者、研究者と討論を行うため、フランス、ドイツ、ベルギーの大学および研究機関に赴き視察を行った。

視察に赴いたのは以下の 3 名である。

安浦 寛人　教授　九州大学システム LSI 研究センター センター長
築添　明　教授　九州大学システム LSI 研究センター QUBE 専任
林田 隆則　助手　九州大学システム LSI 研究センター QUBE 専任

全体のスケジュールは以下のとおり。

9 月 10 日	日本出国、フランス入国
9 月 11 日	移動日（フランス国内）
9 月 12 日	TIMA、LETI 視察（フランス）
9 月 13 日	移動日（フランス→ドイツ）
9 月 14 日	ブラウンシュバイク工科大学視察（ドイツ）
9 月 15 日	移動日（ドイツ→ベルギー）
9 月 16 日	ルーベンカトリック大学、IMEC 視察（ベルギー）
9 月 17 日	ベルギー出国
9 月 18 日	日本入国

２．１　フランス・TIMA 視察報告

基本事項

訪問機関名	TIMA（Techniques of Informatics and Microelectronics for Computer Architecture）： 46, avenue Félix Viallet 38031 GRENOBLE Cedex France
日　時	2005 年 9 月 12 日　9:00～14:30
訪問先対応者	Professor Ahmed JERRAYA Professor Bernard COURTOIS Assistant Professor Lobna KRIAA Professor Nacer ZERGAINOH Professor Régis LEVEUGLE Professor Frédéric PETROT

プログラム

9:00	Introduction	
9:10	Education of System LSI Design Engineers in Silicon Sea-Belt Fukuoka	Hiroto Yasuura
	今回の調査に関する背景と調査内容および QUBE の概要を説明。	
10:00	Presentation of TIMA Laboratory and CMP as SoC Fabrication facility	Bernard COURTOIS
	TIMA の活動、位置づけおよび CMP の概要についての説明。	
11:00	SoC Research at TIMA The System level Synthesis Group	Ahmed JERRAYA
	HW/SW コデザインに関する TIMA の研究及び教育の概要の説明。	
11:40	Embedded System courses	Lobna KRIAA
	計算機科学専攻の大学院生を対象としたコースの紹介。	
11:55	Design Methodology for SoC Courses	Nacer ZERGAINOH
	電気電子科学専攻の大学院生を対象としたコースの紹介。	
Lunch Break		
13:00	SoC Teaching in Grenoble	Régis LEVEUGLE Frédéric PETROT
	SoC に関する講座、研究体制の紹介。	
14:00	見学	
	実験施設、LSI テスター、計算機科学コース用設計実習教材の見学。	

内　容

＊ 大学、地域、国の背景や歴史、教育研究体制

- CMP を含めて 150 人のスタッフ
- 大学からの技術移転：2M ユーロ／年　規模
- 多数のスピンオフ企業：
- CMP：LSI 設計試作サービス
  - 1981 年設立、60 カ国、650 の研究機関と協力
  - デザインキット、CAD も提供
  - 最初は NMOS の試作サービスとして立ち上げ、その後 CMOS の試作も可能となり、2004 年には STM/90nm の試作サービスも(TIMA-03)
  - austriamicrosystems、STMicroerectronics、OMMIC のファブを利用可
  - ウエハをシェアすることによるリスク分散とコスト削減
  - ARM コアも利用可能

＊ システム設計分野の教育や研究の背景

- 6 大テーマを掲げ、各テーマリーダの教授を中心に研究を進めている。
  - Concurrent Integrated Systems, M. RENAUDIN
    - 非同期設計手法と非同期設計に対応した EDA ツールに関する研究
    - アプリケーションドメイン：低ノイズ設計、GALS、暗号化プロセッサ
  - System Level Synthesis, A. JERRAYA
    - SoC 設計手法の研究
    - SoC アーキテクチャ、HW/SW インタフェース、コンポーネントベース設計に関するモデリング手法
    - OS 自動生成システムの開発
    - 産業と連携して研究成果の実証
  - MiCro & Nano Systems , S. BASROUR & B. COURTOIS
  - Reliable Mixed-signal Systems, S. MIR
    - Analog Mixed-Signal SoC のテスト手法に関する研究
    - AMS 設計手法／テストツールに関する研究
  - QuaLiFication of Circuits, R. VELAZCO
    - フォールトトレラントな SW/HW 設計手法に関する研究
  - Verification and Modeling of Digital Systems, D. BORRIONE
    - SoC の Specification と検証／形式的検証手法の研究

＊ 研究における体制、これまでの成果、今後の方針など

- Ph.D.以上のスタッフは 25 名、500K ユーロ／年以上の委託研究
- これまでの研究プロジェクトと成果
  - 1983 年～1998 年の間は High-Level Syntheses の研究
  - 1993 年～2001 年の間は System Level Design の研究
  - 1998 年～2001 年の間は Multiprocessor SoC の研究
  - 2001 年～2004 年の間に 14 人の Ph.D.、60 の Publication、5 冊の本
- 進行中の Ph.D.テーマ
  - モデリング／検証に関するテーマ：4
  - HW-SW インタフェース設計に関するテーマ：4
  - アプリケーションとアーキテクチャに関するテーマ：4
  - 他の設計環境との連携に関するテーマ：2
- 設計のレベルを 5 段階の抽象度に階層化し、その各抽象化レベルから設計自動化を行うツールの開発を行っている
- CMP を中心とした産業と大学の連携

＊ 講座の概要

- Embedded Systems コース
  - マスターコース 1 年生向けの講義
  - 2002 年度 17 人、2003 年度 20 人、2004 年度 30 人が受講(うち 80%が修了)
  - 講義が 15 時間(3 時間 x5 コース)、実習が 15 時間(3～4 時間 x5 コース)、修了試験が 1.5 時間
  - 講義内容：Soc 設計の基礎、SoC の仕様設計とモデリング、SoC のアーキテクチャ、SoC の検証、SoC 設計ツール
  - SoC 設計の基礎では、SoC のデザインフローについてその全体像を学ぶ（TIMA-04、スライド 6）
  - SoC のモデリングでは、抽象化のレベルに応じたモデリング手法を学ぶ。
  - SoC のアーキテクチャでは、HW や SW のコンポーネントに加え、通信に関するコンポーネントについて詳しく学ぶ。通信コンポーネントのアーキテクチャ、通信モデル、実装の方法や通信の制御に関して学ぶ。
  - SoC の検証では、HW-SW コシミュレーションの手法について学ぶ。オリジナルのツールを用いてコシミュレーション環境の自動生成を体験する。
  - 実習では、文字列検索アプリケーションをターゲットアプリにして仕様設計～コシミュレーションまでを行う。そこで ROSES という OS 自動生成ツールを用いた実習も行う。

- Design Methodology for SoCs コース
  - 2 時間の講義 x7 回と 4 時間の Lab 実習 x3 回、さらに 60 時間程度のプロジェクト実習を行う
  - MultiProcessor SoC における HW/SW の並行設計に関する基礎を学ぶコース
  - SoC の設計コンセプト、設計手法、設計言語の SystemC、SoC の一般的な設計フローを学び、ケーススタディで仕様から RTL までを一通り学ぶ。

＊ TIMA は、複数の組織(UJF、INPG、CNRS)の共同設立による研究組織である。また、ヨーロッパの工学系大学の教育改革（２年の基礎教育と 3 年の専門教育で Diploma を与える方式から 3 年の学部と 2 年の修士課程による Master 方式への変換）を進めている。これは、ドイツやベルギーでも同じである。2002 年より移行を開始している。

＊ TIMA の概要を Croutois 教授が説明した。大学での研究成果を民間へ技術移転する為の活動を TIMA が行っている。この為に、研究専任職の教授（Croutois 教授や Jerraya 教授がこれにあたる）を置き、研究、海外も含めた研究ネットワークの形成やプロジェクト作り、企業との共同研究、産業界への技術移転を進めている。活動の為に年間 200 万ユーロを使っている。

＊ すでに５つのスピンオフ企業も出しており、これらのスピンオフによる技術移転や、大手企業（ST マイクロンやフランステレコム）への技術移転が中心になっている。

＊ 教育は、TIMA の研究専任職以外の教授が INPG や UJF の教授を兼任し、講義を通して行っている。HW/SW コデザインとシステム設計に関する講義は、Jerraya 教授のグループを中心とした研究グループの成果をベースにして、UJF の計算機科学コースと INPG の電気電子工学コースの２つに対して行っている。詳細を Jerraya 教授と実際に担当する Lobna Kriaa 助教授、Nacer Zergainoh 助教授が紹介した。

＊ コースの基本的な考え方は、Jerraya 教授のグループの研究成果を中心に構築されており、HW と SW のインタフェースの合成が中心課題である。

＊ Jerraya 教授のグループは、すでに 14 名の Ph.D.を出しており、現在も 16 名が Ph.D.を目指している。Ph.D.コースの学生は職員に準じた扱いで、研究の戦力と見なされている。学生というよりは日本の助手に近い。留学生も多い。

＊ スウェーデン、中国、フランスの協力によるゴールデントライアングル計画の紹介もあった。

＊ CMP は米国の MOSIS に先んじて、1980 年代の初頭から活動を開始している。政府や TIMA から一切の援助をもらわずに独立採算の組織として運営している。この為に、国内サービスへの限定や教育・研究への限定などの制約を受けないでチップサービスを実行している。企業の商品の試作や少量生産も可能である。実質的に ST マイクロンと試作用ウエハの面積のシェアを行って、コストの削減を図っている。17 名の専属スタ

ッフを雇用してサービスを行っている。ARM の教育キット（$900）の 0.12μm 向けサポートなどを供給している。90nm もカナダの CMC など世界中に供給している。日本では東北大などが積極利用している。

感想とまとめ

＊ CMP が独立採算でチップ試作サービスを行っていることは注目に値する。ST マイクロンとの共同戦略で、試作のためのリスクを分散してマスクを分割する手法は、日本でも考えるに値する。政府の資金が入っていないことで海外の試作も自由に受注でき、規模の拡大が図れる。世界戦略を常に意識した Courtois 教授の方針は、長年の努力とともに高く評価できる。

＊ 日本の鎖国主義に対し、フランスは常に世界戦略を視野に入れている。世界中の大学や企業に試作サービスを提供するという発想は、米国の覇権主義に対抗するフランスの姿勢を表しているように見える。

＊ 研究の成果とその技術移転としての教育への反映という図式が明確に打ち出されており、教えるべき体系を研究成果から作る姿勢が強い。どちらかというと大学側が主導して内容を決める形で、研究主導の感は否めない。産業界側の実問題の取り込みとその対策を教育の中に反映する姿勢は強いとは言えない。

＊ CMP は商業ユースも含めて利用可能で、大学縛りの VDEC よりも広いサービスを可能にしている。ウエハを STM とシェアすることによるリスク共有とコスト削減の両立はうまくできたシステムであると感じた。

＊ コシミュレーション環境自動生成ツールは非常によくできており、make することで XML ベースの表示用ファイルを生成し、オリジナルのビューアーで階層をたどっていきながら設計を確認できるなど非常に細かく作られていた。また、設計の段階に応じて抽象化度が異なるところにも対応できており、どのモジュールがどの抽象度で、かつ HW/SW でどうマッピングされているか、それらのモジュールの通信がどうなっているかなどを GUI で追いかけながら確認できるシステムはとても完成度が高い。しかし、完成度が高くなり、自動生成の部分が増えてユーザのやることが少なくなるほど、学生が内容を正しく理解できていなければ実習をやっても学生は自分が今何をやっているのかわからなくなる可能性が高まるため注意が必要である。

QUBE へのフィードバック

＊ QUBE においても、システム LSI 設計コースについて、基本的な思想、これまでの設計と今後の設計の違いの指摘、その違いに対応する為の方針を明確にする必要がある。Jerraya 教授のスライドにある主張は、一つの考え方として参考とするに値する。我々

もこれまでの研究成果を活かした形で方針を１年以内に確立することが必須である。

＊ CMP は QUBE でも利用可能である。特に ARM946 が利用できることは魅力である。VDEC にこだわらずに検討して良いと思う。

＊ 見学した研究室の作りでは、複数人で開発実習をする SLD コースの機材レイアウトや必要な機材などで参考になる。オシロスコープ、ロジックアナライザ、シグナルジェネレータなどはコースの内容に応じて準備すべきと考える。特にボード実習である場合、ボード上の信号が観測できる環境を何かしら準備する必要がある。

参考資料

TIMA-01：Agenda (01_Agenda-Kyu-TIMA.ppt)

TIMA-02：Techniques of Informatics and Microelectronics for computer Architecture (02_TIMA PRESENT GENER.ppt)

TIMA-03：The CMP Service(03_cmp_v-courte_aout-05.PPT)

TIMA-03-app.1： “Circuits Multi-Projects® (Multi-Project Circuits)”、CMP パンフレット（紙媒体）

TIMA-03-app.2： “CMP Press Release : CMP ships the first CMOS 90nm circuits to Berkeley and ETH Zurich”, April 2005（紙媒体）

TIMA-03-app.3： “ESSDERC-ESSCIRC 2005 : List of the exhibited Circuits”, September, 12-16、2005 年に開催された ESSDERC-ESSCIRC でのポスター展示内容一覧（紙媒体）

TIMA-04：SoC Research in TIMA The System Level Synthesis Group (04_SoC_TIMA.ppt)

TIMA-04-app.：Prof. Nacer-Eddine Zergainoh, Ph.D. “Concurrent Hardware-Software Design for Multi-processor system-on-chip”, TIMA Laboratory、Training Course Text（紙媒体：Chapter 1（スライド 53 枚）, Chapter 2（スライド 63 枚）, Chapter 3（スライド 154 枚）, Chapter 4-6 は無し）

TIMA-05：Embedded systems courses (05_Embedded_systems_courses_lobna.ppt)

TIMA-06：Design Methodology for SoCs Courses (06_SoC_Zergainoh.ppt)

２．２　フランス・LETI 視察報告

基本事項

訪問機関名	LETI（Laboratoire d'electronique et de technologie de l'information Commissariat a l'Energie Atomique）： 17, rue des Martyrs - F - 38054 Grenoble Cedex 9, France
日　時	2005 年 9 月 12 日　15:20～17:00
訪問先対応者	Herve Fanet(Scientific Cooperation) David Holden(Strategic Manager)

プログラム

15:20	Introduction	
15:30	Education of System LSI Design Engineers in Silicon Sea-Belt Fukuoka	Hiroto Yasuura
15:50	Minatec & Leti	David Holder
	Minatec と Leti の組織概要と活動内容の紹介	
16:20	無題(Leti の研究内容紹介)	Herve Fanet
	Leti における研究活動の紹介	

内　容

＊ Leti(Laboratoire d'electronique et de technologie de l'information)は、フランスのエレクトロニクスと情報技術関係の国立研究所である CEA の一部門である。CEA は、全国に 9 ヶ所の研究施設を持ち、エネルギー（原子力を含む）、国防、情報、生命科学、マイクロエレクトロニクスなどの研究を担当している。職員は 15,024 人、年間予算 27 億ユーロの巨大研究所である。1689 件の特許を持ち、1300 の企業と契約をしている。1984 年以来 83 の企業を生み出してきている。今回、訪問したのはその中の Grenoble 研究センターで、原子力とマイクロエレクトロニクスの研究を中心に行っている。

＊ Grenoble 研究センターは、3200 人の職員(うち 2000 人が研究者で 115 の研究室に別れている)からなり、年間予算は 2 億千万ユーロである。1700 名がマイクロエレクトロニクスのテクノロジー開発に従事し、その数は急速に増えている。この部門を Leti と呼んでいる。Grenoble 研究センターには、このほか、生命科学(300 人増加)、材料と物理（600 人横ばい）、原子力（600 人減少）である。

＊ Leti の使命は、基礎技術を企業化できる線まで持っていくことであり、研究と企業の

間のギャップを埋めることにある。Leti は、この 3 年で 900 名の CEA 所属の研究者と 600 名の企業からの出向者や Ph.D.の学生などの外部研究者を含む組織に拡大した。2004 年度で、5 千万ユーロの基本予算と１億１千万ユーロの外部資金で賄われており、1/3 が政府系資金、1/3 が産業界、1/3 がユーロ政府関係の資金である。産業界とは 180 社以上と契約しており、2004 年度だけで 30 社以上の起業と 180 以上の特許を獲得した。

＊ 現在の研究の中心は、300mm ウエハの 45nm/32nm 対応のテクノロジーの開発である。歴史的に ST Micron 社との関係が深く、現在も Grenoble 近郊に建設された ST Micron 社、Philips 社、Freescale 社の共同ファブへの技術移転が中心的活動となっている。この他にも、世界中の企業と研究開発契約を結んでおり、日本語のパンフレット(LETI-1)まで用意している。

＊ すでに多くのスタートアップ企業を排出しており、成功しているものもある。

＊ 新しい研究設備として、クリーンルーム(2700 や関連設備を持つ巨大な建物である MINATEC(45000 平米)を建設中である。完成後には、グルノーブルの大学の教育・研究関係者 1500 名（学生を含む)、Leti の研究者 1500 名、企業などの関係者 1000 人が入る予定である。費用は 1 億７千万ユーロで、そのほとんどは、中央政府と地方政府が出している。

＊ MINATEC の研究内容は、微細加工技術の開発が中心で、バイオや分子化学なども視野に入っている。設計技術に関する話はほとんど入っていない。

<u>感想とまとめ</u>

＊ IMEC とは対照的な、政府直轄の研究所であり、日本の産業総合研究所にあたる。しかし、海外の企業との提携を積極的に進めようとする姿勢は、日本の独立行政法人とは姿勢が違うように思う。しかし、まだ ST との関係が強く、海外企業との連携は IMEC 程では無い。

＊ IMEC と予算規模、人員はほぼ同じ規模である。IMEC が独立性を維持しながら、慎重に規模拡大を進めているのに対し、Leti は国の資金を大量に投入して、この数年で急速に拡大を図っている。IMEC の時代を終わらせようとする気持ちが、言葉の端々ににじんでおり、強い対抗意識を持っている。IMEC が intel や Samsung に食い込んでいるのに比べると、国際的な存在感はまだ弱い。

＊ 設計関連の技術に対する話がほとんどなかった。このあたりは、日本と同じで、物にからむ話に対して、政府がお金を出す傾向があるのではないだろうか？

＊ MINATEC の基本的な姿勢は福岡県の総合開発センターの思想とよく似ている。MINATEC が製造技術で設備にお金がかかる点が大きな違いである。

＊ 入場の時点でパスポートをチェックしてさらに入構証と引き換えにパスポートを預け

なければならないという非常に厳格なセキュリティであった。それも中では核に関する研究開発も行われているとのことで納得。

＊ MINATEC という研究所のために巨大なビルを建設しており、中には 30cm ウエハ用の製造ラインやレンタルラボなどができ、さらに TIMA の研究部門も入居してくるとのことで巨大な LSI 研究開発施設が誕生する。予算の規模がずば抜けて高く、フランスが国をあげて力を入れていることを実感させられた。

＊ Semiconductor という言葉が出てこない。Microelectronics と言っている。

＊ Nano Technology では Mass Production も研究カテゴリに挙げているが、プレゼンではマスク・OPC などの描画技術には触れていなかった。微細化技術が出来ても、LSI を Reasonable コストで製造できなければ無意味だが、フォトリソグラフィーはやる気がないから触れていないのか？

QUBE へのフィードバック

＊ MINATEC の中で、今後展開される産学の交流の成果は、我々も注目する必要があると思う。また、海外企業へのアピールの姿勢も見習うことが多いと考える。

＊ MINATEC の基本構想が、百道の総合開発センターと似ていることを考慮して、さらに動きを注目する必要はある。

参考資料

LETI-1： Leti: 年次報告 2004（日本語）印刷物

LETI-2： Leti: “MINATECH & Leti”, (01_Leti_Minatec.pdf, PDF スライド)

２．３　ドイツ・ブラウンシュバイク工科大学視察報告

基本事項

訪問機関名	TUB（Technische Universitat Braunschweig // Technical University of Braunschweig）： Hans-Sommer-Stra　e 66 D-38106 Braunschweig Germany IDA（Institut Fur Datentechnik und Kommunikations Netze // Institute of computer and communication network engineering） IbR（Institut fur Betriebssysteme und Rechnerverbund // Institute of Opereation Systems & Computer Network） IfN（Institut fur Nachrichtentechnik // Institute of Communication Technology）
日　時	9 月 14 日　9:00～17:30
訪問先対応者	Professor Rolf Ernst(IDA) Professor Lars Wolf(IbR) Dipl.-lng. Simon Schliecker(IDA) Dipl.-lng. Dieter Brokelmann(IbR) Dr.-lng. Marc Bechler(IbR) Professor Barbara Jurgens(VP of Education) Professor Ulrich Reimers(IfN) Dipl.-lng. Judita Kruse(IDA) Lic.Eng. Amicar do Carmo Lucas(IDA) Dipl.-lng. Sven Heithecker(IDA)

プログラム

9:00	Introduction	
9:10	Welcome & TU Braunschweig and region	Rolf Ernst
	ブラウンシュバイク工科大学における教育カリキュラムの概要とブラウンシュバイク地区における産業などの紹介	
9:35	Embedded Systems Design Education at the TU Braunsweig	Rolf Ernst
	TUB における組み込みソフトに関するカリキュラムの紹介	

9:50	Computer and Communication Systems Engineering at the TU Braunschweig	Simon Schliecker
	TUB/CCSE における学部生カリキュラム、大学院生カリキュラムの紹介	
11:20	Embedded System research related education at IbR	Lars Wolf
	IbR の Wolf 教授の研究室における研究内容の紹介	
11:30	IbR 研究室見学	Dieter Brokelmann Marc Bechler
	IbR の Wolf 教授の研究室見学。教育用に使っている教材を紹介	
11:45	Education and Silicon Sea Belt Project Fukuoka	Hiroto Yasuura
	今回の調査に関する背景と調査内容および QUBE の概要を説明	
Lunch Break		
13:15	Meeting with Vice-President Education Professor B.Jurgens	Barbara Jurgens
	TUB における教育プログラムの説明	
13:35	Embedded Systems research related education at IfN	Ulrich Reimers
	IfN のコース紹介と研究プロジェクトの説明	
14:00	Reimers 教授の研究プロジェクト紹介およびデモンストレーション	U.Schiek
14:30	Embedded Systems research related education at IDA	R.Ernst
	Ernst 教授の研究プロジェクト概要紹介	
15:00	IDA 研究室見学	Amicar do Carmo Lucas Sven Heithecker Judita Kruse
	Flex Film Project, SpeAC/FLEUR Project, Summer Lake Project, (SPACE Application) Project の見学	
16:00	Closing Discussion	Rolf Ernst Simon Schliecker
	質疑応答、ディスカッション	

内　容

＊ TUB およびブラウンシュバイク地区の概要

- Carl-Fredrich Gauβにより 1745 年設立。ドイツでもっとも古い工科大学。
- 学生 14000 人、大学スタッフ 3000 人、研究者 1600 人。10 の学部に 40 の Degree Program があり、115 の Institute から成る。
- 工学に関連する学部は 4 つ。civil engineering, mechanical engineering, computer engineering(CS), electrical engineering & information technology(EE&IT)。このうち後者 2 学部は研究と教育で非常に密接な協力関係にある。
- ブラウンシュバイク地区には Volkswagen の R&D センター、Siemens Transportation Systems、Intel の R&D センターをはじめとして民間・大学の研究機関が数多くあり、年間約 2.1B ユーロが R&D 分野に使われている。（TUB-01 スライド 3）

＊ システム設計分野の教育や研究の背景

- EE&IT と CS の 2 学部で、32 人の教授と 250 人の研究スタッフを抱える。研究スタッフの 45%は外部研究資金を獲得しており、2004 年の総額は約 12.5M ユーロ。
- Information & Communication Technology 分野は TUB の中でも特に注力している分野のひとつ。この分野だけで EE&IT と CS の 12 教授が関わっている。目標は教授 17 人を取り込むこと。また 80 もの外部資金によるプロジェクトが走っており、研究資金は 23M ユーロに及ぶ。
- ドイツにおける組み込みシステムコンポーネントの消費割合：他の地域に比べて自動車(automotive electronics)と産業(industrial electronics)の割合が高い（18%、19%）(TUB-02 スライド 3)
- 組み込みシステムのトレンド：高度なシステムのインテグレーションと SOC 協調動作のネットワークシステム：自動車は無数のサブシステムのインテグレーションによって成り立っている巨大な組み込みシステム。

＊ 研究における体制、成果、方針

- CCSE の Undergraduate Lab
  - Part1：ガイド付の実験
    - VHDL をつかった FPGA 設計、研究室の設備を使った実験
    - JAVA のプログラミング
  - Part2：ガイド付のチームプロジェクト
    - 組み込みシステムの設計プロジェクト

- 電車の模型を使ったリアルタイムシステムの開発など

- CCSE の Graduate Lab
  - Adaptive Computing
    - 3 人でチームを組んで HW/SW コデザイン
    - FPGA と CPU をもちいてイメージ処理システムの開発
- IbR 研究室見学：
  - 1)FPGA ボードを使い、小さなシステムから徐々に大きなシステムへ拡張する。最初は簡単な I/O を R/W するシステム、最終的にはセンサで周囲の状況を判断して自立的に動く車の模型を制作。（紹介 Dieter Brokelmann）
  - 2)TinyPC を用いて超小型のセンサーカーを製作する。ワイヤレス通信を用いて車同士が周囲の情報を通信しあってインテリジェントな動作をする車を作る。USB カメラ（前方の映像情報）や光学マウス（路面情報の獲得）を使ってセンシング。（紹介 Mack Bechler）
- IDA 研究室見学：
  - Flex Film/FlexWAFE(Flexible Weakly-programmable Advanced Film Engine)：FPGA を用いて、静止画の特徴に応じてハードウェアを再設定して画像を処理するシステムの開発。（紹介：Lic.Eng. Amicar do Carmo Lucas, Dipl-Ing. Sven Heithecker）
  - SpeAC/FLEUR：ヘテロジニアスなモジュールを組み合わせる SoC の設計手法に関する研究。各モジュールにコスト／性能の関数を設定して、最適な設計ポイントを発見する手法。（紹介：Dipl-Ing. Judita Kruse）
  - Summer Lake Project：
  - Space Application：宇宙線の影響によるソフトエラーを考慮した信頼性に関する研究など。

＊ 教育における体制、成果、方針

- Computer Science Education Program を受講している学生
  - Computer Science の Diploma, Bachelor, Master で学生 850 人
  - Computer & Communication Engineering の Diploma 学生 150 人
  - Business Administration & Computer Science の Diploma 学生 500 人
- EE&IT Education Program を受講する学生
  - Electrical Engineering, Engineering Economics, Computer and Communication Engineering, Media Science, Computational Science in Engineering の学生で合計 220 人/年
- 情報工学の学生数（入学数）が 2000 年に倍増（99 年に 19000 人⇒2000 年は 38000 人）したがその後減少傾向。その間電気工学の学生は増加。

- Computer and Communication System Engineering(CCSE)：
  - Diploma まで 4 年＋論文執筆期間。最初の 2 年が undergraduate コース、次の 2 年が graduate コース。undergraduate コース、graduate コースの後、それぞれ試験がある。
  - 99 年度に開講、学生は 40 人/年。CCSE 全体で 150 人。そのうち女性は 10%以下。
  - VLSI 回路設計、分散リアルタイムシステム、電気通信工学(telecom)、ソフトウェア工学と CG、計算機工学、通信工学(communication eng.)、デジタル信号処理のカリキュラムを持つ
- 複雑な組込みシステム設計に必要な教育
  - 組み込み HW アーキテクチャの知識とソフトウェア工学のスキル
  - システムのモデリングと検証
  - VLSI 回路設計、設計手法、EDA ツールの知識
  - 豊富なアプリケーションドメインの知識
- 現行のカリキュラム
  - CS のカリキュラム：一般的な SW 知識主体で HW 知識が少ない
  - EE のカリキュラム：工学知識主体で SW 知識が少ない
  - CE のカリキュラム：回路とシステムに主眼を置き、SW 知識と non-IT アプリケーション（制御工学や自動化）を重視
  - ⇒複雑な組込みシステム設計に対応できる新カリキュラムが必要

＊ 学生のワーキンググループの活動

- BeoSAT: Braunschweig Earth Observation Satellite
  - 2003 年に始まった観測衛星の開発プロジェクト
  - 大気観測とスペースデブリ(宇宙のゴミ)の観測
  - 2008 年に打ち上げ、2033 年まで継続する予定
- ags
  - 学生運営の放送局。キャンパス TV の放送とともに、TV における工学に関するワークショップの開催などを行っている。
- ERIG
  - 実験用ロケットの打ち上げプロジェクト。
  - 2kg のペイロードを高度 10000m まで打ち上げることが目標。

＊ ドイツにおける組込みシステムの位置づけを統計をベースに分析している。米国が計算機産業、日本がコンシューマ分野を中心としているのに対し、ドイツは自動車と通信が中心であることを明示し、それに対する研究と教育の体制を構築することを明確に打

ち出している。

＊ EU 政府においても重要開発研究項目の中に、組込みシステムを挙げており、Braunschweig の方針もこれに合致している。

＊ 5 年前の教育カリキュラム改訂において、CS と EE の中間である CCSE（Computer and Communication System Engineering）コースを開設し、リーダとなるシステムエンジニアの養成を開始した。その１期生が修了し、Ph.D.として各研究グループで活躍を始めている。教育の基本として、ハードウェアアーキテクチャ、ソフトウェア工学、システムのモデリングと検証、VLIS 設計、EDA の知識、応用分野の知識等をその中心に据えている。EE 側では、電磁界に関する講義を大きく減らし、回路とシステムに特化している。CS 側は、アルゴリズムや計算複雑さ等の基礎を重要視している。

＊ 現在はドイツ語中心であるが、留学生対策も含めて教育の英語化が進められている。

＊ 経済工学との共同研究など、システム設計を真の工学（産業を支える基礎学問）とするための真剣な取組みを行っている。システム設計における経済性を考えたモデルを考案し、その中での最適化を考える手法は、高く評価できる。

<u>感想とまとめ</u>

＊ CCSE コースの設計にあたり、EE と CS の融合をどのように図るかという問題や、限られた時間の中で何を削るかという事まで真剣に議論している。電磁気学を大幅に削るとともに、計算機科学の基本と回路とシステムの教育は減らさないという教育方針は、一つの解である。

＊ 学生への実験課題の与え方にも多いに参考とする部分がある。与えられる条件、制約、評価関数を明示して解を見つけさせる方針が一貫しているのは、教育の中で重要である。

＊ Grenoble に比べ、産業界からのニーズを意識した研究教育方針がとられている。産業界との密接な共同研究が大学への産業界側からの要求を受け入れる入り口として機能している。フランスより、産業界の実際の問題を謙虚に受け入れて、現実解を理論をベースに与えるという姿勢が明確である。教育においては、理論を重視しているが、常に産業界との関係を意識している。

＊ 研究においては、Ernst 教授のような一般論をベースとした組込みシステム設計論の研究と Reimers 教授のように具体的な応用（マルチメデイア通信）に特化した研究が両方並立しており、適度の緊張関係を持ちながら、進められている。教育についてもお互いの主張をぶつけ合って議論している点は見習うべきことが多い。

＊ CCSE のような新しいカリキュラムの議論は、21 世紀 COE プログラムの出口としても位置づけられる。

＊ ドイツの大学における講座（Institute）制は、2-3 名の教授の下に 60-100 名のスタッフ、博士課程学生が研究グループを組むもので、SLRC の体制とも似ている。研究推

進体制としても参考にすべき点は多い。特に、IDA や IfN などの Institute 名がブランド化している点は注目すべきである。

＊ 研究も教育も、最終的に産業と結びつくことを意識し、現実的な対応を基礎としている。企業からの研究者の受け入れによる共同研究、実用化をしっかりと視野に入れた研究開発、一般的な理論と個々の問題に対する現実的解決のバランスなど堅実なアプローチは、今後の大学の産学交流のモデルとしても興味深い。

＊ 実験のための専門のテクニシャンの配置、テクニカルツァーで学生に産業界を見せる取組みなど、教育への配慮は見習うべき点が多い。

<u>QUBE へのフィードバック</u>

＊ IT に関する急速な技術革新の中で、新しいシステム設計技術に関する教育体系の確立は極めて重要である。Braunschweig は、CS と EE の新しい融合のカリキュラムの確立を目指して CCES コースを開設している。彼らのアプローチは、一般の学生を対象とし、将来リーダーとなるエンジニアを育成することにある。QUBE は、現場で働いているエンジニアを対象に、必要な技術体系を整理し、教育する方向からのアプローチであり、相互に補完的である。現場からのニーズをベースに新しいカリキュラムを確立し、大学院・学部教育の改良にも利用するという論理を明確にして、単に社会人教育だけでなく広く計算機工学の教育改革への方向性を打ち出すプロジェクトであることを我々の基本方針として明示することが良いと考える。

＊ 組込みシステムの重要性と何を教育すべきかを、産業構成や国際間競争力まで考慮して分析し、研究・教育の方針を明確にする姿勢は見習うべきものがある。

＊ 英語化した教材やコースを相互に交換する試みの提案に対し、QUBE も対応を考える必要がある。特に、自動車産業への応用など共通点が今後出てくる可能性も高い。

＊ 実習課題として与える課題は、（１）現実的な複雑さを含む実問題であること、（２）問題の定義、制約、評価関数が明示されること、（３）受講者の達成感を満足させるもの、（４）受講生の創造性の発揮の余地があること、などが望まれる。Grenoble では、シミュレーション中心であったが、Braunschweig は、ロボットという実世界までつなげている点が大きく異なる。QUBE の解および将来の大学院や学部への展開を考えた議論が必要である。

＊ 現在教材として考えているマルチメディアフォンの教材に関して、Ernst 教授のアプローチは受講生への問題の与え方について非常に参考になる。SpeAC/FLEUR プロジェクト（DATE05 に発表あり）ヘテロジニアスなモジュールを組み合わせて SoC をデザインする⇒各モジュールの（必須、目標、必要十分）な性能とコストを求めそれらを用いて最適化問題に落とし込んで最適なデザインポイントを見つける supply chain model を簡略化して QUBE の教材に応用できないか。

参考資料

TUB-00：Agenda （Agenda-TUB.doc）

TUB-01：TU Braunschweig and Region（スライド印刷物／紙媒体）

TUB-02：Embedded Systems Design Education at the TU Braunschweig（スライド印刷物／紙媒体）

TUB-03：Computer and Communication Systems Engineering at the TU Braunschweig（スライド印刷物／紙媒体）

２．４　ベルギー・IMEC 視察報告

基本事項

訪問機関名	IMEC（Interuniversity MicroElectronics Center）： Kapeldreef 75, B-3001 Leuven, Belgium
日　時	9 月 15 日　19:30～22:30 (非公式会合) 9 月 16 日　09:00～14:00、16:00～17:30
訪問先対応者	Professor Rudy Lauwereins（Vice President）

プログラム

9:00	Introduction	
9:15	Silicon Sea Belt Fukuoka Project	Hirto Yasuura
	シリコンシーベルト福岡プロジェクトおよび CLUSS における研究プロジェクトの紹介。FLEETS の将来に関する質疑応答。	
9:55	Introduction of IMEC	Rudy Lauwereins
	IMEC 設立の歴史と組織紹介、研究内容の紹介と外部組織（大学・企業・政府）との関係と研究プロジェクトのマネジメントに関する説明	
Lunch Break		
14:00~15:40	KUL 視察（2.5 節参照）	
16:00	Closing Discussion	Rudy Lauwereins
	IMEC におけるエンジニア教育の概要、現在のエンジニア教育における問題、将来展望などを議論	

内　容

＊ IMEC の概要

- 1984 年 Flanders 州政府により NPO として設立。カソリック大学（KUL）の半導体の関係者がすべて移行。70 名の職員。62M ユーロの初期投資。（IMEC-1、スライド２）
- 1993 年ころまでは 400 名、40M ユーロ程度でゆっくりとした拡大。その後急成長フェーズに入り、2004 年は 1300 名（900 名が正規職員、400 名が Ph.D. や企業派遣など）160M ユーロの予算規模。州政府は 34M ユーロを支出している。（IMEC-1、スライド２）
- 契約ベースの研究費（州政府の 34M を除いた分）のうち 61%が外国企業、24%がフランダース地方の企業、11.5%が EC 政府などである。（IMEC-1、スライ

ド３）

- 全世界から研究者を受け入れている。ベルギー900 名、オランダ 100 名、フランス 54 名で日本からも 23 名が来ている（45 カ国で外国人の率は 32%）。外国の研究者は多くは企業からの派遣か Ph.D.の学生（210 名）である。（IMEC-1 のスライド４、IMEC-2 の 4 ページ）
- すでに 20 近い Spin-Off 企業を排出している。Target や Coware のように成功しているものもある。（IMEC-1、スライド５）
- 2004 年で年間 1403 件の論文発表をしている。その多くは Ph.D.などを通じて国内大学との共同研究によるものである。（IMEC-1、スライド６）
- Mission statement は、「マイクロエレクトロニクス、ナノテクノロジー、設計手法および ICT（Information & Communication Tech.）の 3 年から 10 年先の研究開発を行う」と明記されている。世界的 COE であること、優れた先進技術探索組織であること、地域産業に貢献することを評価基準としている。（IMEC-1、スライド７）
- カソリック大学から寄贈された大学の工学系キャンパスの一部に 6 棟の大きなビルを擁しており、4800 平米の旧クリーンルームと 2004 年にオープンした 3200 平米の 300mm ウエハ対応の新クリーンルーム棟（45nm と 32nm 技術を中心に開発）が含まれる。（IMEC-1、スライド８）
- 社長で CEO の Declerck 教授の他、多くの首脳陣（経理、人事、技術支援、マーケッティング以外）が大学教授出身で、今でも大学の教授を兼務して講義をしている。しかし、主務は IMEC であり、大学では講義を持つことと Ph.D.の学生をとることだけが使命である。（IMEC-1、スライド９）
- シリコンテクノロジー担当の SPDT（Silicon Process & Device Technology）、実装技術担当の MCP（Microsystems, Component & Packaging）、設計技術対応の DESICS（Design Technology for Integrated Information & Communication Systems）の 3 研究部門が中心。さらに今年の 9 月からオランダ政府の出資でオランダ支部を設置し、無線通信系の技術開発を行うことになった。この他に、技術トレーニングなどを担当する部門がある。（IMEC-1、スライド９、１０）
- 常に 2 世代先の技術を目標としており、現在のテクノロジー開発の対象は 32nm である。来年は 22nm へ入る。（IMEC-1、スライド１１）
- テクノロジーの開発では、多くの世界的なトップ企業（Intel、Samsung、STMicron）などと共同開発を行っている。日本企業も次々と関係を深めている。（IMEC-1、スライド１３）

＊ DESISC での設計技術関係の研究開発

- 設計分野では、現在 ambient intelligent environment という構想を立て、各種無線通信機能と低消費電力化や高性能化などの必要技術を、個人所有のモバイル端末を前提として列挙し、その共通部分を開発することを狙っている。Nokia と Samsung を取り込んでパートナーにすることを目指している。（IMEC-1、スライド 14,15,16）
- バックボーン部分に関しては､9 月に発足したオランダのサテライト部門が中心的に開発する。
- 欧州の研究機関とは研究者レベルでの交流はあるが、特に政策的な研究分担などは行っていない。

＊ 教育に関する活動

- 多くの Ph.D.学生を受け入れている。現在は 210 名。半分は、主にベルギー国内の大学（IMEC の研究者が教授を兼任している大学）の学生で、非常勤として雇用している（大学と同じ条件)。残りの半分は、Sandwich Students と呼ばれ、世界中の大学と提携し、Ph.D.の学生を IMEC で研究させている。この場合、費用は元の大学が持ち、IMEC は設備を提供するだけである。特に、テクノロジーの研究では大きな効果を上げている。この場合もテーマは IMEC の方針に合わせて決定される。これらの Ph.D.学生を指導する為の専属の職員を雇用している。
- IMEC で開発した技術に対する普及を図る為のトレーニングコースを準備している。2004 年だけで 18,932 時間を行っている。18 コース（内 8 コースは 2004 年度に新しく始めた）を用意して、講義と実習を組み合わせた実践的なコースを企業や大学へ提供している。設計関係では Frankey Catthol のコースなどの評判が良い。
- テクノロジーのコースは、クリーンルーム内の設備を利用したものもある。

<u>感想とまとめ</u>

＊ IMEC の基本コンセプトは「独立性」

- 政府からの独立性：政府は投資するが個々の研究内容に口出しはしない。経営に対して、長期的なチェックは行うが、短期的な縛りはしない。IMEC は地域や政府の枠を越えて国際的に活動できる。政府は IMEC を所有していない。独立した NPO である。
- 産業界からの独立性：産業界を顧客とするが、1 社に対象を限定しない。IMEC 自らがロードマップを書き、それに対してリスクシェアを期待する企業とパー

トナー契約を結ぶ。複数社に共通する共通部分を IMEC がこなし、個々の商品化は企業が行う。IMEC がロードマップや技術の基本プランを提示する点が本質的である。

- 大学からの独立性：大学は、論文発表など学会の価値基準で動く。IMEC はあくまで実用化の基準で動く。大学とは教授と直接共同研究をするのではなく、可能性のありそうな Ph.D.の学生を受け入れて研究させる。その研究の中から、将来使えそうな技術を掘り起こすのが目的で、数%の成功率で良いと考えている。大学側は IMEC の研究インフラを学生に使わせることができる点が魅力となる。あくまで、研究の主導権や選択権は IMEC が持つ。研究者が大学の教授職を兼務するのは、大学から有望な Ph.D.の学生を確保することが目的である。
- 日本で 1995 年 12 月に設立された STARC（Semiconductor Technology Academic Research Center：（株）半導体理工学研究センター）を IMEC と比較してみる。STARC は、産学連携を進める中核的存在という役割は大いに果たして来ているが、研究開発活性化のリーダー役とは言いがたい。産業界からの共同出資で、政府からの投資も基本的には無いままという形態が続いており、活動資金は公開されていないが、業界の先行き不安の景気に呼応して横ばい状態ではないかと推測される。IMEC と同じように独立研究機関として産官学連携促進・研究開発活性化のリーダー役になるには、「STARC 自身でコアコンピタンス技術の研究テーマを推進し、その技術を Kernel としてシステム LSI 設計技術全体を Coordinate する」という案が浮かぶ。とはいえ、このような過去の模倣案を超越する戦略でないと成功は期待できないが・・・。

＊ IMEC の立ち上げとビジネスモデル

- KUL から半導体部門がすべて移行：KUL の半導体関係の研究者（当初 70 名）がすべて IMEC に移行することで、十分な立ち上げ時の人材を確保した。政府は、一時金として 62M ユーロを投資し、一方で年間の運用コストも出している。
- 大学のメリット：大学は、資金を費やす半導体部門を切り離すことで、経済的に楽になる。IMEC に教育の一部を兼任させることで、教育部分のデメリットを最小限に抑えることが可能となった。大学の設備などのコストがかかる部門の研究活動だけを外部組織として切り離したモデルと言える。
- 地域のメリット：直接的かつ即効的な地域への還元は期待しない。州政府は、長期的な投資として 62M ユーロを初期投資で支出。この他に毎年の運営コスト（現在は年 34M ユーロ）を支出している。現在は、外部資金を 125M ユーロ（61%が外国企業、24%が地域企業、11%がユーロ政府など）稼いでおり、これが研究の資金となっている。10 年目以降に、ベンチャー企業のスピンオフ、外国企業の事業所などの集積が始まり、ジョブマーケットの拡大につながってきた。

また、IMEC 自身が 1400 名ものジョブを創出している。

- 企業のメリット： 1 社で背負うにはリスクが大きすぎる共通技術の研究の場を提供している。あくまでも、IMEC が主導権を持ち、技術のマップを書いて企業側に提案し、条件が合えば契約する方式。このために、IMEC は必ずしも学術的には評価されない技術も体系的にそろえる必要がある。常に 2 世代先のテクノロジーを対象（現在は 32nm-22nm）とし、提案をしている。企業は、ある種の標準技術を確立する場として IMEC を利用できる。特に、製造装置のコストがかかるプロセス開発において有効に働くモデルである。

＊ IMEC のシステム設計部門の方針

- 技術主導：IMEC の基本方針にのっとり、論文のためでなく、利潤の為でなく、技術の為に活動している。現在、約 200 名の人員が Lauwereins 教授の元で働いている。常勤研究員が約 110 名、Ph.D.が約 70 名、企業からの派遣研究員が 20 名程度である。すべてを IMEC 内でカバーするのではなく、他の組織がカバーする部分はそちらに任せる。例えば、EDA 分野では物理層に近い部分は Cadence などの企業に任せ、IMEC は上流の高位レベルの部分に特化している。
- 技術移転モデル：4 段階の技術移転モデルを持っている。
  1. 大学研究レベル：大学レベルの基礎研究を内部で行う。核となる応用に対して概念の証明をするフェーズである。基本的には、Ph.D.の学生に行わせる。IMEC 所属の学生は、IMEC の教授と必要ならば提携大学（ベルギー国内の大学）の教授をスーパーバイザとする。将来必要となりそうな技術テーマを選んで探索的な意味での研究をさせる。大学と同じような研究と発表の自由を認めるが、一時雇用である（現在 35 名）。これとは別に、将来必要となりそうな研究をしている国外の大学と提携し、合意できるテーマがあれば、IMEC に Ph.D.の学生を派遣する（Sandwich Student）。費用は所属大学が持ち、IEMC はファシリティーを提供する。現在は約 35 名で、大阪大学の今井研からも来ている。6 名の常勤研究者が約 70 名の Ph.D.の直接的な面倒を見ている。この中で、2-4 の案件が大きな成果として将来の IMEC を支える技術となり、5-10 件が使えそうな技術の種となり、10-20 件が他に比べて特に秀でてはいないが IMEC の戦略に組み込まれる可能性を持つ技術になるくらいの歩留まりを考えている。このレベルの研究は、あくまで技術探索の為であり、常勤の職員は基本的に割り当てない。大学を探索の道具として利用する方針である。
  2. アルファレベル：IMEC の基本的な技術マップを描き、その可能性を産業界に示すレベルである。必要な技術を統合し、小さな実用的応用に対して動作するプロトタイプを確立する。ドキュメントなども余り整備されない

レベルであるが、とにかく動かして見せることに重点がある。１のレベルで考えられたシステムや方式を、数名の常勤研究者を投入して実現する。研究者は、発表などの自由は認められず、論文も出ないことが多い。現在は 20 名の常勤研究者がこの部分を担当している。基本的な特許などはこのレベルで押さえるが、実施権は提携企業に与え、ロイヤリティ収入は期待しない。

3. ベータレベル：商用化レベルに持っていくために、システムとしてのスケーラビリティや大きな応用に対する利用可能性を実現するレベルである。ドキュメントやトレーニングコースも同時に構築する。現在、80 名の常勤研究者がこの作業を担当している。また、企業派遣のレジデントの多くがこのフェーズに参加し、自社への技術移転を準備する。ここでも論文などの学術成果はほとんど出ないことが多い。Intel inside のように IMEC inside と商品に書かれるようになることを目指している。
4. 商用化レベル：各企業が自社で実用化するレベルである。IMEC は基本的に関与しない。各社の中でベータレベルの成果を再設計・再プログラムすることを前提としている。トレーニングなどでの協力は行う。

- 職員のモチベーション：常勤職員の給料は、優良企業よりは少し低めであり、大学などと変わらない。職員のモチベーションは先端技術の分野で世界的な貢献をするプライドである。

<u>QUBE へのフィードバック</u>

＊ 将来的に優れた研究に裏打ちされた技術体系を作り、それに対するトレーニングコースを持つというような研究と教育のリンクにより、他の教育コースとの違いを出す方向も考慮に入れて良い。世界的に通用する教育コースとするような目標を立てるならば、このような計画的な発展が必要であろう。シリコンシーベルト福岡プロジェクトを中心に世界的な COE を作るのであれば、ある分野に関しては、このような大きな構想を持つことも重要である。

＊ 応用分野を絞った技術と汎用的な技術のバランス、実用化に必要な幅広い知識と先端的に深い知識のバランスなどをしっかりと考えたカリキュラムの構築が重要である。

<u>参考資料</u>

IMEC-1：Rudy Lauwereins, “IMEC”, 説明資料、pdf (01_IMEC.pdf), 2005.

IMEC-2： “Annual Report 2004, Seeds for Tomorrow’s World”, パンフレットと CD、2004.

２．５　ベルギー・ルーベンカトリック大学視察報告

基本事項

訪問機関名	KUL（Katholieke Universiteit Leuven // Katholic University Leuven）： Kardinaal Mericierlaan 94 B-3001 Heverlee, Belgium
日　時	9 月 16 日　14:00～15:40
訪問先対応者	Professor Luc Van Eycken

プログラム

14:00	Introduction	
14:05	KUL の学部／マスターコースの教育プログラムの紹介	Luc Van Eycken
14:30	Education and Silicon Sea Belt Project Fukuoka	Hiroto Yasuura
	シリコンシーベルト福岡プロジェクトにおける人材育成活動の紹介	
15:00	マスターコースにおけるオプションコースの紹介	Luc Van Eycken
	マスターコースオプション(Telecommunication, Circuit Integration, Multimedia & Signal processing)の紹介	

内　容

＊ KUL の教育プログラム紹介では、TIMA や Braunschweig 大学と同様、「Bachelor３年＋Master２年」への移行について説明を受けた。2003-2004 に移行した。

＊ Electrical Engineering（ICT：Information Communication Technology）は、Informatics 関連の Nano-technology, Integrated electronics, Telecommunication, Information & communication systems から Mechanics 関連の Automation（Biomedical technology and Mathematical engineering）, Energy までの６分野にわたる教育を行っている。

＊ Eycken 教授の専門は、Signal processing / Image processing。学生のテーマ絞込みは Master に移るときだが、教授の研究室への配属といった形態はとらない。

＊ 学生の数は 60～100 人／学年で、Micro-electronics 関連が 50%、Nano-tech や Energy は 10%強(10 人)程度。

感想とまとめ

＊ 「KUL の Nano-tech 学生が IMEC のプロセス技術研究の中核を今も担っている」と IMEC では聞いたが、Eycken 教授は特にそれには触れなかった。普通なら、誇らしげに説明するところだと思うが。

QUBE へのフィードバック

＊ 実習教材は一年一年の積み重ねで充実させているとのこと。QUBE の実習でも、一挙に解決する教材を、などと思い込まずに、着実に進めることが肝要。

参考資料

KUL-1： “Electrical Engineering – ESAT”, 新カリキュラムのポスター（1 枚、紙媒体）及び説明図（スライド 4 枚、紙媒体）

KUL-2： “Education at ESAT”, 新カリキュラムの解説文（3 頁、紙媒体）

３．台湾調査報告

2005 年 10 月 12 日より、10 月 14 日までの 3 日間、台湾における SoC 設計教育・研究の現場を実際に見て、現場の教育者、研究者と討論を行うため、清華大学において開催された VLSI コンソーシアムワークショップに参加した。また、台湾の SoC 設計関連研究機関に赴き視察を行った。

視察に赴いたのは以下の５名である。

安浦 寛人　教授　　九州大学システム LSI 研究センター センター長
築添　明　教授　　九州大学システム LSI 研究センター QUBE 専任
久住 憲嗣　講師　　九州大学システム LSI 研究センター QUBE 専任
林田 隆則　助手　　九州大学システム LSI 研究センター QUBE 専任
井上 弘士　助教授　九州大学システム LSI 研究センター

全体のスケジュールは以下のとおり。

10 月 12 日	日本出国、台湾入国、CIC 視察
10 月 13 日	清華大学において意見交換ワークショップ
10 月 14 日	ITRI 視察、台湾出国、日本入国

３．１　CIC 視察報告

基本事項

訪問機関名	CIC（Chip Implementation Center, National Applied Research Laboratories）： 7F, No.26, Prosperity Rd.1, Science Park, Hsinchu City 300, Taiwan, R.O.C.
日　時	10 月 12 日　16:00～17:30
訪問先対応者	Jing-Yang Jou(Director General) Lan-Da Van (Associate Researcher & Deputy Department Manager) Chun-Ming Huang (Researcher & Department Manager)

プログラム

16:00	Welcome & about CIC
17:00	研究所内見学

内　容

＊サービス内容

・EDA ツールの貸出
・設計資産（IP：CPU コアなど）の提供
・EDA ツール講習会などの開催
・チップ試作サービス
・LSI テスト環境の利用サービス：Mixed Signal，RF，MEMS

＊２００４年度：

予算規模　11.33M USD、95 人の employee
EDA ツールの利用者：　1385 professors
CIC の関係した論文：500 以上

＊IP コア：２種類の CPU コア、メモリは 0.13 ミクロンまでのプロセスに対応。

＊教育プログラム：

40~43 のコース、年間約 180 クラスほど開講。1 講義は 1~3 日間程度。

CIC のエンジニアが業務の一環として講師を務める。約 30 人。
ほとんどがオリジナルのテキストを使用。
夏休み・冬休みなどを利用して開講、学生／企業から受講生を募集。受講生数は年間で計 7~8000 人程度。

＊FPGA ボードと LCD などを使ったシステム最適化の講習を実施。長期休暇等の期間を利用し、２～３ヶ月で、学部生、院生が参加。
最適化の際の HW/SW パーティショニングはプロファイルベース。
システムのテストには On-chip ICE などを用いる。

＊台湾は System Level Design の面がまだまだ弱いとの意識。コンポーネントの設計やデバイス開発、製造などは強い。

３．２　VLSI コンソーシアムワークショップ報告

基本事項

訪問機関名	国立清華大学（NTHU：National Tsing Hua University）： 101, Section 2, Kuang-Fu Rd. Hsinchu, Taiwan 30055 R.O.C.
日　時	2005 年 10 月 13 日　9:00～18:00
訪問先対応者	国立清華大学(NTHU：National Tsing Hua University) Professor Youn-Long Lin Professor Shin-Chieh Chang Professor Yeh-Ching Chung Professor Chung-Ta King Associate Professor Ting-Chi Wang Associate Professor Ting-Wei Hou Associate Professor Wai-Kei Mak Assistant Professor Chun-Yao Wang Assistant Professor Tai-Yi Huang 国立交通大学(NCTU：National Chiao Tung University) Assistant Professor Shiao-Li Charles Tsao Assistant Professor Hung-Ming Chen 国立台湾大学(NTU：National Taiwan University) Professor Tei-Wei Kuo Professor Yao-Wen Chang Professor Sheng-De Wang Professor Tzi-Dar Chiueh Professor An-Yeu Andy Wo Associate Professor Chia-Lin Yang Assistant Professor Jiun-Lang Huang 国立成功大学(NCKU：National Cheng Kung University) Professor Chung-Ping Young Associate Professor Ting-Wei Hou

プログラム

8:55	Welcome & Overview	Chung-Ta King
	本討論会のスケジュールの説明	
9:00	New Directions of Education of System Design for SoC	Hiroto Yasuura
	福岡地区におけるシステム SoC 教育の現状と、将来の SoC 設計教育へのビジョン	
Session 1: ESW(Embedded Software) Curriculum		
9:25	Execution Summary of 2004/2005 ESW Activities	Tai-Yi Huang
9:40	ESW Curriculum Architecture	Shiao-Li Charles Tsao
10:00	Course: Embedded Software for Networked SoC Systems	Yeh-Ching Cheng
10:15	Embedding Systems Programming	Ting-Wei Hou
Session 2: ESW Research		
10:35	Agenda	Tei-Wei Kuo
	台湾の各大学における組み込みソフト設計教育の拠点	
10:40	Educating Embedded Software Product Line Development at the University	Kenji Hisazumi
	列車模型を使った組み込みソフト教育マテリアルの紹介と PLSE(Product Line Software Engineering)教育への拡張	
11:00	Performance Optimization of Low-Leakage Caches based on Memory Access	Koji Inoue
	低リーク/高性能キャッシュ実現手法(Cache Decay + Always Active bit)の紹介	
11:45	ESW & SOC Researches at NTU	Chia-Lin Yang
11:55	Embedded System Software Research at NCKU	Chung-Ping Young
12:05	ESW/SOC Researches at NTHU	Yai-Yi Huang

12:10	Embedded Software Research and Education in NTCU/CS & Embedded Software for Mobile Devices	Shiao-Li Tsao
(Lunch Break)		
Session 3: EDA Curriculum & Design		
14:00	Introduction of EDA Consortium	Yao-Wen Chang
14:25	Introduction to NTHU UC Design Technology Center	Wai-Kei Mak
14:50	EDA Research & Development at NCTU SoC Research Center	Hung-Ming Chen
15:10	NTU-EE/-GIEE Electronic Design Automation (EDA) Group Summary	Jiun-Lang Huang
15:30	Research & Education on H/S Co-Design	Sheng-De Wang
15:55	Educational Program on System LSI Design for Working Engineers in Silicon Sea Belt Fukuoka	Akira Tsukizoe
16:25	A Course Plan of HW/SW Co-design Education in QUBE Program	Takanori Hayashida
Session 4: QHR: Student Contest Coverage		
17:00	Quality Human Resource (QHR) Office	An-Yeu Andy Wu
17:20	University Embedded Software Design Contest in Taiwan	An-Yeu Andy Wu

内　容

Session1：ESW(Embedded Software) Curriculum

Execution Summary of 2004/2005 ESW Activities

7 つあるコンソーシアムの 1 つ、ESW コンソーシアムについての紹介

ESW コンソーシアムは以下の活動を行っている:

- Embedded Software Forum
  研究者と学生に最新の組込みソフトウェア技術を紹介するためのフォーラム
- Student Activities & Promotion
  学生に組込みソフトウェアを学んでもらうための様々な企画を実行
- International Cooperation Programs
  国際的な情報交換の場の提供
- Embedded Software Curriculum
  組込みソフトウェアの教育カリキュラムを作成
- Industry & Academia Strategic Forum
  産業界と学会との協調を進めるためのフォーラム

ESW Curriculum Architecture

国家プロジェクトとして、多数の教員を動員し、大学と工業大学のための教育コースの開発を行っている。16 大学、6 工業大学、50 人以上の教員がコースを開発したり利用したりしている。

コースのターゲットを決めて、開発し、レビューするというような、教育コースの開発プロセスがしっかりできている(Slide 5)。

大学間での協調体制ができていている。多くの大学でコースの開発を分担している。また、コースの利用を通じてコースの問題点を洗い出して貢献することができるようになっている(Slide 6)。

Course: Embedded Software for Networked SoC Systems

SoC に搭載するネットワークを使った組込みソフトウェアの教育コースについての紹介。

ネットワークを利用する組込みソフトウェアを開発するために必要な技術と知識を教育し、そのようなシステムに必要なプログラミングスキルを学ばせるのが目的のコースである。16 週かけて講義と実験実装を行う。教育題材は、プロセッサ搭載の自走車と、固定のプロセッサボード。教育内容はネットワークの基礎から、省電力設計、セキュリティまで多岐にわたっている(Slide 7-10)。

この教育コースは、教育コンテンツの開発は終了しており、コースのトライアル中であ

る。

Embedding Systems Programming

学部学生に C, C++, Java, C#を理解させ、それらの言語で組込みシステムを開発できるようにするのが目的のコースである。教育題材は MP3 Player である。既存の汎用コンピュータ用 MP3Player をターゲットマシーンに移植させる。また余力があればそのソフトウェアの省電力化を行わせる。

最初のバージョンの教材ができており、現在授業中である。

Session2:：ESW Research

講演内容

- Kyushu University

電車模型を利用した組込みソフトウェア開発教材（久住）ならびにキャッシュ・メモリの高性能化技術（井上）に関する紹介。

- NTU (National Taiwan University)

Prof. Kuo と Prof. Yang による研究活動紹介。４つの研究グループ（Embedded Systems and Wireless Network Lab, Embedded Computing Lab, SOC Lab, Architecture and Compiler Technology Lab）のうち、主に以下の２つに関して詳しく説明。

➢ Embedded Systems and Wireless Network (NEWS) Lab（VLSI-Cons65～70 ページ）

組込みシステムとワイヤレス・ネットワークに焦点を当てた研究グループ。教授 3 人、ドクター15 人、マスター30 人で構成。今後は低消費エネルギー化を考慮したリアルタイム OS の重要性が高まるとの認識を持ち、CMP（Chip Multi Processing）も視野に入れたプロセス・スケジューリングやメモリ管理に関する研究に力を入れている。特にメモリ管理に関しては、今後はさらに需要が高まるであろうフラッシュ・メモリに着目している。また、FPGA（Field Programmable Gate Array）のような再構成可能ハードウェアを用いた組込みシステム構成法に関する研究も活発に進んでいる。現在はプログラム実行前の回路構成変更を前提としているが、今後は動的再構成への発展も予想される。

➢ Embedded Computing Lab（VLSI-Cons71～73 ページ）

主に低消費エネルギー化に着目し、組込み/汎用プロセッサとそのメモリシステムのアーキテクチャに関する研究を行っている。また、設計手法に関する研究も実施しており、プラットフォーム SOC を前提としたハードウェア/ソフトウェア協調シミュレーション環境の構築や、オンチップ・ネットワーク・アーキテクチャに関する研究も進めている。

- NTHU（National Tsing Hua University）

Prof. Huang による研究紹介（VLSI-Cons77～83 ページ）。Embedded Operating System Lab では、センサーネットワークを意識した通信プロトコルの研究や、組込みシステムにおけるリアルタイム OS に関する研究を行っている。特に、リアルタイム OS に関しては低消費電力化を意識し、可変電源電圧を基礎としたシステムレベルでの低消費電力最適化に取り組んでいる。

- NCKU（National Cheng Kung University）

Prof. Young による Home Automation, Networking, and Entertainment Lab での研究紹介（VLSI-Cons85～91 ページ）。マルチメディア・アプリケーションを重視。FPGA を搭載した評価ボードを開発しており、RF を搭載したインタフェースボードを接続可能である。また、実際に OS を動作させている。研究環境としてハードウェア（ボード）から組込み OS まで自前で開発している。

- NCTU（National Chiao Tung University）

Prof. Tsao による研究紹介（VLSI-Cons77～83 ページ）。今夏、CSIE と CIS が統合。70 名の教授が所属しており、台湾でも最大の CS（Computer Science）部門。４つの研究分野（SoC/Embedded Software, Network, multimedia, Computer Science）。SoC/ESW 分野においては 15 の研究グループ。学部 2～3 年生向けに、ハードウェア、システム・ソフトウェエア、アプリケーション・ソフトウェアの３コースに関する教育環境を整備。

Session3：EDA Curriculum & Design

＊ 台湾 MOE の VLSI Circuits and Systems Education Program

1st Phase Program (1997-2001)
　中核教育コースの教材開発と大学の IC 設計環境構築に注力

2nd Phase Program (2002-2005)
　十分に多くの高水準 IC 設計人材を養成

3rd Phase Program (2006-2010)
　学生・教員双方の大域的な環境作り、国際化

現状の組織

System-On-Chip (SOC) Planning and Advisory Committee (PAC)
├Advanced Teaching Platform (ATP) Office
├Electronic Design Automation (EDA) PAC/Consortium
├Embedded Software (ESW) PAC/Consortium
├Mixed Signal Design (MSD) PAC/Consortium

├Prototyping and Layout (P&L) PAC/Consortium
├System and IP (S&IP) PAC/Consortium
└Quality Human Resource (QHR) Office

＊ EDA Consortium (EDAC)

EDAC Vision

台湾は世界の主要な IC 製造・設計の中心になってきた。

素晴らしく教化すれば、EDA 産業はこの十年間に急激に発展し得る。

EDAC Mission

教材の統合開発により全大学の EDA 関連カリキュラムの質的改善

今後 EDA 会社の開拓・育成をするためのインフラ構築

EDAC Strategy

EDA 活動を教室、ワークショップ、技術フォーラム、競技会、そして、サマーキャンプ、などで推進

EDAC Action

・教育コース開発

学部生用 EDA、8CAD 関連コース、16 テスト関連コース

・活動

CAD 競技会（QHR オフィスと共催)、大学フォーラム・ワークショップ、学生サマーキャンプ・フォーラム、国際的学者訪問・ワークショップ、産学連携フォーラム

＊ 大学 Faculty

大学	NTHU、國立清華大學	NCTU、國立交通大學	NTU、國立臺灣大學
部門	IC Design Technology Center	SoC Research Center	EE/-GIEE EDA Group
設立	2000 年 11 月 3 日（提案 1998 年 8 月）		2004 年 8 月、研究グループとして独立
教員	19 人（E.S.Kuh 名誉教授、CS11 人、EE7 人）	9 人（CS1 人、EE2 人、ECE 6 人）	12 人（名誉教授 1、教授 4、助教授 2、助手 5）
学生	MS/Ph.D. 250 人余り		MS 50 人、Ph.D. 20 人

＊ 大学院の講義

大学	NTHU、國立清華大學	NCTU、國立交通大學
部門	IC Design Technology Center	SoC Research Center
講義	IC Design - Digital IC Design and Lab - Analog IC Analysis and Design - Embedded System Design - Computer Arithmetic - Telecommunication IC Design - Advanced Computer Architecture - Digital Signal Processing Architecture Design - Hardware Description Languages and Synthesis - Microcomputer System Lab, etc. Design Automation - Computer-Aided Design for VLSI - Silicon Compiler - Advanced Switching Theory - VLSI Testing I/II - Advanced Compiler - Advanced Digital Design and Verification - Semiconductor Memory Testing, etc.	- Special topics in Computer Aided Design - Introduction to VLSI/SoC physical design automation - Advanced Algorithm - IP core design and verification - Interconnect optimization - VLSI testing and design for testability - EDA weekly seminar

＊ NTHU（國立清華大學）IC Design Technology Center の研究資金

産業界　NT$15M、MOEA　NT$46M、IC-OC,ITR、NT$5M、NSC　NT$46M、研究成果移管 royalty　NT$6.4M　・・・　単純合計で約４億円

＊ NCTU（國立交通大學）SoC Research Center の現在の主要研究テーマ

・Interface compliance verification
・Network-on-chip design
・On-chip bus encoding and communication arbitration
・System-level and functional verification
・HW-SW co-simulation
・ECO gridless routing

・Thermal-aware design methodology
・Power delivery network analysis and optimization
・Design for manufacturability
・Low power and signal integrity driven physical design
・IC-package co-design
・Physical verification in SoC design flows
・Soc testing

＊ NTU（國立臺灣大學）EDA Group の国際学会発表実績

年	日本	台湾	NTU/EDA
2001（ICCAD）	1	1	1
2002（DAC+ICCAD）	4	3	3
2003（DAC+ICCAD	5	5	3
2004（DAC）	4	4	2
合計	14	13	9

＊ NTU（國立臺灣大學）High Performance Computing Lab.の HW/SW コデザインに関する教育コース“ Input/Output Devices and Driver Design ”
・組込み OS（Linux and Windows CE）のためのドライバプログラムを設計
・16 週のコース：12 Lectures and 8 Laboratories（2～3 時間/Lab）
・FPGA を用いて IO 設計
・今後の課題：Lab の追加、授業結果をフィードバックした教材の改善

＊ NTU（國立臺灣大學）High Performance Computing Lab.の進行中の研究テーマ
・System profiling and CPU Frequency/Voltage Scaling based on hardware/software partitions
・DVS Simulator Development

Session 4: QHR: Student Contest Coverage

・学生対象の Forum や Contest に関する紹介

-International Ph.D. Forum on VLSI 2006 に関する紹介
Forum の目的：
1. VLSI を研究している Ph.D.学生の経験を交換する
2. Ph.D.の学生の国際的な交流を後押しする

Forum の概要

宿泊、食事、Social Program(見学)　全プログラムの参加は無料

（参加要件）大学で Ph.D.に在籍していること

組み込み IC コンテスト（後述）

技術プログラムのみではなく、台湾見学を含めた包括的プログラム

参加人数：台湾国内：10~20 名、海外(韓国、日本、USA、etc.) 10~20 名

Forum のトピック

・VLSI に関するあらゆること

アナログ／デジタル IC 設計、SoC、SiP、デバイス、MEMS、…

組み込み IC コンテスト

チームで協力して回路を設計する

4 人程度の学生チーム（国籍混合）を組んでコンテストに参加

半日程度で設計できる規模の回路を想定

このフォーラムは、台湾の MOE（日本で言う文科省）が全面的に（特に予算）バックアップを行っており、学生は完全無料で参加できる。

国籍を超えたチームでミッションをこなすことにより、Ph.D.の学生にとっては非常に重要な経験ができるすばらしいフォーラムであると考える。国外の学生にとってももちろんよい経験になるが、国内の学生が、国外の学生と地元でこのような経験を積めるのは、国内における将来の VLSI 設計技術者（および研究者）を育てる上で非常に有用であると考える。このようなフォーラムを政府が全面的にバックアップをしていることが、台湾政府の、国内における VLSI 設計技術の底上げに対する本気の姿勢を感じる。

-University Embedded Software Design Contest に関する紹介

コンテストの概要

修士課程、博士課程の学生による組み込みソフトウェアコンテスト

コンペティション形式で設計した組み込みソフトウェアを評価

2003 年より開始、スポンサーは MOE

コンテストのカテゴリ

基本的にプラットフォームに関する制限はない。（ただし PC は除く）

2005 年のカテゴリは 3 つ

1) マルチメディア
2) 一般アプリケーション
3) システムソフトウェア

コンテストの流れ

1) 登録時に作成するシステム（アプリケーション）の提案を行う
2) 参加者はトレーニングコースに参加できる
   組込みソフトウェア工学、組込み OS、SoC プラットフォーム…
3) 最終レポートを提出
4) プレゼンテーション、および　作成物のデモンストレーション

1~4 をおよそ 6 ヶ月の期間で行う。

評価方法

大学、および企業の専門家によるレポート、プレゼン、デモより評価
⇒ソフトウェアの新規性、性能、レポートの質などを評価

副賞

各カテゴリでコンテスト 1 位の者には、関係する学会（DATE，DAC，CASES，EMSOFT など）への参加費用、渡航費用などが副賞として与えられる。

総評：

参加者は年々増加傾向にあり、SoC プラットフォームのカテゴリを増強することにより、さらにハードウェア技術者の参加を呼び込めると期待する。

コンテストに対する政府のサポートが SoC/組込みソフトウェアの研究の活性化に大きな貢献をもたらしている。

感想とまとめ

共通の教育マテリアルを開発し、各大学でマテリアルをシェア（レベルに合わせて内容を適宜追加削除）、Run のあとにマテリアルへのフィードバックを行うことで、教育マテリアルの進化スパイラルが構築されている。SW/HW だけでなく、System-Level 設計についても同様の取り組みを始めている。日本では、かつて HW 設計教育マテリアルにおいて行われていた（KUE チップ 2 プロジェクトや KITE プロジェクト）が、その後他の設計分野に発展せず停滞した。LSI カレッジのテキスト共有／更新スパイラルもまだ軌道に乗っていない。

教材を作るエネルギーは非常に大。エネルギーを割くなら「何を学んでもらうか？」を真剣に考えた教材作りが重要。「教材を作ること」が目的にならないように気をつけなければ。

また、教材が継続的に進化するスパイラルを築くことも重要。流れを止めない。またその流れを閉じず、他のエリアにも広げていくことも大事。

教育する目標を定めて (Vision)、Mission を明確にして、トップダウンに教育を実行している。また、カリキュラム開発をシステム化している点がすばらしいと感じた。

具体的なコースは、必要な知識はすべて教え込むという目的意識のもとに、大規模な知識を詰め込む教育だと感じた。日本では必要な知識をすべて教えることはできていない。

- **デバイスからシステムへ（研究の方向性）**

これまでに主流であった回路/デバイス研究だけでなく、アーキテクチャやソフトウェア、ネットワークなど、上流での研究に力を入れていると強く感じた。今回は特に、「組込みOS」と「低消費エネルギー」というキーワードを多く耳にしたが、それだけでなく、「マルチ・コア」や「再構成可能ハードウェア」など、現在日本で注目されている内容に関してもかなり研究が進められているようだ。「台湾＝半導体デバイス」という認識は全くの誤りであり、ネットワークまでをも含んだシステム全体を視野に入れているのは明らかである。日本の研究者は、米国やヨーロッパだけでなく、同じアジアで高いレベルの研究が行われている事を認識し、積極的な交流や情報交換を行うべきである。

- **良い意味でのライバル意識と知識の共有（研究の体制）**

多くの大学が同じ方向に向かって研究開発を進めている。つまり、大学別に見た場合にはそれほど独自色があるとは感じなかった。また、大学内においても、複数の教員が同じような研究を行っている。しかしながら、これらの結果として、「大学間/大学内での競争意識」は極めて高いと思われる。また、同一分野の研究者が集積しており、活発な議論や共同研究を通して知識を共有する環境が整っている。今回、特に 30 歳～40 歳の若手研究者（多くが米国で博士号を取得）が活発に研究を推進しており、大きなエネルギーを感じた。

- **教育への意識の高さ**

各大学共に「教育」に関して力を入れている。日本の場合は VDEC など一部の機関に頼りがちであるが、台湾では「教育機関としての大学の使命」を強く認識しているように感じた。

＊ 3rd セッションの冒頭に、Yao-Wen Chang 教授から台湾 MOE の進める VLSI Circuits and Systems Education Program の紹介があったが、1997 年着手以来、台湾全体がまとまって着実に進められてきたことを実体感した。今回の調査に来るまでは「国を挙げてやっているらしいが、形は立派に見せるだろうが、中身は大したことがないのでは」とおぼろげに想像していたが、それが誤った浅はかな想像であったことを思い知らされた。

＊ 3rd セッションのみならず、全セッションでのプレゼンターは、セッションホスト教授を除けば、殆どが恐らく３０代の若い研究者で、プレゼン内容、スピーチ口調や Q&A などは自信に満ち溢れていた。この若い研究者パワーが花開く時期はすぐそこまで来ているのか・・・

＊ 昼食後の構内見学の途中で、授業中の教室の学生の受講態度を垣間見たが、姿勢が教壇の方角に向き、かつ、下を向いていなかった。また、夜９時過ぎに新竹の町を帰宅する高校生をたくさん見かけたが、日本の高校生と違い、服装がきちんとしていて、歩き方もだらだらしていなかった。皆、非常に真面目だという印象を強く受けた。清華大のプレゼン資料に「dedicated students（献身的な学生たち）」という表現があったが、教員も学生も真面目にかつ謙虚に知識獲得・情報収集しようとしていて、良い絆で前進・努力している。

QUBE へのフィードバック

＊ 社会人対象（のみならず、大学院学生対象も含めた）教育プログラムの開発では、台湾と協力・情報交換する価値は十分ある、日本に閉じこもっていては「井の蛙」になる、と考える。

＊ 教材の共有によるフィードバックシステムは非常に興味を持てる。うまくポジティブ方向に回れば教材は自然に進化していき、質の高いものになるのは間違いない。QUBE においても、教材作成を QUBE 内のみに閉じず、広く教材が成長する仕組みを組み込めれば、質のよい教材で教育を提供できるはず。

参考資料

NTHU-1： Proceeding of “Visit of Japanese Delegates to the VLSI Consortium”

３．３　ITRI 視察報告

基本事項

訪問機関名	STC/ITRI（SoC Technology Center/Industrial Technology Research Institute)： Sec.4 Chung Hsing Rd. Chutung, Hsinchu, Taiwan 310, R.O.C.
日　時	10 月 14 日 9:50～12:00
訪問先対応者	Chein-Wei Jen(General Director) Yuan-Hua Chu (Director)

プログラム

9:50	ITRI　紹介ビデオ上映	
10:00	STC/ITRI 紹介ビデオ上映	
10:20	STC/ITRI における研究・教育活動の説明	Chein-Wei Jen
	QUBE 概要説明	Hiroto Yasuura

内　容

＊ 新竹の中心部から車で 30 分ほど東へ行った丘陵地に広いキャンパスに 7 つの研究所と６つの研究センター（研究所より小さい）からなっている。経済省(MOEA: Ministry of Economic Affair)傘下の国立研究所であるが、民間企業との共同研究や国際的な共同研究を積極的に行っている。台湾の主な半導体関連企業の多くは、ITRI 出身者によるスピンアウトであり、TSMC や UMC を生み出した組織として、その誇りは高いものがある。

＊ 1973 年の設立で、現在、ITRI 全体では 5800 人の人員で、１５%が博士、５３%が修士である。下記の１３の組織からなる。

- Computer & Communications Research Laboratories (CCL)
- Mechanical Industry Research Lab.
- Union Chemical Laboratories
- Energy & Resources Laboratories
- Material Research Laboratories
- Opto-Electronics & Systems Lab
- Electronics Research and Service
- Organization
- Center for Measurement Standards

- Biomedical Engineering Center
- Center for Industrial Safety and Health Technology
- SoC Technology Center(STC)
- Nano Technology Research Center

＊ SoC 設計に関係する研究は、CCL と 2003 年に CCL から独立した STC で行われている。訪問では、CCL の一般的な説明を受けた後、STC の Jen 所長と技術的な討論を行った。

＊ CCL は、無線通信、高速通信、IT の社会基盤への適用（セキュリティやヒューマンインタフェース)、デジタルテレビとビデオ技術の研究を行っている。３Ｓ（Service, Solution, Software）と３Ｃ（Computer, Communication, Consumer Electronics）をスローガンにしている。汎用計算機の産業が無かった分、最初から SoC ベースの組込みシステムを前提とした研究が為されている。600 人の研究者のうち 88 人が博士、447 人が修士である(事務職も入れると全体は 700 人)。政府（MOEA）からの資金が 56%(39.4M US$)、民間資金が 44%(34.7M US$)である。過去の技術移転は、半導体関連が 18%、通信関係 26%、情報関係 21%である。海外でも CMU、MIT などと連携を行っている。

＊ STC は、2003 年に CCL から独立した。SoC の設計手法の確立がミッションで、DSP プロセッサコア開発、マルチメディア SoC 開発、低消費電力設計、RF および Mixed Signal 技術、EDA とテスト技術が主な研究テーマである。230 名の職員のうち博士 19 名、修士 163 名で、平均年齢は 33 歳と若い。交通大学の教授であった C.W.Jen 博士が所長を務めており、大学との結びつきも強い。予算は、年間 20M US$で 60%が政府からの資金である。民間では Mediatech や Realtech などの企業との共同研究が中心である。

＊ STC におけるシステム設計関係の研究と教育については、CIC とも共同しながら進めている。具体的には、STC で開発した DSP コアを搭載した設計プラットフォームとその技術を CIC に提供し、CIC が教育カリキュラムを開発するのをサポートする形で行っている。設計ツールとしては、MAXIM、CoWare などを使っている。IP の開発は、Novatech や Sunplus などの設計会社と共同研究を行っている。

＊ 研究者には、パートタイムの学生として大学で博士号を取得することを勧めている。また、大学から学生を受け入れて、現場で実習させることも行い、地域に種々の機関が集約しているメリットを活かしている。

＊ 台湾では、兵役の替わりに先端企業や研究機関で働くことが認められており、この制度で優秀な人材をこの分野に誘導している。

感想とまとめ

＊ 2-3 年ごとに訪問しているが、その度にキャンパスが整備され、組織が拡充されている。STL はシリコンソフトプロジェクトに連動して、台湾の設計産業を強化する政策の技術的側面を支える組織であり、有効に機能している。

＊ 予算は研究員あたり 1000 万円で高くない。いかにモチベーションを挙げ、効率的に研究するかが鍵であると考える。

QUBE へのフィードバック

＊ CIC と STL の協力のように、QUBE も FLEETS や民間企業との技術交流を進める必要がある。実用化研究ベースで構築した最先端のプラットフォームを教育で用いることで、より現実的な問題と直面することができる。また、開発されたプラットフォームや研究成果を現場に広げる意義も大きい。

参考資料

ITRI-1 Computer and Communications Research Laboratories：PPT ファイル

ITRI-2 S.T.C.パンフレット

４．韓国調査報告

2005 年 10 月 19 日に、韓国における SoC 設計教育・研究の現場を実際に見て、現場の教育者、研究者と討論を行うためソウル国立大学へ赴き視察・調査を行った。

視察に赴いたのは以下の１名である。
安浦 寛人　教授　九州大学システム LSI 研究センター センター長

４．１　ソウル国立大学視察報告

基本事項

訪問機関名	Seoul National University, School of Electrical Engineering and Computer Science： San 56-1, Shillim-dong, Kwanak-ku Seoul 151-744, Korea
日　時	10 月 19 日 12:00~14:00
訪問先対応者	Professor Kiyoung Choi Professor Wonyoung Sun Professor Yunheung Paek

プログラム

12:00	Introduction	
	SNU および韓国内における SoC 設計教育に関する現状の聞き取り	Kiyoung Choi
	Sun 教授の開発した教材と開発現場の見学	Wonyoung Sun

内　容

＊　EECS の下に EE コース(160 名)と CS コース（70 名）がある。EE コースのカリキュラムを中心に話を聞いた。

＊　SoC 設計に関する学部のコースは、下記の通りである。

- Digital Logic Design and Lab：（2 年生 1 年間：講義 3 時間＋実験 2 時間）
- Programming Methodology：（2 年生半期：講義 3 時間）C 言語のほか JAVA 等も教える。
- Data Structure and Algorithms：（2 年生半期：講義 3 時間）

- Digital systems Design：（3 年生半期：講義 3 時間）
- Signals and Systems：（3 年生半期：講義 3 時間）
- Introduction to Operating Systems：（3 年生半期：講義 3 時間）
- Computer Organization：（3 年生半期：講義 3 時間）
- Embedded System Design：（４年生半期：講義 3 時間）
- Introduction to Digital Signal Processing：（４年生半期：講義 3 時間）
- Introduction to Compilers：（4 年生半期：講義 3 時間）

＊ SoC 設計に関する大学院の講義は下記の通りである。

- Introduction to VLSI System Design：（半期：講義 3 時間）
- VLSI Systems for Signal Processing：（半期：講義 3 時間）
- Introduction to Computer-Aided-Design：（半期：講義 3 時間）
- SoC Design Automation：（半期：講義 3 時間）
- VLSI Systems Design：（半期：講義 3 時間）
- Topics in System Software：（半期：講義 3 時間）
- Embedded Systems Software：（半期：講義 3 時間）
- Computer Organization and Design：（半期：講義 3 時間）
- Topics in Computer and VLSI：（半期：講義 3 時間）

＊ Sun 教授が担当する Signals and Systems の講義では、実験教材の ARM カードを学生に一枚ずつ渡し、学生が家でも実習が出きるようにしている。実際にソフトウェアで信号処理のプログラムを作り、MIDI による音声処理を実行させている。

＊ Choi 教授が担当する Embedded System Design の内容は下記である。

- 組込みプロセッサ、OS、ハードウエア設計、システム集積を中心に組込みシステム設計に関して講義する。ARM のアーキテクチャや Linux についても具体的に紹介している。
- 教科書：Wayne Wolf: Computer as Components: Principles of Embedded Computing System Design, Morgan Kaufmann, 2001
- ARM と Linux をベースとしたタームプロジェクトを課している。
- 内容は、UML、組込みプロセッサアーキテクチャ、ARM アーキテクチャ、Xtensa、Optimode、ARM 開発環境、CPU に関する議論、組込み用プラットフォーム、アセンブラ、コンパイラ、OS、スケジューリング、デバイスドライバ、アクセラレータ、ネットワーキング、MDS tec.、設計手法など広範囲をカバーしている。

＊ 実験コースをサポートするスタッフはいない。主に大学院生の TA を使って開発と実験のサポートを行っている。

＊ 韓国では、SoC 設計者を養成する為に、SoC 関連のカリキュラムを政府が決めて、そのコースを修めた学生に政府がお金（学費の半額）を出す仕組み（IT-SOC）を作っている。コースは、通常のコースの外で、学生には Extra の単位取得になる。修了者に

は政府が資格を保証する証明書を出す方法も検討している。

感想とまとめ

＊ 電気工学系の学科で、学部レベルの組込みシステム関連の実践的な教育を行っているのには驚いた。実際にかなりレベルの高い実験を用意して学生に手を動かすようにしている点は多いに参考になる。

＊ 国が戦略的に SoC 設計教育を行っている点も注目すべきである。学生に賞金を出すやり方も面白い。

QUBE へのフィードバック

＊教材を各自に渡して、家でも作業ができるようにしている点は参考になる。

＊カリキュラム構成は参考になる。

参考資料

SNU-1：電気工学コースのカリキュラム

SNU-2：Embedded System Design のシラバス

SNU-3:IT-SoC の説明(日本語訳：IT-Soc.doc）

SNU-4: Sun 先生のテキスト

５．米国学会調査報告

2005 年 9 月 22 日に、米国において開催された組込みシステム教育に関するワークショップ(2005 Workshop on Embedded Systems Education: WESE 2005)に参加し、海外における組込みシステム設計教育の現状を調査した。

調査に赴いたのは以下の１名である。
福田　晃　教授　九州大学大学院システム情報科学研究院

５．１　WESE2005 調査報告

基本事項

学会名	2005 Workshop on Embedded Systems Education (WESE 2005)： HYATT Hotels & Resorts, Jersey City, NJ, USA
日　時	2005 年 9 月 22 日　9:00～18:00
オーガナイザ	Jeff Jackson (University of Alabama, USA) Paul Caspi (Verimag-CNRS, France)

プログラム

9:15-10:00	Invited Session
“A New Paradigm for Engineering Schools?” A. L. S. Giovanni-Vincentelli, A Pinto (Univ. of California at Berkeley, USA)	
10:00-12:30	Curriculum and Contents
“Demand-Driven Curriculum for Embedded System Software in Korea” S. Pak(Dongduk Women’s Univ.), E. Rho (Sungkonghoe Univ.), J. Chang (Sangmyung Univ.), M. H. Kim (Konkuk Univ., Korea)	
“NEXCESS: Nagoya University Extension Courses for Embedded Software Specialists “ M. Yamamoto, H. Tomiyama, H. Takada, K. Agusa, K. Mase, N. Kawaguchi, S. Honda, N. Kaneko (Nagoya Univ., Japan)	
“Towards Laying Common Grounds for Embedded System Design Education” P. Marwedel (Univ. of Dortmund, Germany)	
“Experience with an Embedded Systems Software Course” J. K. Muppala (The Hong Kong Univ. of Science and Technology, China)	

14:00-14:45	Invited Session
“How Should Embedded Systems be Taught? Experiences and Snapshots from Swedish Higher Engineering Education” M. Grimheden and M. Torngren (Royal Institute of Technology, Sweden)	
14:45-15:45	Teaching Experiences
“A Case Study in Efficient Microcontroller Education” B. Weiss, G. Gridling, M. Proske (Vienna Univ. of Technology, Austria)	
“A System for Automatic Testing of Embedded Software in Undergraduate Study Exercises” V. Legourski, C. Trödhandl, B. Weiss (Vienna Univ. of Technology, Austria)	
16:00-17:30	Labs and Platforms
“Experiences Teaching an FPGA-based Embedded Systems Class” S. A. Edwards (Columbia Univ., USA)	
“An Evaluation of the VME Architecture for Use in Embedded Systems Education” K. G. Ricks, D. J. Jackson, W. A. Stapleton (The Univ. of Alabana, USA)	
“Diverse Hardware Platforms in Embedded Systems Lab Courses: A Way to Teach the Differences” F. Salewski, D. Wilking, S. Kowalewski (Aachen Univ., Germany)	

■全体の発表を聞いて

・発表国は、USA（３件)、日本（１件)、韓国（１件)、ドイツ（２件)、中国（香港、１件)、スウェーデン（１件)、オーストリア（２件）である。

・日本（名古屋大学）以外は、どのカリキュラムも、QUBE が対象としている社会人ではなく、学生（学部および大学院）を対象としたものであった。

・発表のほとんどが、一部で実践している組込みシステム関連の科目に関するものであり、組込みソフトウェアのカリキュラム全体のものではなかった。

・組込みソフトウェアのカリキュラムを実践している大学は、発表の中では、名古屋大学の NEXCESS のみである。UC Berkeley は、完全ではなく、部分的ではあるが、カリキュラムを組んでいる。

■全発表に共通する特徴

・組込みシステム教育は、取り組み始めた段階であり、まだ、カリキュラムは完成していない。

・教育対象の学生は、電気情報系のみならず、機械系など、複数の学科にまたがっている。

・教育内容に関しては、コンピュータサイエンスに代表される学術的内容のみでなく、組込みシステムに特徴的な工学的実践的内容が重要であるとの認識である。
・実践的教育として、実際に、ハードウエア（ボード、モータなど）、および LEGO を用いた教育を行っている。実際に動かすことによって、学生に興味を持たせようとしている。

■その他（UC Irvine の教育）

当日の参加者の話では、社会人を対象とした組込みシステム教育を行っている大学として、University of California at Irvine (UC Irvine)があるとの情報を得た。これは、生涯学習コースの一環として職業訓練講座や通信教育などを提供する UC Irvine Extension のプログラムの一部である（http://unex.uci.edu/index.asp?）。

UC Irvine の Prof. Gajski の話では、当該プログラムは、「Prof. Yogi Gupta(現在、UC Sandiego)が立ち上げたプログラムであるが、教育品質を確保できる保証がないので、自分は関与していない」と、否定的であった。2005 年夏と秋に、以下の講座が開講されている（講師は、企業の方のようである。）

◆2005 年夏

Course Title	Sec	Reg #	Dates	Campus	Fee
Designing Embedded Software Using Real-time Operating Systems EECS X497.31	1	00120	Jun 22, 05 to Aug 24, 05 9 meetings	Irvine	$545.00
Embedded Systems Architecture EECS X497.36	1	00121	Jul 07, 05 to Sep 15, 05 10 meetings	Irvine	$545.00
Embedded Systems Design Using ARM Technology EECS X497.39	1	00122	Jun 27, 05 to Aug 22, 05 8 meetings	Irvine	$545.00
Real-Time Embedded Digital Signal Processing EECS X498.61	1	00123	Jul 15, 05 to Jul 30, 05 4 meetings	Orange	$545.00

◆2005 年秋

Course Title	Sec	Reg #	Dates	Campus	Fee
C Programming for Embedded Systems EECS 805	1	00098	Sep 17, 05 to Sep 24, 05 2 meetings	Irvine	$285.00
Embedded Systems Design Using Linux EECS X497.35	1	00116	Oct 04, 05 to Dec 06, 05 10 meetings	Irvine	$545.00

Fundamentals of Embedded Systems Design and Programming EECS X497.32	1	00114	Sep 29, 05 to Dec 08, 05 10 meetings	Irvine	$545.00
Real-Time Embedded Systems Programming EECS X497.34	1	00115	Sep 28, 05 to Dec 07, 05 10 meetings	Irvine	$545.00

６．おわりに

2005 年 9 月～10 月に QUBE プロジェクトメンバーが実施した海外における先端的教育事例調査について報告した。九州大学システム LSI 研究センター単独で、欧州 3 カ国（フランス、ドイツ、ベルギー）と東アジア 2 カ国（台湾、韓国）の大学・研究機関を訪問し、さらに米国の国際会議に参加し、それらの調査結果をまとめた。

調査を行った各国ともシステム LSI 設計教育に対して国が戦略的に巨額の支援を行い、教育のレベルを高めようと努力していた。さまざまな国の教育者と議論したが、どの国の教育者も国の支援の元で教育のレベルを高めるために非常に大きなエネルギーを割いている。戦略的支援により有能な人材を多数輩出することができ、それにより産業界が活性化されるという良い循環が形成されており、国家・政府からの支援が有効に働いていると感じた。この点において日本は大いに見習うべきである。日本においては、九州大学の本プロジェクト QUBE をはじめ、2004 年度から開始している組込みソフトウェア技術者人材養成プログラム NEXCESS（名古屋大学）など、国の支援による教育プログラムがスタートした。今後これらのプロジェクトを中心とし、日本国内の SoC 設計教育レベルをより高く引き上げる必要がある。

また、台湾で実施しているような、戦略的な大学間での教材の共有スキームが日本の教育現場には欠けている。教育者が個々に教材を作成し、技術の変化に合わせて教材を改良していては、技術の変化に追随できない。QUBE では 2006 年度以降に同様のスキームを QUBE で開講する講座を中心に展開し、大学間での教材共有に貢献していきたい。

【SLRC Discussion Paper Series バックナンバー】

Vol.1, No.1　社会基盤としてのRFIDに関する考察 ―非接触型ICカードおよび無線タグの技術発展経過と実用化―、篠崎彰彦、浜崎陽一郎、納富貞嘉、井上創造、安浦寛人、April 2004

Vol.2, No.1　システム LSI 設計教育先端事例の海外調査報告、築添 明、林田隆則、安浦寛人、久住憲嗣、井上弘士、福田 晃、Dec. 2005

SLRC Discussion Paper Series について

今日、システム LSI は、研究開発、設計、生産、利用を通じて、社会のあらゆる場面に影響が及んでいる。こうした現実を踏まえて、九州大学システム LSI 研究センターは、「社会基盤としての LSI」に関する幅広い領域の調査・研究を発表する媒体として、SLRC Discussion Paper Series を不定期に刊行することとした。技術や社会の変化が激しさを増す中、このシリーズを通じて、実証実験や実態調査をもとにしたタイムリーな問題提起がなされ、専門領域の異なる研究者間の議論を活発化して、学際的な叡智結集の一助となることを願う。

SLRC Discussion Paper Series, Vol.2, No.1, Dec. 2005
System LSI Research Center (SLRC), Kyushu University, Japan

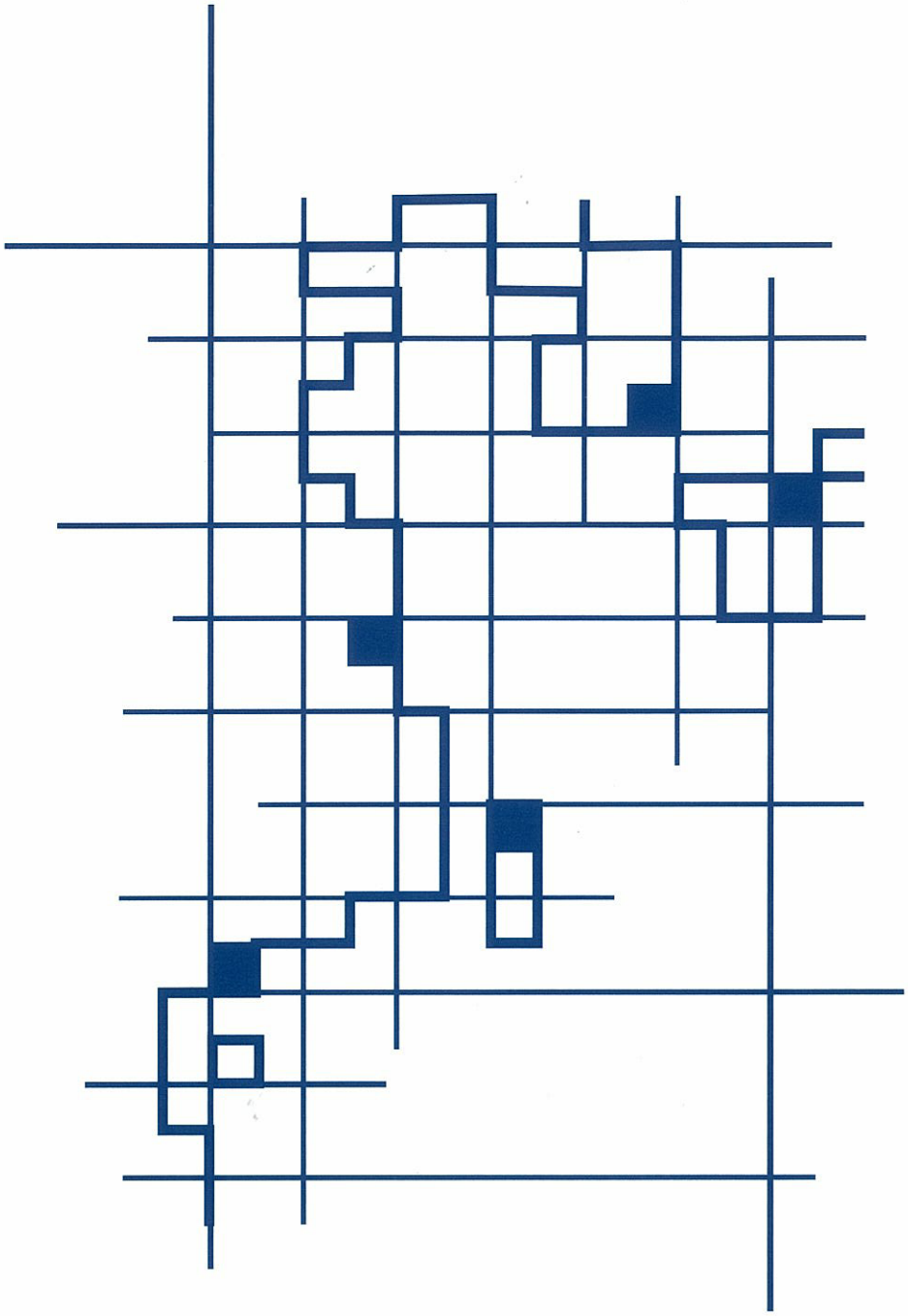
システム LSI 設計教育先端事例の海外調査報告

システム LSI 設計人材養成実践プログラム QUBE

Q-shu University hardware/software Borderless system design Education program

発行日　２００５年１２月
発行元　九州大学システム LSI 研究センター（SLRC）
〒814-0001 福岡県福岡市早良区百道浜 3-8-33
福岡システム LSI 総合開発センター3

Copyright©2005 SLRC All rights reserved.
非売品　禁無断転載



SLRC

System LSI Research Center
Kyushu University

〒814-0001 福岡県福岡市早良区百道浜 3-8-33
福岡システム LSI 総合開発センター 3F
TEL & FAX 092-847-5190

http://www.slrc.kyushu-u.ac.jp/