有限状態機械の分割に基づく定常状態確率の近似計算手法

長谷川, 創
九州大学大学院システム情報科学府

赤峰, 悠介
九州大学大学院システム情報科学府

吉村, 正義
九州大学大学院システム情報科学研究院

松永, 裕介
九州大学大学院システム情報科学研究院

出版情報：電子情報通信学会技術研究報告. VLD, VLSI設計技術. 110 (36), pp.31-36, 2010-05. 電子情報通信学会
バージョン：
権利関係：

社団法人　電子情報通信学会
THE INSTITUTE OF ELECTRONICS,
INFORMATION AND COMMUNICATION ENGINEERS

信学技報
TECHNICAL REPORT OF IEICE.

有限状態機械の分割に基づく定常状態確率の近似計算手法

長谷川　創† 赤峰　悠介† 吉村　正義†† 松永　裕介††

† 九州大学 大学院システム情報科学府
†† 九州大学 大学院システム情報科学研究院
〒 819-0395 福岡県福岡市西区元岡 744
E-mail: †{hasegawa,akamine}@soc.ait.kyushu-u.ac.jp, ††{yosimura,matsunaga}@ait.kyushu-u.ac.jp

あらまし　順序回路のソフトエラー耐性を評価する手法の一つとして，マルコフモデルを用いて状態遷移の振る舞いを解析し評価する手法が提案されているが，規模の大きな回路に対しては多大な実行時間を要し適用が困難である．実行時間の多くは回路の内部状態の定常確率を求める処理に費やされる．本稿では順序回路の内部状態の定常確率を高速に求めるため，回路中のフリップフロップをいくつかのグループに分割し，各グループの定常確率から回路全体の定常確率を近似する手法を検討する．

キーワード　ソフトエラー，順序回路，有限状態機械，定常状態確率

An Approximate Method for Steady State Probability Calculation based on FSM Splitting

So HASEGAWA†, Yusuke AKAMINE†, Masayoshi YOSHIMURA††, and Yusuke MATSUNAGA††

† Graduate School of Information Science and Electrical Engineering,Kyushu University
†† Faculty of Information Science and Electrical Engineering, Kyushu University
744 Motooka, Nishiku, Fukuoka, 819-0395 JAPAN
E-mail: †{hasegawa,akamine}@soc.ait.kyushu-u.ac.jp, ††{yosimura,matsunaga}@ait.kyushu-u.ac.jp

Abstract　An exact method which evaluates soft error tolerance with Markov model has been proposed. This method, however, is difficult to apply to large scale circuits for consuming much time. Most of the run-time of this method is spent on calculation of steady state probability. This paper presents an approximate method for steady state calculation. This approximate method divides flip-flops into some groups, and computes steady state probability of the whole circuit from each group's steady state probabilities.

Key words　soft error, sequential circuit, finite state machine, steady state probability

1. はじめに

LSI（Large Scale Integrated circuit）の信頼性を低下させる要因の一つとしてソフトエラーが挙げられる．ソフトエラーとは中性子などがトランジスタに衝突し，その際に発生する電荷により記憶素子が保持する値の反転や，論理ゲートの出力値の反転が引き起こされる現象のことである．近年 LSI の微細化技術の発展により，メモリセルなどの保持する値の反転に必要な最小の電荷量が低下する傾向にある．そのため微小な異常電荷によって値の反転が引き起こされる可能性が高まっている．このことから今後ソフトエラーが無視できない問題になる可能性が指摘されている．

ソフトエラー対策は対象とする回路ごとに異なる．現在，論理回路において回路の多重化により高信頼性を実現する対策が提案されている [2] が，面積増加によるコストの増加を伴う．論理回路におけるソフトエラーに対する低コストかつ高信頼性を満たす対策は未だ確立されておらず，今後論理回路におけるソフトエラーが問題となる可能性が指摘されている [3]．ソフトエラー対策を施して論理回路を設計した際，設計した回路が所望のソフトエラー耐性を持つか評価する必要がある．論理回路のソフトエラー耐性を評価するための指標としては一般的に，回路中の素子においてソフトエラーが発生し，ソフトエラーに起因する誤った値（以下，エラー）が外部出力に伝搬する確率が用いられる [1], [4]．論理回路のうち順序回路では内部状態をフリップフロップ（以下，FF）などの記憶素子に記憶している．順序回路においてソフトエラーによるエラーの外部出力への伝

搬を解析する場合は回路の内部状態の遷移についても考慮しなければならない．

既存研究においては順序回路の状態遷移の振る舞いをマルコフモデルを用い厳密に解析し，ソフトエラー耐性を評価する手法（以下，厳密手法）が提案されている [1]．厳密手法を用いることにより順序回路のソフトエラー耐性を評価することが可能であるが，規模の大きな回路に対しては多大な実行時間を要すため適用が困難である．そこで文献 [1] では近似的に回路中の FF を外部出力とみなして解析し，厳密手法の高速化を図った手法（以下，PPO 法）が提案されている．PPO 法は厳密手法よりも高速に実行でき，比較的高精度を保つ．そのため厳密手法では実行時間が膨大になり，実行が困難な規模の回路のうち比較的規模の小さな回路に対して実行することができている．しかし PPO 法を用いても規模の大きな回路に対しては依然として実行時間が膨大になり実行が難しい場合がある．そのため PPO 法の実行が難しい，規模の大きな回路のソフトエラー耐性を求めるためにはさらなる高速化が必要である．規模の大きな回路に対して PPO 法を実行する際には，回路の内部状態の定常確率を求める処理に多くの実行時間が費やされることが分かっている [1]．そのため回路の内部状態の定常確率を高速に求めることができれば PPO 法の高速化につながると考えられる．回路の内部状態の定常確率はソフトエラー耐性評価の精度に影響する．そのため近似手法により定常確率を求める場合，得られる定常確率の精度を保つ必要がある．既存研究 [5] において定常確率を近似的に計算する手法が提案されている．しかし求められる定常確率の精度が十分ではない．そのためこの手法を用いてソフトエラー耐性の解析を行った場合，精度良くソフトエラー耐性を評価することができないと考えられる．

定常確率を厳密に求める場合は，各状態間の遷移確率を求め定常確率を未知数とする一次連立方程式を解く必要がある．FF 数が k の順序回路の全状態数は 2^k であるため，定常確率を未知数とする一次連立方程式の元の数は回路の FF 数の増加に応じて指数的に増大することになる．また連立一次方程式を解く際に用いられる代表的な手法の一つであるガウスの消去法の計算量は，元の数を n とすると $O(n^3)$ である．そのため定常確率を求める計算量は，FF 数 k の回路に対しては $O(2^{3k})$ となり，対象回路の FF 数の増加とともに定常確率を求める際の計算量は大きく増加する．

本稿では順序回路の内部状態の定常確率を高速に求めるための近似手法について検討する．定常確率を高速に求めるために，解かなければならない連立方程式の元の数を削減することを考える．そこで回路中の FF をグループに分割し，各グループごとに連立方程式を解き全体の定常確率を近似的に求めることを考える．本来，回路中の各々の FF は独立とは限らないため，FF をグループ化し独立とみなすことにより求められる定常確率には誤差が生じる．また通常，回路の内部状態が全て一様の確率で現れることはない．そのため個々の FF 間の依存関係には差があると考えられ，依存関係の強い FF を別グループにして独立とみなすと，得られる定常確率には大きな誤差が生じると考えられる．そのためグループ化する際には得られる定常確率の精度を考慮したグループ分けが必要である．本稿では予備実験として，この方針に基づく手法を用いて定常確率を求めた場合に最大でどの程度の精度が得ることができるのかについて調査し考察を行った．実験により，近似手法を用いて比較的精度のよい近似が行える場合があることが分かった．またグループ化した際に，定常確率を求めようとしているグループとは別のグループの状態の確率分布を考慮することにより，大きな精度向上が得られる可能性があることも分かった．近似手法により順序回路の内部状態の定常確率を精度を保ったまま見積もることができれば，ソフトエラー耐性の解析だけでなく回路の消費電力解析などにも応用することが可能である．

本稿の構成を以下に示す．第 2 節では順序回路のソフトエラー耐性を評価するためのマルコフモデルを用いた既存評価手法について説明し，回路の内部状態の定常確率の計算についても説明する．第 3 節では FF をグループ化して定常確率を近似的に求める手法について説明する．第 4 節では今回行った実験の結果を示し，第 5 節で本稿をまとめる．

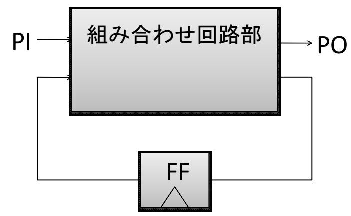

図 1　順序回路の構成例

2. マルコフモデルを用いたソフトエラー耐性評価と定常確率の計算

2.1　順序回路と回路対

順序回路とは出力値が現在の入力値のみによって決まらず，内部状態と入力値によって決まる回路のことである．順序回路は内部状態を FF などの記憶素子を用いて保持している．図 1 に順序回路の構成例を示す．PI，PO はそれぞれ回路の外部入力，外部出力を表す．図 1 では FF に内部状態を記憶しており，FF の出力値が組み合わせ回路部に入力されることにより内部状態が次時刻以降の出力値の決定に関わることを示している．

順序回路においてソフトエラーが発生し，外部出力値として誤った値が出力されるかどうかを調べるためには，正しい動作をする回路（以下，正常回路）とソフトエラーの発生を仮定した回路（以降，故障回路）に同一の入力値を与えた際に，二つの回路の出力値を比較すればよい．これら二つの回路を並べた回路を回路対と呼ぶ．正常回路と故障回路の外部出力値を比較し，異なる場合はエラーが外部出力に伝搬したことがわかる．

2.2　マルコフモデルによるモデル化

本来，順序回路の振る舞いは入力と内部状態によって一意に定まる決定的なものである．しかし回路の動作とソフトエラーの要因となる中性子などの衝突するタイミングには関連がなく，回路の動作から見ればソフトエラーはランダムに発生するものとみなすことができる．また回路の入力値に関してもソフトエラー発生のタイミングとは無関係に決まるため，なんらかの確

率分布に従ったランダムなものとみなすことができる．そのため回路対の状態遷移の振る舞いを，確率的に状態遷移する状態機械であるマルコフモデルにより表すことが可能である．

ソフトエラー発生後の回路対の振る舞いを考える．FF においてソフトエラーが発生した直後，正常回路と故障回路の内部状態は異なる．その後の時刻において一時刻でも誤った値を出力すればエラーが外部出力に伝搬したことになる．また，エラーの伝搬が阻害されることによりいったん正常な状態に遷移すれば次にエラーが発生するまでは正常な動作をする．以上のことから，ソフトエラー発生後の回路対の状態を次の三つの状態に分類することができる．

- failure 状態

エラーが外部出力まで伝搬した以降の状態

- masked 状態

正常回路と故障回路の FF の値が等しい状態

- 一時状態

正常回路と故障回路の FF の値は異なるが，エラーは顕在化していない状態

このうち，failure 状態と masked 状態は確率 1 で自分自身へ遷移する状態である．以降，failure 状態または masked 状態に到達することをその状態に吸収されると表現する．順序回路の FF においてソフトエラーが発生し，エラーが外部出力に伝搬する確率を求めることは，failure 状態に吸収される確率を求めることと等しい．

2.3 ソフトエラー耐性評価指標の厳密な計算

本稿では，以下の表記を用いる．

- S：ソフトエラー発生前の状態の集合
- Π：ソフトエラー発生後の状態の集合
- Π_{tmp}：一時状態の集合
- Π_{init}：ソフトエラー発生直後の状態（初期状態）の集合
- π_f：failure 状態
- $r_{s_i s_j}$：$s_i \in S$ から $s_j \in S$ への遷移確率
- $e_{s\pi}$：ソフトエラーにより $s \in S$ から $\pi \in \Pi$ に遷移する確率
- $p_{\pi_i \pi_j}$：$\pi_i \in \Pi$ から $\pi_j \in \Pi$ への遷移確率
- $q_{\pi\pi_f}$：$\pi \in \Pi$ を出発し π_f に吸収される確率
- P_{abs}：π_f に吸収される確率
- $P_{init}(\pi)$：$\pi \in \Pi$ の初期状態確率
- $P_{steady}(s)$：$s \in S$ の定常確率

ソフトエラー耐性評価指標である，ソフトエラーが発生し外部出力に伝搬する確率を求めることは failure 状態 π_f に吸収される確率を求めることと等しい．ソフトエラーが発生し外部出力に伝搬する確率 $P_{abs}(\pi_f)$ は次式で表される．

$$P_{abs}(\pi_f) = \sum_{\pi \in \Pi} P_{init}(\pi) q_{\pi\pi_f} \quad (1)$$

式 (1) において，$P_{init}(\pi)$ はソフトエラー発生後の状態 π の初期状態確率であり，ソフトエラー発生直後の状態が π である確率を表す．$q_{\pi\pi_f}$ は状態 π を出発して π_f に吸収される確率であり，吸収確率と呼ぶ．

状態 π の初期状態確率 $P_{init}(\pi)$ は次式で表される．

$$P_{init}(\pi) = \sum_{s \in S} P_{steady}(s) e_{s\pi} \quad (2)$$

$P_{steady}(s)$ は，ソフトエラー発生前の状態 $s \in S$ の定常確率であり，ソフトエラー発生前のある時刻の状態が s である確率を表す．また $e_{s\pi}$ はソフトエラーにより状態 s から状態 $\pi \in \Pi$ に遷移する確率を表す．

ソフトエラー発生後の状態 π_i を出発し failure 状態 π_f へ吸収される確率 $q_{\pi_i \pi_f}$ は以下の式で表される．

$$q_{\pi_i \pi_f} = \sum_{\pi_j \in \Pi_{tmp}} p_{\pi_i \pi_j} q_{\pi_j \pi_f} + p_{\pi_i \pi_f} \quad (3)$$

式 (3) により各状態間の遷移確率が既知であれば $q_{\pi_i \pi_f}$ を未知数とする連立方程式を解くことにより吸収確率が求められる．

2.4 近似手法

厳密手法を用いてソフトエラー耐性を評価する際，規模の大きな回路に対しては実行時間の問題から実行が困難である場合がある．そのため，文献 [1] では厳密手法の計算の一部を近似的な処理に置き換え，実行時間の高速化を狙った PPO 法という手法が提案されている．PPO 法では FF を外部出力とみなしてソフトエラー耐性を評価している．厳密手法との違いは，外部出力だけでなく FF の値の比較も行い，異なる場合 failure 状態への遷移とみなしてしまう点である．このような近似を行うことで回路対の到達可能状態の列挙，および吸収確率の計算における連立方程式を解く処理の省略が行える．ソフトエラー発生後のある状態 π_i から failure 状態 π_f への吸収確率 $q_{\pi_i \pi_f}$ は以下の式のように表される．

$$q_{\pi_i \pi_f} = \sum_{\pi_j \in \Pi_{tmp}} p_{\pi_i \pi_j} + p_{\pi_i \pi_f} \quad (4)$$

式 (4) より PPO 法では吸収確率を求めるために連立方程式を解く必要がない．またソフトエラー発生後の初期状態以外からの遷移確率を求める必要もない．そのため厳密手法に比べ実行時間の短縮を達成している．

しかし PPO 法では，一時状態から masked 状態に吸収される場合の遷移を無視し，一時状態から一時状態へ遷移した場合も failure 状態とみなすためエラーが伝搬する確率を厳密手法よりも過大に見積もる可能性がある．また，回路規模の大きな回路に対しては PPO 法を用いても実行時間の問題により実行が難しい場合がある．FF 数の多い回路に対して PPO 法を実行する際，定常確率の計算に実行時間の多くが費やされている．そのため定常確率を高速に求めることができれば PPO 法のさらなる高速化に繋がると考えられる．

2.5 定常確率の計算

ソフトエラー発生前における状態 s_i から状態 s_j への遷移確率を $r_{s_i s_j}$ とすると，s_j の定常確率 $P_{steady}(s_j)$ は以下の式で表される．

$$P_{steady}(s_j) = \sum_{s_i \in S} P_{steady}(s_i) r_{s_i s_j} \quad (5)$$

さらに全体の定常確率の総和は1であるため，次式が成り立つ．

$$\sum_{s \in S} P(s) = 1 \tag{6}$$

式 (5) と式 (6) よりソフトエラー発生前の状態 $s_j \in S$ の定常確率 $P_{steady}(s_j)$ を求めるには，論理シミュレーションなどを用いて各状態間の遷移確率を求め，定常確率を未知数とする連立一次方程式を解けばよい．このようにして得られる回路の内部状態の定常確率を以降では定常確率の真値と呼ぶ．また評価対象の回路に対して定義できる状態数は，対象回路の FF 数を k とすると 2^k である．しかしながら 2^k の全ての状態に到達可能なわけではなく，一部の状態は通常の動作では到達することのない到達不可能状態である場合がある．到達不可能状態は通常の動作で現れることがないため，その定常確率は明らかに 0 である．そのため到達不可能状態の定常確率は求める必要はなく，連立方程式の元の数は回路の到達可能な状態数であり最大で 2^k となる．また連立方程式を解く際の計算量は，連立方程式の元数に依存する．連立一次方程式を解く場合に用いられる代表的な手法のひとつにガウスの消去法がある．ガウスの消去法の計算量は連立方程式の元数を n とすると $O(n^3)$ である．よって FF 数が k の回路に対してガウスの消去法を用いて定常確率を計算する際の計算量は $O(2^{3k})$ となる．定常確率計算の計算量は FF 数の増加に従って指数的に増加することになり FF 数の多い回路では実行が難しい場合が考えられる．

3. FF のグループ化による定常確率の近似

到達可能な状態を未知数とする一次連立方程式を解く場合，計算量が回路の FF 数の増加に応じて指数的に増加し，FF 数の多い回路に対しては実行が難しい場合が考えられた．連立方程式を解く際の計算量は元の数に依存する．本節では定常確率を高速に求めるため連立方程式の元の数を削減して定常確率を求める近似手法について説明する．

連立方程式の元を削減するために，回路中の FF を FF を要素とするグループの集合とみなして定常確率を近似的に求めることを考える．このようにすることで連立方程式は各グループごとに解くことになる．あるグループに属する FF が保持する値全体をそのグループの状態と呼ぶ．各グループは互いに独立であるとみなし，回路全体の状態の定常確率は各グループごとの定常確率の積で表すことができる．また，あるグループの定常確率を求める際，着目するグループに含まれない FF は全入力パターンが一様の確率で現れるような擬似外部入力とみなす．

近似手法を用いて定常確率を求める際の計算量は，グループに含まれる FF の数（以下，グループのサイズ）により決まる．連立方程式を解く計算量は元の数に依存する．近似手法ではグループごとに連立方程式を解くため，連立方程式の元の最大数はグループの取りうる状態数である．あるグループのサイズを n とすると，取りうる状態数は 2^n である．ガウスの消去法を用いて定常確率を求める際の計算量は，グループサイズの最大値を n_{max} とすると $O(2^{3n_{max}})$ となる．先ほど示したように対象回路の FF 数を k とした場合，グループ化せずに定常確率を求める際の計算量は $O(2^{3k})$ であるため，グループ化することにより計算量が小さくなり高速化につながることが考えられる．

次に，用いる表記と具体的な計算式を示す．

- G：グループ全体の集合
- T_{g_i}：グループ $g_i \in G$ の状態の集合
- $t_{s_i g_j}$：回路全体の内部状態が $s_i \in S$ であるときのグループ g_i の状態

回路全体の内部状態 $s_i \in S$ の定常確率 $P_{steady}(s_i)$ は以下の式で表される．

$$P_{steady}(s_i) = \prod_{g_j \in G} P_{steady}(t_{s_i g_j}) \tag{7}$$

式 (7) において各グループは互いに独立であると仮定したため，回路全体の状態の定常確率は各グループの状態の定常確率の積で表される．またグループ g_i の状態 $t_{g_i j}$ の定常確率 $P_{steady}(t_{g_i j})$ は以下の式で表される．

$$P_{steady}(t_{g_i j}) = \sum_{t_{g_i k} \in T_{g_i}} P_{steady}(t_{g_i k}) r_{t_{g_i k} t_{g_i j}} \tag{8}$$

式 (8) において $r_{t_{g_i k} t_{g_i j}}$ はグループ g_i での状態 $t_{g_i k}$ から状態 $t_{g_i j}$ への遷移確率を表す．また全定常確率の総和は 1 であるため，次式が成り立つ．

$$\sum_{t_{g_i j} \in T_{g_i}} P_{steady}(t_{g_i j}) = 1 \tag{9}$$

式 (9) で T_{g_i} はグループ g_i の状態の集合を表す．式 (8) と式 (9) により，グループの定常確率を未知数とする一次連立方程式が得られる．そのため各状態間の遷移確率を論理シミュレーションなどにより求めることにより，グループの状態の定常確率を求めることが可能である．また，あるグループの状態の遷移確率を求める際は着目していない他のグループに属する FF を全入力パターンが一様の確率で生起するような擬似的な外部入力であるとみなす．

3.1 定常確率の近似値の精度向上のための処理

近似手法ではグループごとの状態の定常確率を求める際に，着目していないグループに属する FF は全入力パターンが一様の確率で生起するような擬似的な外部入力であるとみなしている．そのためあるグループの状態の定常確率を求める際に他のグループの状態の定常確率の偏りを無視することとなり，得られる回路全体の定常確率の精度も低下することが考えられる．そこで近似手法の精度を向上させるために，着目していないグループの状態の定常確率を考慮して，ある生起確率分布に従う外部入力とみなし回路全体の定常確率を求めることを考える．そのために FF をグループ化して定常確率を求めることを繰り返し行い，得られるグループごとの定常確率を次の処理において着目していないグループの状態の生起確率として用いるという処理を考える．このようにすることで着目していないグループを全入力パターンが一様で現れるような擬似外部入力とみなしていたものが，各状態が出現する確率をある程度反映することとなり精度が向上する可能性があると考えられる．以下にこ

の処理の具体的な手順を示す．

まず着目していないグループに属する FF を全入力パターンが一様で現れるような擬似的な外部入力とみなしてグループごとの状態の定常確率を求める．次に最初の実行で得られたグループごとの定常確率を対応するグループが着目されていないときの疑似外部入力の生起確率として用い，回路全体の定常確率を求める．以降同様に，直前の実行により得られたグループごとの定常確率を着目していないグループの状態の生起確率として用いて定常確率を求める．また疑似外部入力の入力パターンの生起確率を考慮せず，全入力パターンが一様の確率で生起する外部入力とみなした場合，状態間の遷移確率は繰り返しの回数により変化しない．そのためこの処理を伴って繰り返し実行する際は，最初の実行で各状態間の遷移確率を求めそれを記憶しておくことで，以降はグループごとの定常確率の重みを付けるだけでグループの各状態間の遷移確率が求められる．したがってこの処理により追加される手間は，一回の実行につきグループ数分の連立方程式を解くことである．

4. 実　　験

FF をグループ化して定常確率を求める近似手法を用いた場合，最大でどの程度の精度が得られるのか評価するための実験を行った．本実験では対象回路の FF を二つのグループに分けて定常確率を求め，その精度を調べる．実験は対象回路の FF を二つのグループに分けるすべての組み合わせについて行い，グループサイズに対して最もよい精度について調べた．またあるグループの定常確率を求める際に別グループの状態の確率分布を考慮することで，得られる回路全体の定常確率の精度がどのように変化するのかについても調べた．その際別グループの状態の確率分布として，近似手法を繰り返し行った際に前回の実行で得られるグループの定常確率を用いている．最初の実行では，定常確率を求めようとするグループとは別のグループに含まれる FF は全入力パターンが一様の確率で生起するような擬似外部入力とみなす．ベンチマーク回路として，ISCAS'89 ベンチマークセット，および MCNC ベンチマークセットの一部を用いた．また入力パターンの確率分布は一様であると仮定し，遷移確率の計算には全入力パターンに対する論理シミュレーションを用いた．

次に精度を評価するための指標について説明する．定常確率は全状態に対して定義される．そのため，近似手法の精度を評価するためには全状態の定常確率の真値に対する誤差を反映するような指標が必要であると考えられる．そこで全状態の定常確率を多次元ベクトルにより表し，真値により得られるベクトルと近似により得られるベクトルの距離を精度の評価指標として用いることを考える．精度の評価指標について詳しく説明する．まず回路の全状態数と同じ次元の空間を考える．次に各次元に回路の各状態を対応させ，各次元に対応する状態の定常確率の値を成分とするようなベクトルを考える．このようなベクトルを真値と，近似により得られる値それぞれついて生成しベクトルの各成分の値からベクトル間の距離を算出する．この二つのベクトル間の距離を以降では srss_error と表し，精度の評価指標として用いる．状態 s_i の定常確率の真値を $P_{steady}(s_i)$ とし，近似により得られる値を $P_{steady'}(s_i)$ とすると srss_error は以下の式で表される．

$$\text{srss\_error} = \sqrt{\sum_{s_i \in S} (P_{steady}(s_i) - P_{steady'}(s_i))^2} \qquad (10)$$

式 (10) において S は対象とする回路の全状態の集合を表す．srss_error の値が小さければ，定常確率の真値に対する近似値の誤差が小さい傾向にあることが言え，近似値の精度が良いことがわかる．逆に srss_error の値が大きければ，定常確率の真値に対する近似値の誤差が大きい傾向にあり，近似値の精度が悪いということがわかる．

4.1 実験結果

表 1 に実験結果を示す．表 1 において bench は実験を行ったベンチマーク回路の名前を表し，#FF は対象回路の FF 数を表す．size は対象回路の FF を二つのグループに分割した際のグループのサイズを表し，group1 はサイズが大きい方のグループのサイズを，group2 はサイズが小さい方のグループのサイズを示している．min_srss_error は，group1 と group2 のサイズの全てのグループの組み合わせに対する srss_error の最小値を表す．また min_srss_error の列において，sim1 はグループごとの定常確率を求める際に着目するグループ以外のグループに属する FF を全入力パターンが一様の確率で生起するような擬似外部入力とみなした場合の結果を表す．sim2 はグループごとの状態の定常確率を求める際に，着目していないグループの状態の確率分布として sim1 の実行により得られたグループごとの定常確率を用いた結果を表す．同様に，グループごとの状態の定常確率を求める際に着目していないグループの状態の確率分布として，sim3 は sim2 の実行で得られたグループごとの定常確率を，sim4 は sim3 の実行で得られたグループごとの定常確率を用いて得られた結果を表す．

次に実験結果の分析を行う．まずグループサイズの違いに対する min_srss_error の結果に注目する．s510 と s298 の一部のグループ化以外において group1 のサイズが小さくなるほど min_srss_error の値が大きくなっており，精度が落ちていることが分かる．これは二つのグループのグループサイズの差が小さくなるにつれて，お互いに独立とみなされる FF のペアの数が増えたためと考えられる．s510 はこのような特徴には当てはまらない．s510 において min_srss_error の値は sim1，sim2, sim3，sim4 の全ての場合においてサイズ 4 とサイズ 2 のグループ化のときに最小となっている．そのため依存関係の強い 4 つの FF と 2 つの FF が存在する可能性が考えられ，より深い考察のためには s510 の回路構造の解析が必要である．続いて sim1 と sim2 の結果を比較する．mm4a 以外の回路で sim1 より sim2 の方が小さくなっており，精度が向上している．特に s298 では sim2 が sim1 の 100 倍程度の精度向上を達成している．これは着目していないグループの定常確率の確率分布に偏りがあったため，近似手法を繰り返し実行することによるグループの状態の生起確率の割り当てが有効であったためと思われる．これらの結果から，近似手法においてあるグループの状

態の定常確率を求める際に他のグループの状態の定常確率を考慮する処理は近似手法に対して有効な精度向上をもたらすと考えられる．mm4a のみ，sim1 から sim2 で精度が低下している．このような傾向は mm4a で行った全てのグループ化について見受けられる．このような結果となった原因として，mm4a の回路構造が特殊な可能性があり回路構造についての解析が必要である．また sim1 の結果のみに注目すると，s510，mm4a では比較的小さい値となっており精度を保つことができている．次に sim2，sim3，sim4 の結果を比較する．s510 以外の回路において，sim2 から sim3，sim3 から sim4 で min_srss_error の値は小さくなるか，変化しないという結果になっている．また多くの回路において sim1 から sim2 への場合の精度向上に比べ，sim2 から sim3 では精度向上の鈍化がみられる．特に mm4a，s298 についてはすべてのグループ化において sim2，sim3，sim4 の結果が変化していない．このようにフィードバックによる精度向上処理を繰り返し行っても結果の値が変化しない場合，繰り返しにより得られるグループの状態の生起確率も変化していない可能性が考えられる．この場合以降は近似手法を繰り返し行っても精度は向上しないと考えられる．以上の結果から，近似手法においてあるグループの状態の定常確率を求める際に他のグループの状態の定常確率を考慮する処理は近似手法に対して有効な精度向上をもたらすと考えられる．しかし，近似手法を繰り返し実行した場合にいくらでも精度が向上するわけではなく精度向上の限界が存在すると考えられる．

表 1　実 験 結 果

bench	#FF	size		min_srss_error			
		group1	group2	1	2	3	4
s386	6	5	1	0.2222	0.0067	0.0020	0.0000
		4	2	0.2982	0.0304	0.0167	0.0115
		3	3	0.3551	0.0513	0.0488	0.0330
s1488	6	5	1	0.1511	0.0280	0.0184	0.0178
		4	2	0.2636	0.1108	0.0735	0.0433
		3	3	0.3676	0.1814	0.1396	0.1166
s820	5	4	1	0.1769	0.0402	0.0417	0.0399
		3	2	0.2268	0.0499	0.0487	0.0416
s510	6	5	1	0.0660	0.0618	0.0676	0.0675
		4	2	0.0656	0.0578	0.0644	0.0640
		3	3	0.0718	0.0624	0.0682	0.0687
mm4a	12	11	1	0.0482	0.0692	0.0692	0.0692
		10	2	0.0633	0.0853	0.0853	0.0853
		9	3	0.0776	0.0934	0.0934	0.0934
		8	4	0.0887	0.0934	0.0934	0.0934
		7	5	0.0953	0.0975	0.0975	0.0975
		6	6	0.0968	0.0979	0.0979	0.0979
s298	14	13	1	0.0284	0.0008	0.0008	0.0008
		12	2	0.1280	0.0014	0.0014	0.0014
		11	3	0.1938	0.0015	0.0015	0.0015
		10	4	0.2331	0.0019	0.0019	0.0019
		9	5	0.2378	0.0022	0.0022	0.0022
		8	6	0.2334	0.0022	0.0022	0.0022
		7	7	0.2347	0.0022	0.0022	0.0022

5. おわりに

本稿では順序回路の内部状態の定常確率を高速に求めるため，FF のグループ化に基づく定常確率近似手法を提案し検討を行った．また近似手法により求められる定常確率が最大でどの程度の精度となるのか調べるために実験を行った．実験により FF をグループ化しても精度を保つことができる場合があることが分かった．またあるグループの定常確率を求める際に，着目していないグループの状態の定常確率を考慮することで着目していないグループに属する FF を全入力パターンが一様の確率で生起するような擬似外部入力とみなした場合に比べて大幅に精度向上が見込める場合があることも分かった．今後は精度が最も良くなるグループ化を，すべてのグループを列挙せずに効率よく求める手法を考えることが課題となる．また本手法を用いた場合の実行時間についても具体的に調べることが必要となる．順序回路の定常確率を精度を保ったまま近似的に求めることができれば，順序回路の消費電力の解析などにも応用することができる．

6. 謝　　辞

本研究の一部は，科学技術振興機構（JST）の戦略的創造研究推進事業（CREST）「統合的高信頼化設計のためのモデル化と検出・訂正・回復技術」の支援によるものである．

文　　献

[1] 赤峰悠介，吉村正義，松永裕介．“順序回路のソフトエラー耐性評価における近似手法の計算精度および実行時間の評価”．信学技報，Vol. 109, No. 315, VLD2009-49, pp. 55-60, 2009.
[2] J. Von Neumann, “Probabilistic logic and the synthesis of reliable organisms from unreliable components”, Automata Studies, Ann. of Math. Studies, pp.43-98, 1956.
[3] P. Shivakumar, M. Kistler, S. W. Keckler, D. Burger, L. Alvisi, “Modeling the Effect of Technology Trends on the Soft Error Rate of Combinational Logic”, In Proc. of DSN, 2002.
[4] M. Zhang and N. R. Shanbhag, “A soft error rate analysis (SERA) methodology”, In Proc. of IEEE Int. Conf. Computer-Aided Design, pp.111-118, 2004.
[5] D. Marculescu, R. Marculescu, and M. Pedram. “Trace-Driven Steady-State Probability Estimation in FSMs with Application to Power Estimation”. In Proc. of IEEE Design, Automation and Test in Europe Conf. (DATE), February 1998.